

簡易型 3 相電流注入方式 PFC 整流器の設計法及び動作特性

芦田 樹* 伊東 淳一 (長岡技術科学大学)

Design Method and Operation Characteristics of Simple Current Injection Method Three-Phase PFC Rectifier

Ashida Itsuki*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes a novel circuit topology of a three-phase power factor correction (PFC) rectifier using a harmonics current injection method and its design method. In the point of the low cost, the harmonics injection method is more suitable than a conventional six arms PWM rectifier. The harmonics current is simply generated by the only one switching leg. As the result, the advantages of the proposed circuit are using only two switches and only one current sensor. The injection current is controlled the optimal in order to obtain good sinusoidal waveforms of the input current. This paper discuss the proposed circuit of the fundamental operation and design method. In addition, the valid of the proposed circuit and design are confirmed with simulations and experiment. As a result, the input current waveform is almost sinusoidal waveforms and the input current T.H.D. of 8.5% is obtained at around 1kW load.

キーワード：電流注入方式, 3相ダイオード整流器, 高力率, 入力電流高調波

(Harmonic current injection, Three-phase diode rectifier, High power factor, Input current harmonic)

1. はじめに

近年, 電子機器の入力電流に対する様々な高調波規制が行われている。これは入力電流に高調波電流が含まれる場合, 電源系統を介して, 他の電子機器に高調波電流が流入し, 故障や動作不良の原因となったり, 高調波電流が過大になると, 配電系統の焼損などを招いたりするためである。

このような様々な問題を引き起こす高調波電流の主な発生源として整流回路がある。最も簡単な整流回路であるダイオードブリッジ回路は広く普及しているが, その入力電流は多くの高調波成分を含むため, 入力電流波形の改善が必要である。

入力電流の波形を改善するには, スイッチング素子を 6 個使用した PWM 整流器が最も一般的である。この回路は良好な入力力率と, 正弦波状の入力電流を得ることができるが, スイッチング素子が多いため, コストが上昇する欠点がある。

一方, PWM 整流器とはまったく違う方法で入力波形の改善を行う回路として, 電流注入方式 3 相 PFC(power factor correction)整流器^{(1)~(6)}がある。この方式は特定の周波数, 特定波形の電流を直流側から交流側へ注入し, 入力電流波形の改善を行う。電流注入方式 PFC 整流器としてはミネソタ整流器⁽¹⁾が有名である。この回路は, ダイオードブリッジに

2 個の昇圧チョップを並列に接続した構成になっている。この種の回路では使用するスイッチング素子の数を少なくできるため, PWM 整流器よりコストを抑えられる。しかし, 主電流の通過経路に昇圧チョップを含むため, 損失が増加する。そこで, 著者らは以前に, 主電流経路にチョップを含まない 3 相電流注入方式の PFC 整流器を提案した⁽⁷⁾。これは, 主素子や電流センサの数がミネソタ整流器に比べ少ないため, 簡単で高効率を得られる。しかし, その回路定数の詳細な設計法については明らかにされていない。

本論文では, 新しい 3 相電流注入方式 PFC 整流器の回路構成とその設計法について述べる。この回路では, LC フィルタ, DC リアクトルのパラメータが入力電流波形改善性能に大きく影響する。また, LC フィルタの定数によって入力電流波形が大きく異なる。よって, これらの素子パラメータが入力電流波形に与える影響を解析し, 図表で示した。そして, その図を用いて設計を行い, 定格の入力周波数や出力が変化しても, それに対応して設計を行うことにより, 良好な動作波形になることを確認した。

また, 最適な回路パラメータにより, 1kW の試作機を作成し, シミュレーション同様, 良好な入力電流波形が得られることを確認した。これらのことから提案する設計法の妥当性を確認したので報告する。

2. 回路構成

〈2・1〉高調波電流注入方式の原理

図 1(a)に高調波電流注入方式の基本回路構成を示す。高調波電流注入方式では、直流部電流 i_p と i_Q の差である i_h が零相分電流として、入力側に注入される。 i_h が(1)式のように出力電流 i_d の k 倍の振幅を持った 3 倍高調波の場合、ダイオードに入力される電流 i_a は図 1(b)のように $2\pi/3$ 期間導通する。このときの i_a は(2)式のようになる。

$$i_h = -2ki_d \sin(3\omega t) \dots\dots\dots (1)$$

$$i_a = \frac{\sqrt{3}}{\pi} i_d \left(2 + \frac{k}{4} \right) \sin \omega t + \frac{1}{3} i_h - \frac{\sqrt{3} i_d}{\pi} \left(\frac{2}{5} - \frac{5}{8} k \right) \sin 5\omega t - \frac{\sqrt{3} i_d}{\pi} \left(\frac{2}{7} - \frac{7}{8} k \right) \sin 7\omega t \dots\dots (2)$$

ここで、 ω は入力角周波数である。 i_h は各相に均等に注入され、入力電流 i_A は(3)式となる。

$$i_A = i_a - \frac{1}{3} i_h = \frac{\sqrt{3}}{\pi} i_d \left(2 + \frac{k}{4} \right) \sin \omega t - \frac{\sqrt{3} i_d}{\pi} \left(\frac{2}{5} - \frac{5}{8} k \right) \sin 5\omega t \dots\dots (3)$$

よって、 i_A に含まれる 3 倍高調波成分が打ち消される。また、 $k=3/4$ のとき、入力電流波形がもっとも改善される⁽²⁾。

入力電圧の影響を受けずに、各相に均等に高調波電流を注入するには、高調波注入回路は入力電圧基本周波数成分に対して高インピーダンス、高調波成分に対しては低インピーダンスになる構成が必要である。また、高調波注入回路の電流容量はそれぞれの相で i_h の 1/3 なので、 i_d の約 1/4 でよい。なお、入力側に絶縁トランスを有するシステムの場合、中性点電位を使用することにより高調波注入回路を必要としない。

〈2・2〉従来回路

図 2 にミネソタ整流器⁽¹⁾の回路構成を示す。ここでは提案回路の特長を明確にするためにミネソタ整流器を紹介する。この回路は、ダイオード整流器、2 台の昇圧チョップ、高調波電流注入回路より構成される。この 2 台の昇圧チョップにより、リアクトルに流れる電流 i_p と i_Q を制御し、高調波電流 i_h を発生させる。このときの i_h は、(4)式となる。

$$i_h = i_p + i_Q \dots\dots\dots (4)$$

前述の 2.1 節では、説明の簡単化のために、 i_h を 3 倍高調波とした。しかし 3 倍高調波のみでは、入力電流に 5 次以上の高調波成分が含まれてしまう。したがって、入力電流の完全正弦波化を行うために、 i_h の指令値として、最適高調波電流 i_{hopt} を導入する⁽³⁾。 i_{hopt} は i_h と入力電流 i_A , i_B , i_C の関係を解析することにより(5)式で表される。

$$i_{hopt} = 3[i_A^*, i_B^*, i_C^*]_{\max} + 3[i_A^*, i_B^*, i_C^*]_{\min} \dots\dots\dots (5)$$

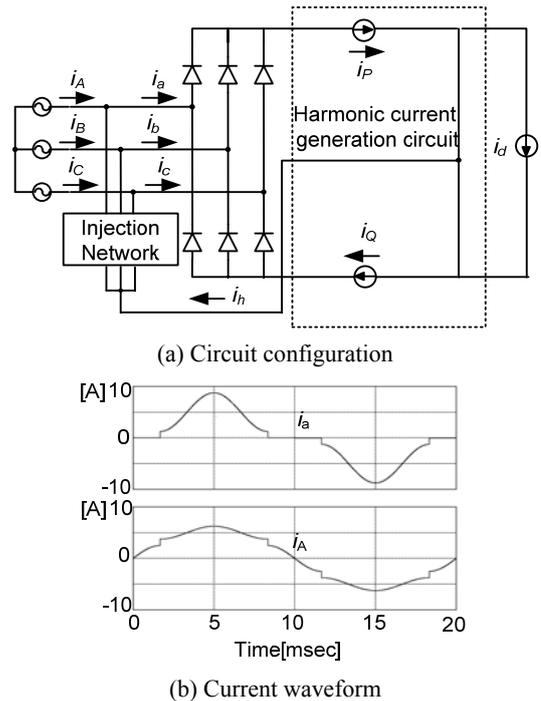


図 1 高調波注入方式の基本構成
Fig. 1. Circuit of harmonic current injection method.

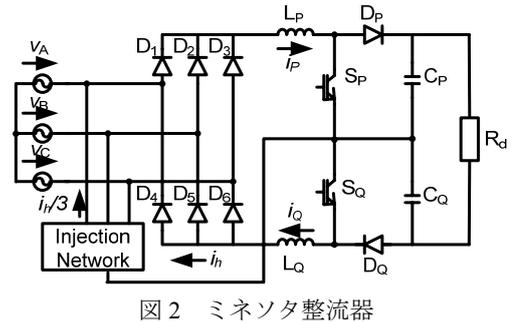


図 2 ミネソタ整流器
Fig. 2. Main circuit of Minnesota rectifier.

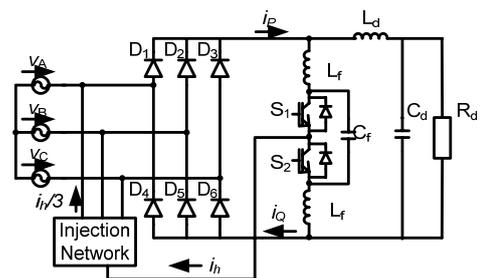


図 3 簡易型 3 相電流注入方式 PFC 整流器
Fig.3. Main circuit of proposed three-phase harmonic current injection method PFC rectifier.

ここで、 $[i_A^*, i_B^*, i_C^*]_{\max}$ は最大相入力電流指令値、 $[i_A^*, i_B^*, i_C^*]_{\min}$ は最小相入力電流指令値である。

従来回路では i_p と i_Q をそれぞれ個別に検出し、フィードバック制御を行うこのため、制御に 2 つの電流センサが必要となる。また、主電流経路に 2 つのダイオード D_p , D_Q を含むため導通損失が増加し、効率が低下する。

〈2.3〉 提案回路

図3に簡易型3相電流注入方式PFC整流器の回路構成を示す。この回路は、ダイオード整流器に2個のスイッチ、LCフィルタ、高調波電流注入回路により構成する。提案回路では、2個のスイッチによって、高調波電流 i_h を直接制御する。このとき流れる高調波電流は、P点、N点、M点の電位 V_P , V_N , V_M に依存する。高調波注入回路のインダクタンスを L_{inj} とすると、スイッチ S_1 がオンの場合、高調波電流は、(6)式となる。

$$\frac{di_h}{dt} = \frac{1}{L_f + L_{inj}}(V_P - V_M) > 0 \quad \dots\dots\dots(6)$$

同様に、 S_2 がオンの場合、高調波電流は、(7)式となる。

$$\frac{di_h}{dt} = \frac{1}{L_f + L_{inj}}(V_N - V_M) < 0 \quad \dots\dots\dots(7)$$

これにより、 S_1 , S_2 のスイッチングにより、高調波電流を増減させることができる。

図4に提案回路の制御ブロック図を示す。提案回路に使用する高調波注入電流は、ミネソタ整流器と同様で(5)式にて求められる。入力電圧 v_A , v_B , v_C と出力電流 i_{Ld} を用いて入力電流指令値 i_A^* , i_B^* , i_C^* を作成し、それをもとに最適高調波電流 i_{hopt} を作成する。作成した i_{hopt} と高調波電流検出値 i_h をヒステリシスコンパレータにより比較し、ゲートパルスを作成する。

提案回路は、従来回路であるミネソタ整流器と比較すると以下のような利点がある。

- (a) 高調波電流を制御するために必要な電流センサが1個でよい。
- (b) 主電流経路にダイオードを2個しか含まないため、効率が良い。
- (c) フィルタリアクトルが交流リアクトルでよいため、小型である。

3. 各素子の設計法

〈3.1〉 DC リアクトル

提案回路では、高調波電流 i_h のみを制御し、 i_p と i_Q を間接的に制御することにより、回路と制御の簡単化を行っている。しかし、これにより DC リアクトル L_d に流れる電流 i_{Ld} が入力電流に影響し、 i_{Ld} のリプルが入力電流波形悪化の原因となる。回路構成より i_{Ld} のリプルはダイオードブリッジの出力電圧 v_{PM} に起因し、 v_{PM} は以下の式で表される。

$$v_{PM} = \frac{3\sqrt{3}}{\pi} V_m + \frac{6\sqrt{3}}{35\pi} V_m \cos 6\omega t - \frac{6\sqrt{3}}{143\pi} V_m \cos 12\omega t + \dots \quad (8)$$

ここで V_m は入力相電圧の最大値である。(8)式より、 i_{Ld} の交流成分 i_{LdAC} は(9)式で表すことができる。

$$i_{LdAC} = -\frac{6\sqrt{3}}{35\pi} \frac{V_m}{6\omega L_d} \sin 6\omega t + \frac{6\sqrt{3}}{143\pi} \frac{V_m}{12\omega L_d} \sin 12\omega t \dots \quad (9)$$

(9)式より、 i_{LdAC} は6次高調波成分が支配的であることがわかる。このことから、以下、直流電流に6次高調波成分の

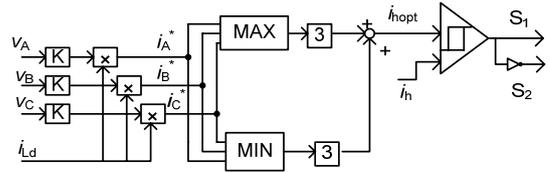


図4 制御ブロック図

Fig. 4. Control block diagram of proposed circuit.

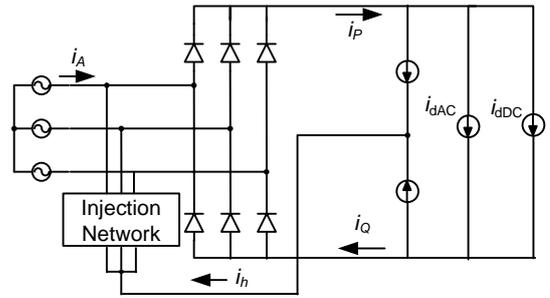


図5 リプル解析モデル

Fig. 5. Simulation Circuit of ripple analysis.

みが含まれた場合の入力電流ひずみ率を検討する。6次高調波成分による直流電流リプル率 THD_{DC} は電力リプル率と等しく、(10)式となる。

$$THD_{DC} = \frac{I_{m6}}{I_d} \times 100 = \frac{3VI_6}{3VI} \times 100 = \frac{I_5 + I_7}{I} \times 100 \quad \dots\dots(10)$$

ここで、 I_{m6} , I_6 はそれぞれ6次高調波成分の最大値と実効値、 I は基本波成分、 I_5 , I_7 は5次、7次高調波成分の実効値、 I_d は直流電流の大きさ、 V は入力電圧実効値である。また、このときの入力電流には5次、7次高調波成分が含まれ、入力電流ひずみ率 THD_{AC} は以下の式で表される。

$$THD_{AC} = \frac{\sqrt{I_5^2 + I_7^2}}{I} \times 100 \quad \dots\dots(11)$$

よって、直流電流リプル率と入力電流ひずみ率の関係は(12)式となる。

$$THD_{AC} = \frac{\sqrt{I_5^2 + I_7^2}}{I_5 + I_7} THD_{DC} \quad \dots\dots(12)$$

図5に、(12)式の妥当性を確認するために導入した電流リプル解析モデルを示す。この回路において、高調波電流 i_{LdAC} の大きさを変化させて、直流リプルと入力電流ひずみ率との関係の解析を行った。

図6に入力電流ひずみ率と直流電流リプル率の関係を示す。このシミュレーションでは、ほぼ $I_5 = I_7$ となった。これを(12)式に代入すると(13)式となる。

$$THD_{AC} = \frac{THD_{DC}}{\sqrt{2}} \quad \dots\dots(13)$$

シミュレーション結果と(13)式はよく一致していることから、(13)式の妥当性を確認した。

図7に、(9)式、(13)式よりもとめたDCリアクトルと、入

力電流ひずみ率の関係を示す。図 7 より、提案回路では入力電流 THD を 10%以下にするには、DC リアクトルの%インピーダンスを 10%以上にする必要があることがわかる。

〈3・2〉 LC フィルタ

提案回路では、スイッチングによって発生する高調波を LC フィルタによって除去する。このフィルタは、入力電流ひずみ率に影響を与える 3 つの要因がある。

A. 注入高調波の位相ずれの影響

高調波電流注入方式では、直流部で発生させた高調波電流と、交流部に入力される高調波電流に位相のずれがあると、入力電流波形が悪化する。

図 8(a)に、高調波電流の位相をずらした場合の入力電流のシミュレーション波形、図 8(b)にシミュレーションよりもとめた高調波電流の位相のずれと入力電流ひずみ率の関係を示す。この図より、入力電流ひずみ率は高調波電流の位相のずれに比例することがわかる。

B. フィルタ電流の影響

提案回路の構成では、フィルタのリアクトル、コンデンサが、ダイオードブリッジの出力に並列に接続されている。これにより、フィルタにダイオードブリッジの出力電圧に起因する電流が流れる。この電流は、 i_{Ld} のリップルと同様に入力電流に重畳し、入力電流波形を悪化させる。このときフィルタのインピーダンス Z_f は(14)式となる。

$$Z_f = 2j\omega L_f + \frac{1}{j\omega C_f} = -j \frac{1 - 2\omega^2 L_f C_f}{\omega C_f} \dots\dots\dots (14)$$

このインピーダンスを高くすることにより、フィルタ電流を減らし、入力電流ひずみ率を低減できる。

図 9 にシミュレーションより求めた、定格インピーダンス Z_0 に対する Z_f と、入力電流ひずみ率の関係を示す。図 9 から明らかのように Z_f を高くすることにより入力電流ひずみを低減できる。

C. スwitchingによる高周波成分

フィルタのカットオフ周波数がスイッチング周波数に近い場合、スイッチングによる高周波成分が除去されにくくなる。よって、カットオフ周波数をスイッチング周波数に対して十分低くする必要がある。

また、提案回路ではヒステリシスコンパレータを用いてゲートパルスを作成していることから、スイッチング周波数を決めるために、ヒステリシス幅 I_{his} と、電流注入回路のインダクタンス L_{inj} を決める必要がある。このときのスイッチング周波数 f_s は以下ようになる。

$$f_s = \frac{1}{2I_{his}} \frac{di_h}{dt} \dots\dots\dots (15)$$

この式と、(6)式、(7)式より、所望の f_s になるように L_{inj} と I_{his} を設計する。

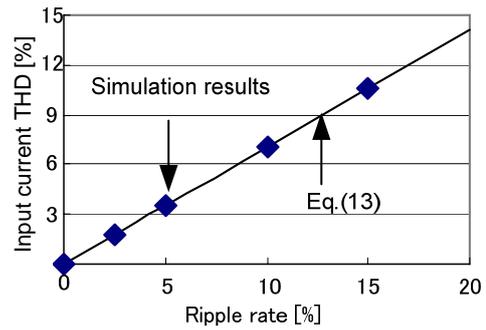


図 6 電流リップル率と入力電流ひずみ率の関係
Fig. 6. Distortion in the input current depending on the ripple rate of i_{Ld} .

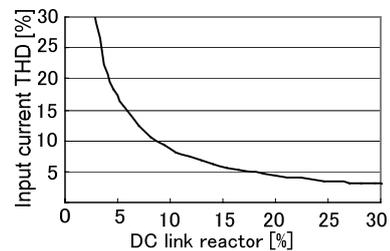
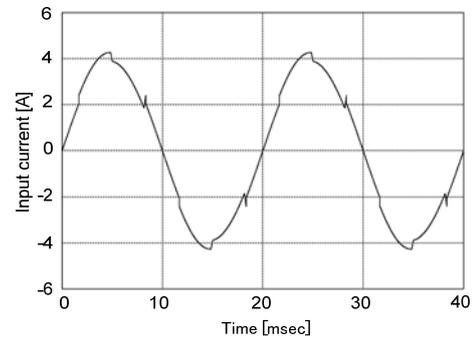
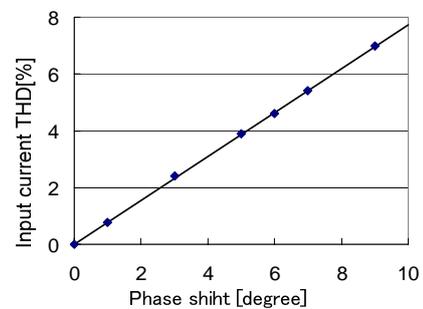


図 7 DC リアクトルと入力電流ひずみ率の関係
Fig. 7. Relation between DC link reactor and Input current THD.



(a) Simulation waveform of Input current



(b) Input current THD depending on the phase shift

図 8 入力電流に対する高調波電流の位相ずれの影響
Fig. 8. The influence that phase shift of harmonic current gives input current THD.

図 10 に LC フィルタと入力電流ひずみ率の関係を示す。LC フィルタによる入力電流波形に対する影響を確認するために、出力電流を直流電流源に置き換え、カットオフ周波数とフィルタインピーダンスを変化させてシミュレーションを行った。なお、フィルタによるスイッチング周波数成分のフィルタリング特性を調査するために、入力電流ひずみ率はスイッチング周波数の 1.5 倍まで測定した。

この図では、カットオフ周波数がスイッチング周波数の 20%~90%の間ではカットオフ周波数が高いほど、入力電流ひずみ率が高くなっている。これはカットオフ周波数が高いとスイッチングによる高周波成分が増加するためである。しかし、10%付近では入力電流ひずみ率が悪化している。これは、10%付近では、A で述べた高調波電流の位相ずれが生じることが原因である。また、 Z_f/Z_0 が 50 以下の部分では、 Z_f が低下すると入力電流ひずみ率が悪化する。この原因は、B で述べたフィルタ電流である。

〈3・3〉 設計例

図 7、及び図 10 を用いて、入力電流ひずみ率が 10%以下になるように各素子の値を決定する。まず、フィルタの、カットオフ周波数は図 10 より、最も入力電流ひずみ率が低くなる 20%付近とする。そして、フィルタリアクトルの%

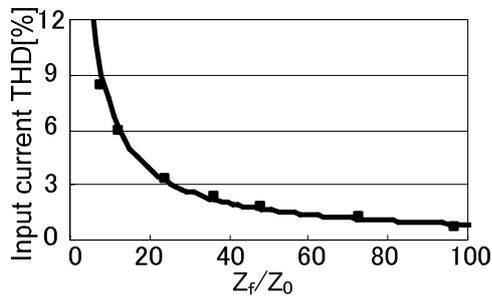


図 9 Z_f/Z_0 と入力電流ひずみ率の関係
Fig.9. Relation between Z_f/Z_0 and Input current THD.

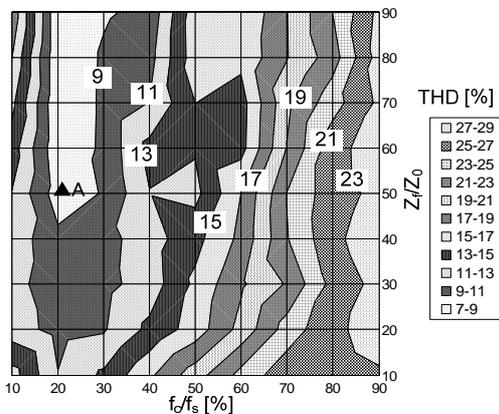


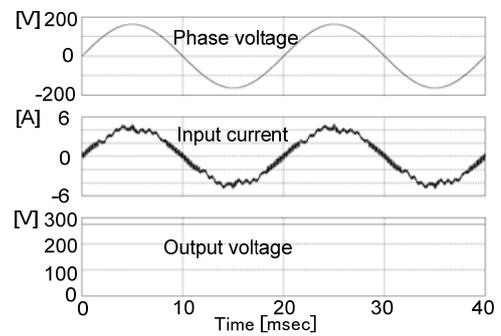
図 10 フィルタと入力電流ひずみ率の関係
Fig. 10. Relation between filter and Input current THD.

インピーダンスを 2.4%, フィルタコンデンサの%アドミタンスを 5.5%とする。このとき、図 10 の A 点となり、フィルタによる入力電流ひずみ率が約 8%となる。入力電流ひずみ率は各周波数成分の 2 乗和となるので、DC リアクトルによる入力電流ひずみ率が 6%以下ならば、全体の入力電流ひずみ率が 10%以下になる。よって、図 7 のグラフより、DC リアクトルを 14%とする。

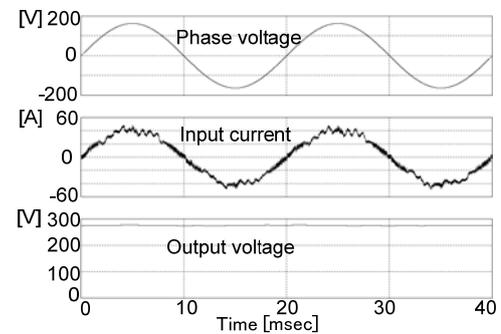
表 1 シミュレーション条件

Table 1. Simulation conditions.

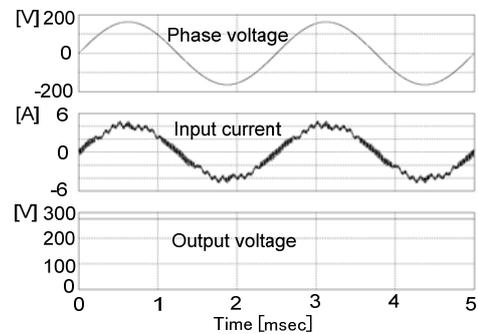
Items	value	Items	Value
Rated Line voltage	200V	Lf	2.4%
f_c/f_s	20%	Cf(admittance)	5.5%
DC capacitor	2200uF	Ld	14%



(a) Input frequency 50Hz, output power1kW



(b) Input frequency 50Hz, output power10kW



(c) Input frequency 400Hz, output power1Kw

図 11 シミュレーション波形

Fig.11. Simulation results of the proposed circuit.

5. シミュレーション結果

設計法の有用性を確認するために、設計例のパラメータにおいて、定格出力、または入力周波数を変更した場合についてシミュレーションを行った。

表 1 にシミュレーション条件、図 11 にシミュレーション波形を示す。図 11(a)は入力周波数 50Hz、定格出力 1kW、(b)は入力周波数 50Hz、定格出力 10kW、(c)が入力周波数 400Hz、定格出力 1kW の波形である。入力電流はほぼ力率 1 の正弦波状で、それぞれの条件で同様の波形になっていることが確認できる。このときの入力電流ひずみ率を入力周波数の 40 次成分まで測定すると、すべての条件で約 7.2% となった。これらのことから、設計法は出力電力や、入力周波数を変化させた場合でも有効であるといえる。

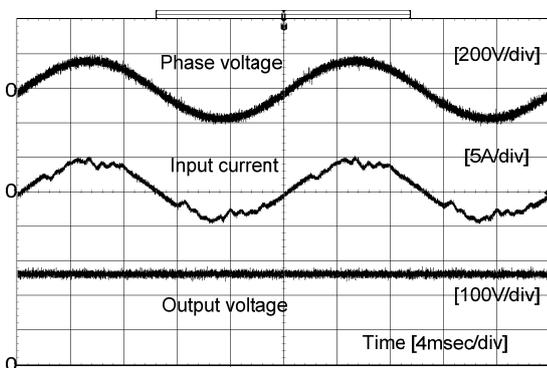


図 12 実験波形

Fig.12. Experiment results of the proposed circuit.

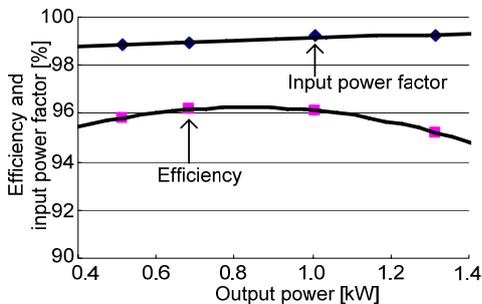


図 13 入力力率,効率特性

Fig.13. Characteristics of efficiency and input power factor.

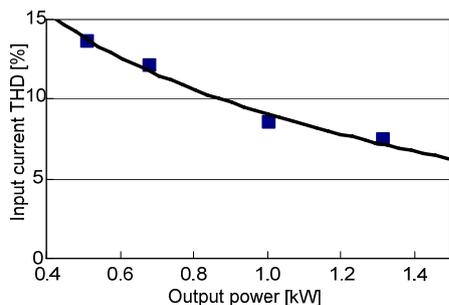


図 14 入力電流ひずみ率特性

Fig.14. Characteristics of input current T.H.D.

6. 実験結果

提案回路の動作設計の妥当性を確認するために、入力周波数 50Hz、定格 1 kW の試作機を作成し、実験を行った。この試作機の回路パラメータは表 1 と同様である。

図 12 に実験波形を示す。実験結果は上から、入力相電圧、入力電流、出力電圧である。この図より、入力電流がほぼ力率 1 の正弦波になっていることが確認できる。このときの入力電流ひずみ率は 8.5% であった。

図 13 に効率, および入力力率特性を示す。提案回路では、入力力率が約 99%, 1kW 出力時に最大効率 96.2% が得られた。効率低下の原因としてはスイッチング損失が挙げられる。

図 14 に入力電流ひずみ率の測定結果を示す。このグラフを見ると、出力が増加するほど、入力電流ひずみ率が低下していることがわかる。これは出力の増加により直流電流が増加し、直流電流リップル率が低下するためである。

7. まとめ

本論文では簡易型 3 相電流注入方式 PFC 整流器について、動作解析と設計法の提案を行った。設計した素子パラメータによりシミュレーションを行い、定格容量や入力周波数が増加した場合でも設計法が有用であることを確認した。また、1kW の試作機を作成し実験を行い、入力力率約 99%, 1kW 出力時に最大効率 96.2%, 入力電流ひずみ率 8.5% を得た。

今後、従来回路であるミネソタ整流器との効率比較、回路の小型化と、更なる入力電流波形改善を行う予定である。

文 献

- (1) N. Mohan: "A NOVEL APPROACH TO MINIMIZE LINE-CURRENT HARMONICS IN INTERFACING POWER ELECTRONICS EQUIPMENT WITH 3-PHASE UTILITY SYSTEMS," IEEE Trans. PD, Volume 8, No.3; Page(s):1395 - 1401 (1993)
- (2) M. Rastogi, R. Naik, N. Mohan: "OPTIMIZATION OF A NOVEL DC-LINK CURRENT MODULATED INTERFACE WITH 3-PHASE UTILITY SYSTEMS TO MINIMIZE LINE CURRENT HARMONICS," Proc. IEEE PESC'92, Vol. 1, Page(s):162 - 167 (1992)
- (3) Y. Nishida: "A New Simple Topology for Three-Phase Buck-Mode PFC Rectifier", Proc. IEEE APEC, Page(s):531 - 537 (1996)
- (4) Predrag Pejovic: "Two Three-Phase High Power Factor Rectifiers that Apply the Third Harmonic Current Injection and Passive resistance Emulation", IEEE Trans. PE, Volume 15, No.15; Page(s):1228 - 1240 (2000)
- (5) A.R.Prased, P.H.Ziogas, S.Manias: "An active Power Factor Correction Technique for Three-Phase Diode Rectifiers," IEEE Trans. PE, Vol. 6 No.1; Page(s):83 - 92 (1991)
- (6) R.Naik, N.Rastogi and N.Mohan: "Third-Harmonic Modulated Power Electronics Interface with Three-Phase Utility to Provide a Regulated DC Output and to Minimize Line-Current Harmonics," IEEE Trans. IA, Vol. 31 No.3; Page(s):598 - 602 (1995)
- (7) Ashida Itsuki, Jun-ichi Itoh: "The Simple Third Harmonic Current Injection Circuit for Three-Phase Diode Rectifier with Third Harmonic current Injection Circuit," Proc. of IEEJapan IAS 2006, pp.1-377-378 (1-58), 2006 (in Japanese)