

スイッチ数を削減した簡易型 5 レベル三相 PWM 整流器の基礎検証

◎安達 健人 伊東 淳一

長岡技術科学大学

adachi@stn.nagaokaut.ac.jp

1. はじめに

近年、高調波対策のため様々な PFC 整流器が提案されており、盛んに研究されている⁽¹⁾。本論文では、12 個のスイッチ素子を用いた 5 レベル三相 PWM 整流器を提案する。提案回路では、3 レベルインバータと同一のスイッチ素子数でありながら、スイッチ素子 1 個あたりの耐圧を直流出力電圧の約 1/4 に低減できる。提案回路についてシミュレーションにより基本動作を確認したので報告する。

2. 動作原理

図 1 に提案回路を示す。 C_2 の電圧は直流出力電圧の 1/2 となるため、 C_1 の電圧をその 1/2 に制御することにより各スイッチ電圧を直流出力電圧の 1/4 に低減する。提案回路は、スイッチ素子数が少ないながらも、従来の 5 レベルインバータでは制御が困難であったコンデンサ電圧を制御できる。

図 2 に制御ブロックを示す。三角波キャリア比較によりスイッチングパターンを生成し、検出した C_1 の電圧に応じて出力パターンを選択する。また、 $V_{out}^*/4$ を C_1 の電圧の指令値とし、検出した C_1 電圧との差からヒステリシスコンパレータにより充放電モードを切り替え、入力電流を制御しながら C_1 の電圧を一定に制御する。

3. シミュレーション結果

図 3 にシミュレーション波形を示す。出力電圧指令 $V_{out}^*=500V$ とし、図 1 に示す回路定数によりシミュレーションを行った。波形より、入力電流波形が改善され、スイッチ電圧が直流出力電圧の 1/4 に低減できている。また、このときの入力電流歪み率は 40 次以下の成分が 2.0% であり、入力電流を良好に制御できることを確認した。今後、実機にて検証を行う予定である。

参考文献

(1)B.Singh, et al.: IEEE Trans. Ind. Electron., Vol.51, No.3, pp. 641-659, June 2004

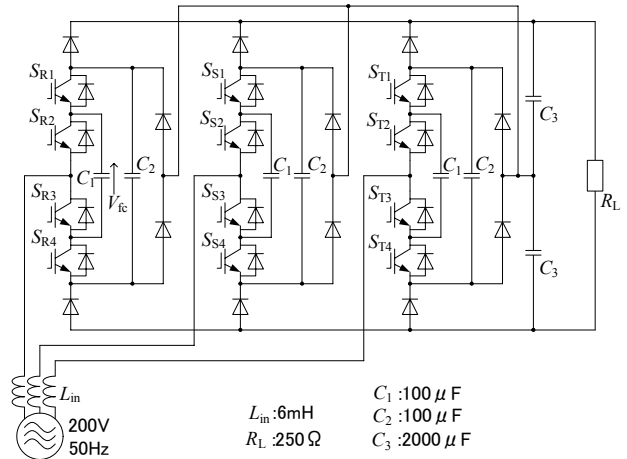


図 1 提案回路

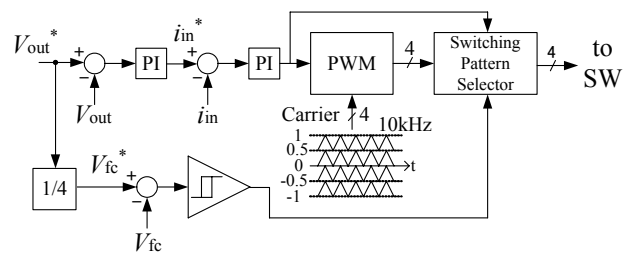


図 2 制御ブロック

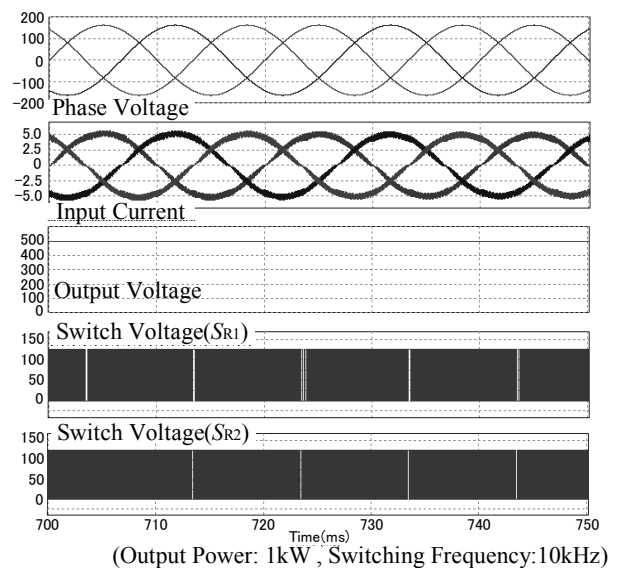


図 3 シミュレーション波形