

マトリックスコンバータの同期 PWM 制御の基礎検証

真木 康次* 伊東 淳一 (長岡技術科学大学)

Basic Verification of a Synchronous PWM Control Strategy for Matrix Converter

Koji Maki*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes a new synchronous PWM control method to output frequency for a matrix converter. One of problems of the high frequency output is a beat component in the output current. The problem is fixed by beatless control with direct compensation to PWM pulse which is adjusted as the same area between the positive and negative. At last, basic operation of the proposed synchronous PWM control is confirmed by experimental results.

キーワード: マトリックスコンバータ, 同期 PWM 制御, 3 レベルインバータ, ビートレス制御
(Matrix converter, Synchronous PWM control, 3-level inverter, beatless control)

1. はじめに

近年, 大形のエネルギーバッファを必要とせず, 交流電源から任意の電圧及び周波数の交流に直接変換するマトリックスコンバータ(以下, MC)が注目を浴び, 盛んに研究が行われている⁽¹⁾。MC は高効率, 長寿命, 小形化, メンテナンス性に優れており, 逆阻止 IGBT の開発により, さらなる発展が期待されている。

一方, インバータなどに代表される従来の電力変換器は, 非同期 PWM 制御が主流である。非同期 PWM 制御は, キャリア周波数に対して出力周波数が比較的高い場合, 波形の非対称性が原因の偶数倍高調波や低次高調波が発生し, トルク脈動や電動機の騒音, 加熱などの問題を引き起こす⁽²⁾。その問題を解決する方法として, キャリア周波数の増加が挙げられるが, スイッチングデバイスの制約や変換器損失の増加が問題となる。そこで, 出力周波数に対して十分高いキャリア周波数を設定できない場合, 同期 PWM 制御が用いられる。同期 PWM 制御は 1 周期中のパルス数が一定で, 波形の対称性が保たれるため, 偶数倍高調波が発生しない。また, 同期 PWM 制御はスイッチング回数が少なく, 非同期 PWM 制御と比較して変換器損失が小さい点においても優れている。しかし, MC の同期 PWM 制御については, 筆者らの知る限りあまり議論されていない⁽³⁾⁽⁴⁾。

本論文では, MC における同期 PWM 制御方式を提案する⁽⁵⁾。MC の場合, PWM パルスは入力周波数と出力周波数のいずれかに同期させることになるが, 提案法では, 出力周波数が高いことを想定し, 出力周波数に同期させている。

また, インバータの 1 パルス出力と同様に, 電圧利用率が非同期 PWM 制御時よりも大きくできる特徴を持つ。その上, スイッチング回数の減少による変換器効率の向上も期待できる。また, 提案する同期 PWM 制御では, 低周波ビートを加味して PWM パルスを生成するため, 原理的にビートが発生しない⁽⁶⁾。

ここでは, 提案する出力同期 PWM 制御の基本動作を実験実験により確認したので, 詳細を報告する。

2. 電流脈動の原因

図 1 に MC の回路構成を示す。MC は 9 つの双方向スイッチからなり, 入力の三相交流をチョッピングして出力電圧波形を得る。したがって, 瞬時瞬時ととらえれば, MC は中点電位が変動する 3 レベルインバータとしてモデル化できる。そこで本論文では, 入力の三相交流を最大相電圧 v_{max} , 中間相電圧 v_{mid} , 最小相電圧 v_{min} に分類し, MC を 3 レベルインバータとして扱い, 出力同期 PWM 制御を検討する。しかしながら, MC を 3 レベルインバータの同期 PWM 制御と同様に制御すると, 入力電圧の変動によって出力電流が脈動する。この電流脈動は, 出力電圧波形の出力 1 周期中の電圧時間積がゼロとならないことに起因する。以下に詳細を述べる。

〈2・1〉 電圧時間積と電流の関係

MC の出力電圧特性は電圧形変換器と同じであるから, 負荷は誘導性負荷が接続される。このとき, 負荷の時定数がスイッチング周波数に対して十分長い場合, 電圧時間積と電流は比例関係となる。つまり, 誘導性負荷を純誘導性負

荷として考える。

(2・2) 電流脈動の原因

図 2 に、純誘導負荷における電圧波形と電流の関係を示す。(a)は 1 周期内における正負の電圧時間積の大きさが等しい場合の波形で、(b)は等しくない場合の波形である。(a)に示す電圧波形の場合、1 周期中の電圧時間積がゼロとなり、1 周期後の電流は初期値と等しくなる。しかし、(b)に示す電圧波形では、1 周期中の電圧時間積が $-\Delta A$ となり、1 周期後の電流は初期値よりも Δi だけずれる。

この 1 周期中の電圧時間積に起因する初期電流誤差 Δi が周期的に変化した場合、電流波形は電圧波形がもつ周波数成分で振動しながら、周期的に脈動し、いわゆるビートが発生する。以上より、電流ビートは 1 周期中の電圧時間積がゼロにならないことが原因である。

3. 出力同期 PWM 制御

(3・1) 1 パルス出力同期 PWM 制御の原理

本節では、出力における提案法の基本原理を定性的に説明する。上記でも述べたように、提案法は 3 レベルインバータの 1 パルス出力をベースにしている。

図 3 に提案する同期 PWM 制御における出力 1 周期分の PWM パルスの 1 相分を示す。PWM パルスは出力相電圧を基準とし、1 はオン、0 はオフを表している。なお、他の相は図中の PWM パルスの位相を $\pm 2\pi/3$ rad ずらすことで得られる。図中の S_{max} , S_{mid} , S_{min} はそれぞれ v_{max} , v_{mid} , v_{min} に対応しており、入力電圧の大小関係より並び替えられ、各スイッチの PWM パルスとなる。また、図中の α は 3 レベルインバータの 1 パルス出力におけるゼロ電圧出力期間であり、MC の場合では中間相出力期間を示している。 α の決定法については 3.4 節にて後述する。

前節でも述べたように、3 レベルインバータの同期 PWM パルスで MC を動作させた場合、入力電圧が電源位相に応じて変動するので出力電流脈動が問題となる。その電流脈動の原因である出力 1 周期中の電圧時間積の差を補償するため、図中に示すとおりパルスを調整位相角 β だけシフトさせる。 β は $v_{mid} > 0$ の場合、 S_{max} のオン期間を短くし、 S_{min} のオン期間を長くする。逆に、 $v_{mid} < 0$ の場合、 S_{max} のオン期間を長くし、 S_{min} のオン期間を短くする。つまり、提案制御は β を調整することにより、ビートレス制御を行う。 β は v_{max} , v_{mid} , v_{min} の関係から求められる。以下にその計算方法を示す。

(3・2) 出力電流のビートレス制御

本節では、入力電圧の関係から PWM パルス幅を直接補償する調整位相角 β の計算式を導出する。

図 4 に、図 3 に示す PWM パルスから得られる出力線間電圧を示す。図 4 の出力線間電圧波形より、ビートレス制御の方法を定性的に説明する。図 4 の波形は PWM パルスが $0 \leq \alpha \leq \pi/6$ rad の条件を満たす場合の出力線間電圧である。また、本論文では、 α が上記の範囲を超えた場合については考慮しない。図 4 は出力線間電圧の位相を基準としている

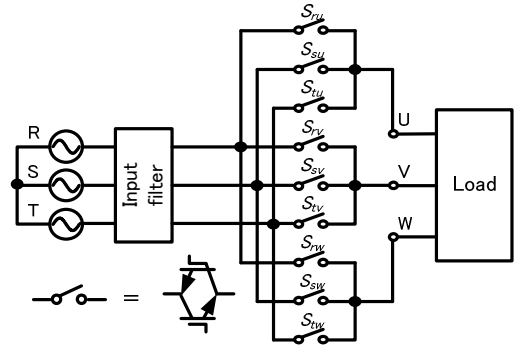


図 1 マトリックスコンバータ
Fig. 1. Matrix converter.

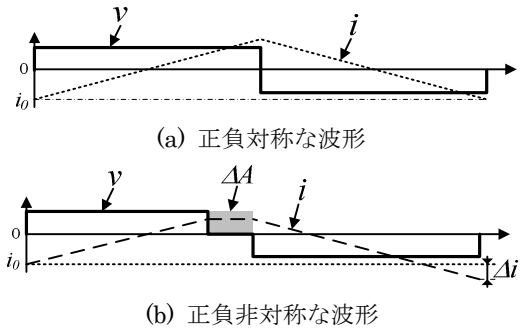


図 2 純誘導性負荷における出力電圧と出力電流の関係
Fig. 2. Relation between the output voltage and current in induction load.

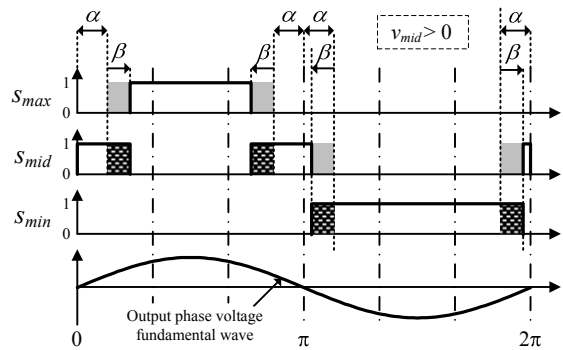


図 3 提案法の PWM パルス
Fig. 3. PWM Pulse of proposed control strategy based on three-level inverter.

ため、横軸の基準は図 3 の PWM パルスよりも $\pi/6$ rad だけ進相にある。今、 β による補償効果を原理的に説明するため、以下に示す 3 つの各条件を考える。

- (a) $v_{mid} > 0$ の場合において、 β による補償なし
- (b) $v_{mid} > 0$ の場合において、 β による補償あり
- (c) $v_{mid} < 0$ の場合において、 β による補償あり

(a)より、基本的な考え方を述べ、(b)と(c)より、中間相電圧 v_{mid} の符号が正負どちらであっても、 β による電圧時間積の補償が可能であることを示す。

出力線間電圧における出力 1/4 周期中の電圧時間積について考える。出力 1 周期中の電源電圧を一定とすれば、図 4(a)の電圧時間積 A_1 と A_4 は等しくなり、 A_2 と A_3 は等しくなる。以上より、 A_1 及び A_2 を等しくすることで、出力 1 周期中の電圧時間積の差をゼロにでき、ビートレス制御ができる。

以下に出力 1/4 周期中の電圧時間積を等しくする β を定量

的に求める。図 4(a)における A_1 及び A_2 は、電圧波形より以下の式で求められる。

$$A_1 = 2\alpha(v_{mid} - v_{min}) + (\pi/3 - \alpha)(v_{max} - v_{min}) \dots\dots\dots (1)$$

$$A_2 = 2\alpha(v_{max} - v_{mid}) + (\pi/3 - \alpha)(v_{max} - v_{min}) \dots\dots\dots (2)$$

(1)(2)式より、 A_1 と A_2 の差 ΔA_{1-2} は

$$\Delta A_{1-2} = A_1 - A_2 = 2\alpha(2v_{mid} - v_{min} - v_{max}) = 6\alpha v_{mid} \dots\dots (3)$$

となる。この ΔA_{1-2} を β によって打ち消すことで、ビートレス制御できる。

図 4(b)において、例えば β を増加させると A_1 は減少し、 A_2 が増加するため、 β によって ΔA_{1-2} をゼロにできる。 β による A_1 及び A_2 に対する電圧時間積の補償量を $A_{1,comp}$ 及び $A_{2,comp}$ とし、これら補償量を(b)より求めると

$$A_{1,comp} = -\beta(v_{max} - v_{min}) \dots\dots\dots (4)$$

$$A_{2,comp} = \beta(v_{mid} - v_{min}) - \beta(v_{max} - v_{mid}) = 3\beta v_{mid} \dots\dots\dots (5)$$

となる。したがって、(3)(4)(5)式より、 β は(6)式で求められる。

$$\begin{aligned} \because \Delta A_{1-2} + (A_{1,comp} - A_{2,comp}) &= 0 \\ \beta &= 3\alpha \cdot v_{mid} / (v_{mid} - v_{min}) \dots\dots\dots (6) \end{aligned}$$

また、(c)の $v_{mid} < 0$ である場合の β も同様に求められる。

$$\beta = 3\alpha \cdot v_{mid} / (v_{max} - v_{mid}) \dots\dots\dots (7)$$

(6)(7)式は1/4周期中の電圧時間積を等しくできる β の導出式である。(6)式は $v_{mid} > 0$ である場合の β 、(7)式は $v_{mid} < 0$ である場合の β をそれぞれ導出する。(6)(7)式より導出される β で、PWM パルスをシフトすることで、ビートレス制御を実

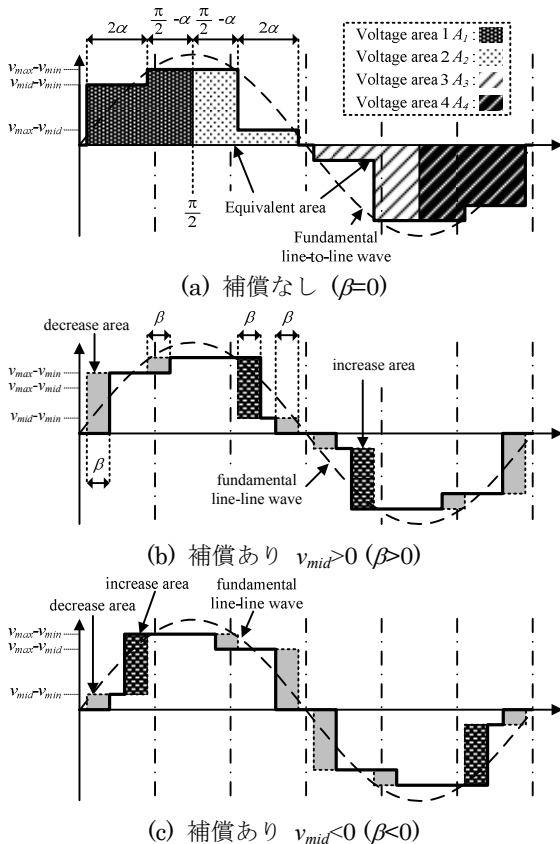


図 4 提案法における出力線間電圧波形

Fig. 4. Waveform of the output line-to-line voltage in synchronous PWM.

現する。

(3-3) 入力電流の制御

上記で説明した調整位相角 β はビートレス制御だけでなく、入力電流の波形整形にも影響を与える。ここでは提案法における入力電流制御について説明する。

図 5 に提案法の PWM パルスと出力電流 i_{out} の関係を示す。図 5 の出力電流は基本波のみで、位相遅れ θ_L は負荷力率角である。また、出力電流の各領域は出力 1 周期中の各相に分配される電流を表している。

図 5 に示す出力電流と PWM パルスの関係より、入力電流を力率 1 に制御する β を導出する。提案法では、各出力相の電流を各相に分配し、出力 1 周期中の入力電流の平均値を制御する。各入力電流は出力電流 i_{out} と PWM パルスの関係から求められる。出力電流 i_{out} を各スイッチのオン期間で積分し、出力周期で除算することによって、出力 1 周期中の平均入力電流が得られる。以上より、最大相及び最小相に流れる平均電流 i_{max} 及び i_{min} は(8)(9)式となる。

$$i_{max} = \frac{1}{2\pi} \int_{\alpha+\beta}^{\pi-\alpha-\beta} i_{out} dt = I/\pi \cdot \cos(\alpha + \beta) \cos(\theta_L) \dots\dots (8)$$

$$i_{min} = \frac{1}{2\pi} \int_{\pi+\alpha-\beta}^{2\pi-\alpha+\beta} i_{out} dt = -I/\pi \cdot \cos(\alpha - \beta) \cos(\theta_L) \dots\dots (9)$$

入力電圧を偶関数($\cos\theta$)とし、 i_{max} と i_{min} の比を入力最大相電圧 v_{max} と入力最小相電圧 v_{min} の比と等しく制御した場合、平均入力電流は偶関数となる。ここで、偶関数の特徴、0 rad で線対称になることに注目する。この偶関数の入力電圧・電流において、線対称となる位相角が一致するため、電圧と電流は同相である。つまり、 i_{max} と i_{min} の比を v_{max} と v_{min} の比と等しく制御することで、入力力率 1 が達成できる(7)。そこで、 i_{max} と i_{min} の関係を

$$v_{max} \cdot i_{min} = v_{min} \cdot i_{max} \dots\dots\dots (10)$$

とすれば良い。したがって、(10)式に(8)(9)式を代入し、

$$v_{mid} / (v_{max} - v_{min}) = \tan\alpha \cdot \tan\beta \dots\dots\dots (11)$$

となる。(11)式は負荷力率角の関数でないため、入力力率の制御は負荷力率に依存しない。したがって、(11)式を満たす β で PWM パルスを直接補償することで、入力電流を入力力率 1 に制御することができる。なお、実際には入力フィルタのコンデンサに進み電流が流れるため、軽負荷や低負荷

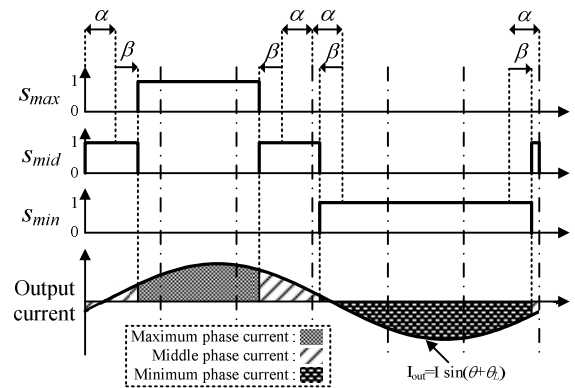


図 5 出力電流基本波と PWM パルス

Fig. 5. Waveform of the output current and PWM pulse.

では入力力率は悪化する。

(3・4) 入力力率と出力電圧制御の両立

上記で説明したビートレス制御と入力力率の制御はどちらも調整位相角 β を使用しているため、制御が干渉する。そこで、 β だけでなく、 α と組み合わせることでビートレス制御と入力電流の制御の両立を検討する。

まず、 α を求める前に β の制御範囲について求める。ビートレス制御として β を操作する場合、 β の範囲は(6)(7)式によって与えられる。そして、 β が最大となる条件は $v_{mid}=v_{max}$ であり、最小となる条件は $v_{mid}=v_{min}$ である。この条件を(6)(7)式に代入して得られる β の範囲は(12)式に示される。つまり、ビートレス制御を実現するには、 β は常にその範囲を満たす必要がある。

$$-\alpha \leq \beta \leq \alpha \dots\dots\dots(12)$$

次に、(12)式のビートレス制御の範囲内において、入力電流を力率1の正弦波に制御する。しかし、入力力率1の条件である(11)式では、入力電流は正弦波にならない。そこで、中間相電圧 v_{mid} 、電流 i_{mid} に注目する。入力電圧の大小関係の入替りにおいて、 v_{mid} は v_{max} 、または v_{min} と等しくなる。そのとき、 i_{mid} と i_{max} 、または i_{mid} と i_{min} を等しく制御することで、入力電流は正弦波に制御される。

以上の制御を実現するため、入力電圧の大小関係の入替りにおける β より、 α を求める。(11)式において $v_{mid}=v_{max}$ を満たす場合、 $\beta=\alpha$ となる。この条件において、 $i_{mid}=i_{max}$ を満たす α は(13)式で求められる。

$$\begin{aligned} \because \cos(\alpha - \beta) &= 2 \cos(\alpha + \beta) \\ \alpha &= \frac{1}{2} \cos^{-1}(1/2) = \pi/6 \dots\dots\dots(13) \end{aligned}$$

$\alpha=\pi/6$ rad とし、(11)式を満足する β で補償することで、入力電流を力率1の正弦波に制御し、なおかつビートレス制御ができる。ただし、 i_{mid} は入力電圧の大小関係の入替りのポイントでのみ制御しているため、厳密に言えば、入力電流は正弦波に制御されない。

4. 電圧利用率

提案法では、 $\alpha < \pi/6$ とした場合、電圧利用率は上昇するが、制御の制約上、入力電流は正弦波に制御できない。そのため、ここでは入力力率制御とビートレス制御を両立した場合の電圧利用率について説明する。制御を両立した場合、 α と β は(11)(13)式より導出される。

提案制御では、ビートレス制御を行っており、平均的な出力電圧は一定であるが、瞬時出力電圧は出力1周期内で周期的に変化する。また、瞬時出力電圧の周期的な変化は入力の電源位相角に依存する。つまり、電圧利用率は入力1周期内で変化する。そこで、提案制御における電圧利用率を入力電圧1周期内の平均電圧利用率として定義する。また、入力周波数 \ll 出力周波数と仮定し、以下にその計算方法及び結果を示す。

電圧利用率は、出力線間電圧の基本波を入力線間電圧で除算することで求める。出力線間電圧の基本波は図4(b)と

(c)から求められ、以下の式で表される。

$$E_{wvf} = \left(2\sqrt{3}/\pi\right) \left\{ (v_{max} - v_{mid}) \cos(\alpha + \beta) + (v_{mid} - v_{min}) \cos(\alpha - \beta) \right\} \dots\dots\dots(14)$$

次に(14)式に、入力電圧の条件を与える。入力電圧 v_{max} 、 v_{mid} 、 v_{min} は入力位相 θ_{in} が $0 \leq \theta_{in} \leq \pi/3$ の範囲である場合以下の式で表される。

$$v_{max} = V_{in} \cos(\theta_{in}) \dots\dots\dots(15)$$

$$v_{mid} = V_{in} \{ \cos(\theta_{in} - \pi/3) - \cos(\theta_{in}) \} \dots\dots\dots(16)$$

$$v_{min} = -V_{in} \cos(\theta_{in} - \pi/3) \dots\dots\dots(17)$$

各式中の V_{in} は入力相電圧の振幅値を表している。(13)(15)(16)(17)式を(14)式に代入し、入力線間電圧の最大値で除算することで、瞬時の電圧利用率 h が求められ、(18)式で表される。

$$h = \left(\sqrt{3}/\pi\right) \left\{ (\cos(\theta_{in}) + \cos(\theta_{in} - \pi/3)) \cos(\beta) + \sqrt{3} (\cos(\theta_{in} - \pi/3) - \cos(\theta_{in})) \sin(\beta) \right\} \dots\dots\dots(18)$$

また、 β は(15)(16)(17)式を(11)式に代入して求められ、以下の式で表される。

$$\beta = \tan^{-1} \left\{ \sqrt{3} \cdot \frac{\cos(\theta_{in} - \pi/3) - \cos(\theta_{in})}{\cos(\theta_{in} - \pi/3) + \cos(\theta_{in})} \right\} \dots\dots\dots(19)$$

(19)式は電源位相角と β の関係を表している。(18)(19)式より求められる電圧利用率 h を入力位相 $0 \leq \theta_{in} \leq \pi/3$ の範囲で平均することにより、制御を両立した場合の提案制御における電圧利用率を求めることができる。(18)(19)式より、数値解析で求めた結果、提案制御の電圧利用率は0.954となる。

5. 制御方法

図6に、提案法の制御ブロック図を示す。提案法の制御において、DSPにて複雑な演算を比較的ゆっくり行い、FPGAにて簡単ではあるが高速性が求められる演算を行うことで、高周波出力を可能にする。具体的には、高速演算が必要な出力位相角をFPGAで演算し、乗算や除算が必要なスイッチング位相角をDSPで演算することで、提案法を実現する。これにより、高周波出力時においてもDSPの演算を高速化する必要はなくなる上、FPGAでは乗算や除算等の複雑な計算は不要となり、制御装置を簡単化できる。

図中のDSP制御ブロックについて説明する。入力力率制御とビートレス制御を両立する場合、制御に与える指令は出力周波数指令 f_{out}^* のみであり、検出は入力電圧のみである。図中の α は(13)式より一義的に与えられ、 β は入力電圧の検出値を(11)式に代入することで求められる。また α と β より、PWMパルスの生成に必要なスイッチング位相角 $\theta_{swN}(N=1,2,\dots,12)$ が求められる。

図7にFPGA内のタイミングチャートU相分を示す。FPGAにおける出力位相角の演算は通常のアップカウンタあり、値の上限をCountPeakまでとする。CountPeakを増減することで、任意の周波数のノコギリ波が得られる。DSPで求められたスイッチング位相角とFPGAで生成したノコギリ波を比較することで、提案法のPWMパルスを得る。なお、スイッチング位相角及びCountPeakの値は出力位相角

がゼロのタイミングで更新する。この PWM パルスは入力電圧の大小関係(図 7 では $S>R>T$)より、各相に割り振られる。割り振られた PWM パルスは電圧転流シーケンスを通過後、各スイッチのゲートパルスとして出力される。

6. 実験結果

図 8 に 3 レベルインバータの同期 PWM 制御を適用した場合の MC の実機実験結果を、図 9 に提案法を実装した MC の実機実験結果を示す。3 レベルインバータの同期 PWM 制御におけるゼロ電圧出力期間は、提案法の α と同じ値とした。(a)は入出力波形で、(b)は出力波形の拡大図である。また、(c)(d)はそれぞれ入力・出力電流の高調波解析結果で、基本波を 100 % と規格化してある。実験条件は、入力電圧 200 V、入力周波数 $f_{in}=50$ Hz、出力周波数 $f_{out}=1432$ Hz、R-L 負荷 $12.5 \Omega \cdot 5$ mH (1.9 kW 相当)、入力フィルタカットオフ 1 kHz、制動係数 0.2 とした。

図 8(a)より、入力電流波形がおおよそ階段状であることがわかる。その入力電流の高調波解析結果(c)より、5 次高調波は 10 % 以上含まれており、7, 11, 13 次高調波は 3 % 以上含まれている。また、三相では理論的に発生しない 3, 6 次高調波が約 1%含まれており、入力電流は三相不平衡である。なお、出力電流は入力周波数の 3 倍で脈動している。

図 8(b)より、出力 1 周期ごとの出力電流波形が大きく異なっていることがわかる。その出力電流の高調波解析結果(d)より、 $2 \times f_{out} \pm 3 \times f_{in}$ の高調波は 10 % 以上含まれている。この高調波は、入力周波数の 3 倍の脈動によって発生していると考えられる。また、 $f_{out} \pm 6 \times f_{in}$ の高調波の発生も確認できる。低周波数成分の高調波も多く含まれており、 $f_{out} - 6 \times f_{in}$ の高調波は 4 % 含まれている。

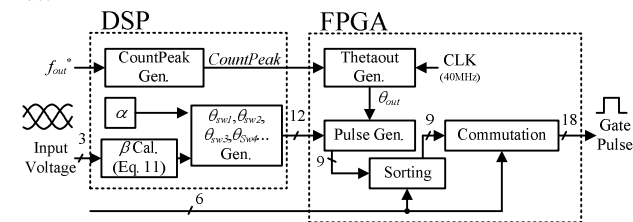


図 6 制御ブロック
Fig. 6. Control block diagram.

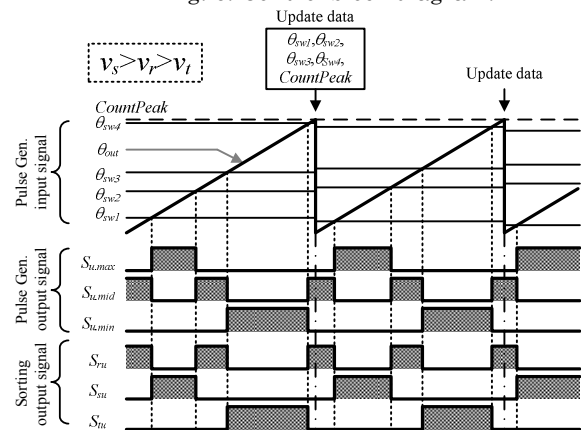
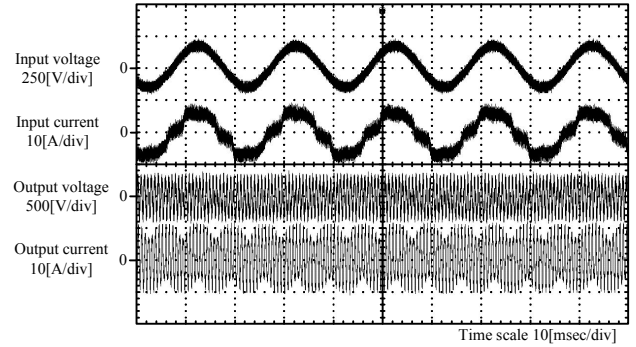


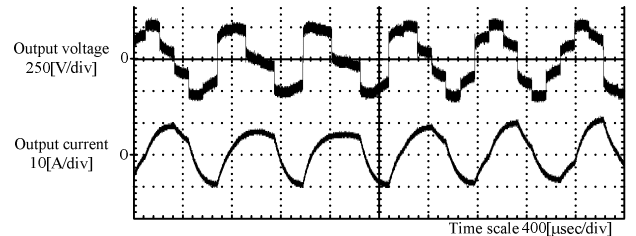
図 7 タイミングチャート
Fig. 7. Timing chart.

図 9(a)より、入力電流が力率 1 の正弦波に制御できていることがわかる。図 8(c)と図 9(c)より、提案法の適用によって、5 次高調波がおおよそ 7 % 改善されているが、7, 11, 13 次成分に変化はみられない。また、6 次高調波は約 1/4 に抑制され、三相不平衡が改善されている。以上より、提案法における入力電流制御の有効性が確認できる。

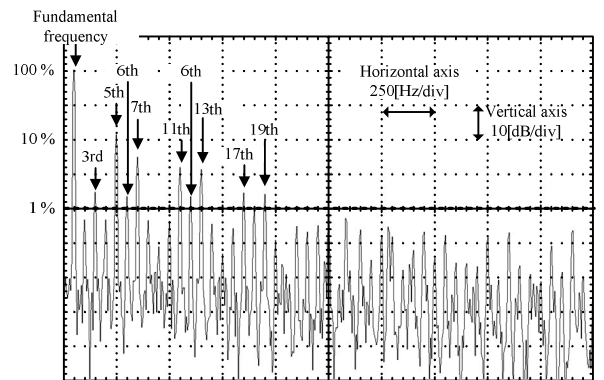
図 9(b)より、出力電流が正弦波状に制御されていることがわかる。図 8(d)と図 9(d)より、 $2 \times f_{out} \pm 3 \times f_{in}$ の高調波は



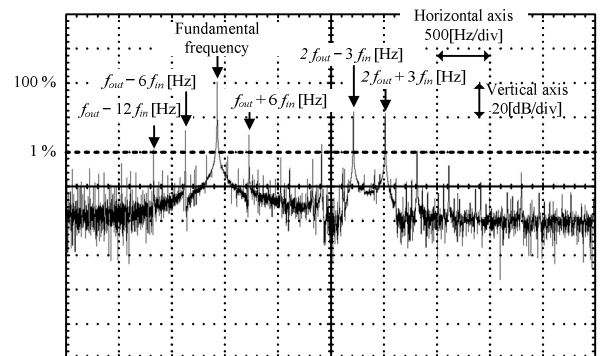
(a) 入出力波形



(b) 拡大後の出力波形



(c) 入力電流高調波解析結果



(d) 出力電流高調波解析結果

図 8 3 レベルインバータの同期 PWM 制御による実験結果
Fig. 8. Results of experimental and harmonics analysis in the synchronous PWM control of 3-level inverter .

約 1/10 に低減されている。また、 $f_{out} \pm 6 \times f_{in}$ の高調波は約 3 % 改善されている。以上より、提案法のビートレス制御の有効性が確認できる。

7. おわりに

本論文では、MC における出力同期 PWM 制御を提案し、実機実験により、以下の基本動作を確認した。

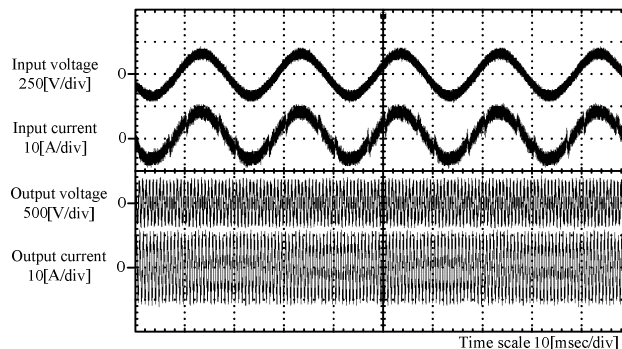
- 出力周波数が 1kHz 以上の高周波出力時において、入力電流が力率 1 の正弦波に制御できていることを確認
- 提案法適用による三相不平衡の改善を確認
- 出力電流含まれる入力周波数の 3 倍の脈動に起因する高調波 ($f_{out} \pm 6f_{in}$, $2f_{out} \pm 3f_{in}$) の抑制より、提案法におけるビートレス制御の有効性を確認

今後は、提案法における入力電流ひずみの抑制を予定している。

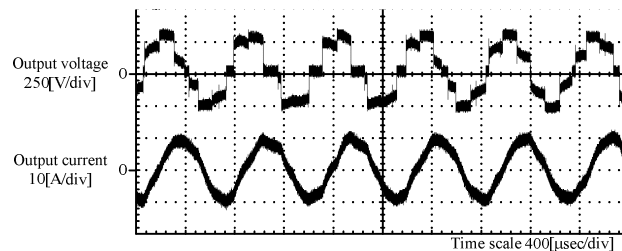
なお、本研究は平成 17 年度産業技術研究助成事業の支援を受けており、関係各位に感謝の意を表します。

文 献

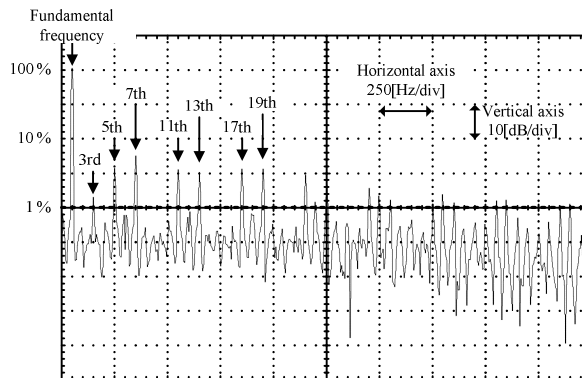
- (1) A. Odaka, I. Sato, H. Ohguchi, Y. Tamai, H. Mine and J. Itoh : "A PAM Control Method for the Matrix Converter Based on Virtual AC/DC/AC Conversion Method", Trans. IEEJ, Vol. 126-D, No. 9 pp. 1185-1192 (発行年)
小高章弘・佐藤以久也・大口英樹・玉井康寛・美根宏則・伊東淳一 : 「仮想 AC/DC/AC 変換方式に基づいたマトリックスコンバータの PAM 制御法」, 電学論 D, Vol. 126, No. 9 pp. 1185-1192 (2006)
- (2) 真木康次・伊東淳一 : 「マトリックスコンバータの高周波出力における出力ひずみに関する一考察」, 北陸支部連合大会, A-81 (2007)
- (3) V. Oleschuk and F. Blaabjerg : "ALGEBRAIC AND TRIGONOMETRIC ALGORITHMS OF SYNCHRONIZED PWM FOR VARIABLE SPEED DRIVES", IEE, PEMD, 16-18 April (2002)
- (4) V. Oleschuk and F. Blaabjerg : "Synchronized Scheme of Continuous Space-Vector PWM with the Real-Time Control Algorithms", IEEE, PESC, pp. 1207-1213 (2004)
- (5) K. Maki and J. Itoh : "A Synchronous PWM Control Strategy for a Matrix Converter", JIAS, 1-35 (2008)
真木康次・伊東淳一 : 「マトリックスコンバータの同期 PWM 制御」, 電気学会産業応用部門大会, 1-35 (2008)
- (6) Y. Tamai, I. Sato, A. Odaka, H. Mine and J. Itoh : "A Novel Control Strategy for Matrix Converter in Over-Modulation Range", Trans. IEEJ, Vol. 127, No. 8 pp. 858-865 (2007)
玉井康弘・佐藤以久也・小高章弘・美根宏則・伊東淳一 : 「マトリックスコンバータの過変調領域における一制御手法」, 電学論 D, Vol. 127, No. 8 pp. 858-865 (2007)
- (7) J. Oyama, X.Xia, T. Higuchi, K. Kuroki, E. Yamada and T. Koga : "VVVF On-line Control of Matrix Converter", Trans. IEEJ, Vol. 116-D, No. 6 pp.644-651 (1996)
小山純・夏曉戎・樋口剛・黒木恒二・山田英二・古賀高志 : 「PWM サイクロコンバータの VVVF オンライン制御」, 電学論 D, Vol. 116, No. 6 pp. 644-651 (1996)



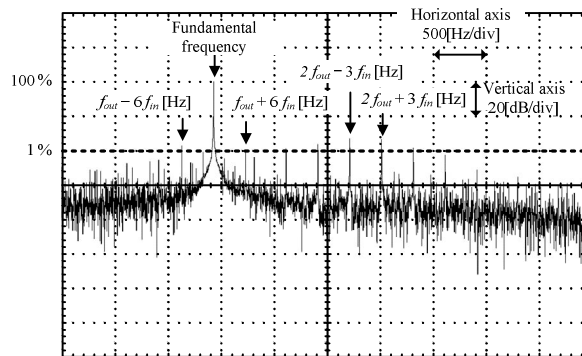
(a) 入出力波形



(b) 拡大後の出力波形



(c) 入力電流高調波解析結果



(d) 出力電流高調波解析結果

図 9 提案法による実験結果

Fig. 9. Results of experimental and harmonics analysis in proposed control method.