

檜原 有吾・安達 健人・伊東 淳一（長岡技術科学大学）

1. はじめに

近年, 3.3kV, 6.6kV 等の高圧アプリケーションに適したマルチレベル変換器が盛んに研究されている⁽¹⁾⁽²⁾。マルチレベル変換器は, 一般にスイッチ電圧を $1/(n-1)$ に低減できるため, 低耐圧のスイッチ素子を用いて, 高圧の変換器を構成することができ, 装置の小型化, 高効率化を実現できる。

本論文ではマルチレベル変換器の一方式として, 低速素子を用いた 5 レベルインバータを提案する。従来回路は, 通常スイッチ素子全てを PWM 駆動するが, 提案回路では, スwitch素子 2 個のみ PWM 駆動させるため, スwitching損失が低減でき高効率が期待できる。提案回路についてシミュレーションを行い, 所望の動作を確認したので報告する。

2. 動作原理

図 1 に提案回路を示す。提案回路は, 従来回路同様 8 つのスイッチ素子を用いるが, S_3, S_4 を除く 6 個のスイッチ素子に低速の素子を使用できる点が特徴である。 S_3, S_4 は PWM 駆動するが, スwitch電圧を直流電圧の $1/4$ に低減できるため, 低耐圧の素子が使用できる。また, 従来のフライングキャパシタ型 5 レベルインバータに比べ, コンデンサ数を削減でき, またクランプダイオードが不要である。

図 2 に制御ブロック図を示す。提案回路は, 4 本のキャリアを用いたキャリア変調方式により制御する。出力電圧指令値を 4 つの領域に分け, 使用するスイッチングパターンを切り替えている。その際, フライングキャパシタ C_3 の電圧を一定に制御するようにスイッチングパターンを選択する。

3. シミュレーション結果

図 3 にシミュレーション結果を示す。直流電圧 $E_{dc}=400V$, コンデンサ $C_1, C_2=2000\mu F$, $C_3=1000\mu F$, 負荷 $L=3mH(6.7\%)$, $R=50\Omega$, キャリア周波数 10kHz としてシミュレーションを行った。図 3 より, 5 レベルインバータ特有の 5 ステップの階段状出力電圧が得られており, 出力電流は正弦波状に制御できている。その際, S_3, S_4 は PWM 駆動であるが, 残りの 6 つのスイッチング回数は出力電圧 1 周期中に数回に低減できている。また, S_3, S_4 のス

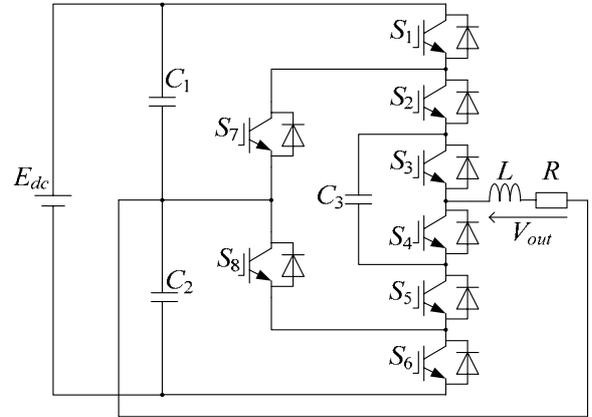


図 1 提案回路

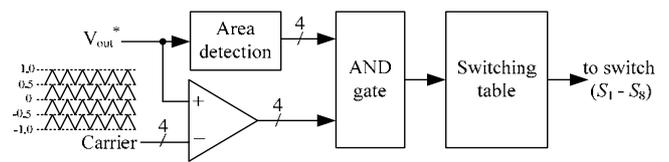


図 2 制御ブロック図

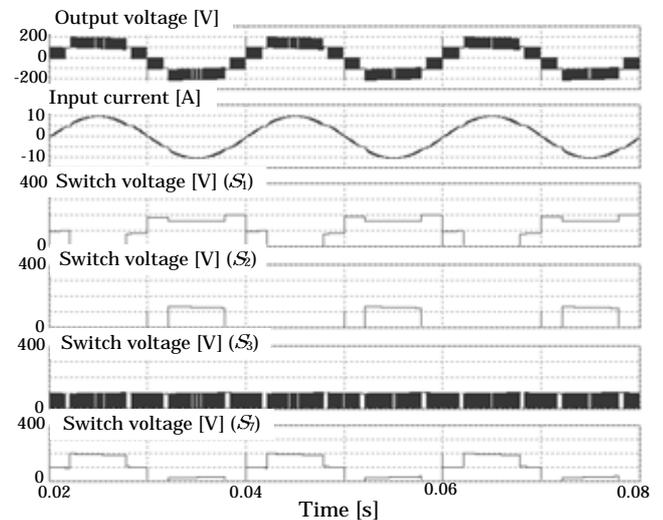


図 3 シミュレーション結果

witch電圧を直流電圧の $1/4$ に低減できることを確認した。今後はゼロクロス付近に発生するひずみについて検討を行い, 実機により検証を行う予定である。

参考文献

(1) I. Takahashi and K. Iwaya: PCC Osaka 2002, Vol.2, pp.353-358 (2002)
 (2) 安達, 伊東:平成 20 年半導体電力変換研究会 SPC-08-54