

スイッチ数を削減した三相 5 レベル PWM 整流器の回路パラメータ設計法

安達 健人*, 伊東 淳一 (長岡技術科学大学)

Circuit Parameter Design of a Three-phase Five-level PWM Rectifier using less switching Devices
Taketo Adachi, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年、高調波対策のため様々な PFC 整流器が提案されており、盛んに研究されている⁽¹⁾。著者らは、3 レベルインバータと同じ 12 個のスイッチ素子を用いてスイッチ素子 1 個あたりのスイッチ電圧を直流出力電圧の 1/4 に低減した三相 5 レベル PWM 整流器を提案した⁽²⁾。

図 1 に提案回路を示す。ダイオードとフライングキャパシタを用いることにより、従来の 5 レベル PWM 整流器と比較してスイッチ数を半分に削減できる。しかし、回路パラメータの設計法については明らかではない。

本論文では、提案回路を構成する 3 種類のコンデンサ、入力リアクトルの設計方法について検討し、コンデンサの容量と電圧変動の関係、また、入力リアクトルのインダクタンスと入力電流リップルを明確化する。実験により設計の妥当性を確認したので報告する。

2. 回路パラメータ設計方法

<2・1>入力リアクトル(L_{in})のインダクタンス設計

入力リアクトルのインダクタンス L_{in} と入力電流リップル Δi_{in} は次式の関係がある。

$$\Delta i_{in} = \frac{1}{L_{in}} \int_0^{\alpha_{max}/f_{sw}} v_L dt = \frac{v_L \alpha_{max}}{L_{in} f_{sw}} \quad (1)$$

ただし、 $v_L = |v_{in} - (V_{conv} + \Delta V_{conv})|$

ここで、 v_{in} は入力相電圧、 f_{sw} はキャリア周波数、 V_{conv} は変換器入力電圧、 ΔV_{conv} は変換器入力電圧リップル、 α_{max} は入力電流のリップル最大時の変換器入力電圧デューティ比である。リアクトル両端の電圧とスイッチングのデューティ比の変化を考慮すると、 Δi_{in} が最大となるのは $\alpha_{max} = 0.5$ (電源角度 48.6° のとき) であるので、入力電流リップルの最大値 Δi_{in_max} は次式で計算できる。

$$\Delta i_{in_max} = |v_{in_peak} \sin 48.6^\circ - (\frac{V_{dc}}{2} + \Delta V_{conv})| \frac{1}{2L_{in} f_{sw}} \quad (2)$$

従って、 L_{in} は次式で定められる。

$$L_{in} = |v_{in_peak} \sin 48.6^\circ - (\frac{V_{dc}}{2} + \Delta V_{conv})| \frac{1}{2\Delta i_{in_max} f_{sw}} \quad (3)$$

L_{in} は、リアクトル両端の電圧の大きさに比例し、入力電流リップル許容値とキャリア周波数に反比例する。

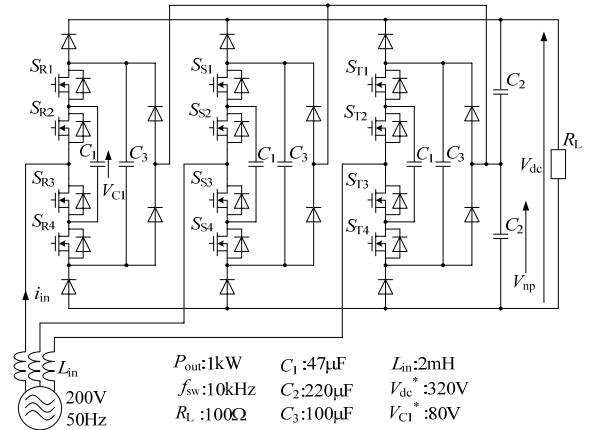


図 1 提案回路

Fig. 1. Proposed circuit.

表 1 電圧レベルと直流中点への接続 (0~60°)

Table 1. Voltage levels and connection to neutral point.

電源角度	使用電圧レベル	直流中点への接続
0~30°	0	○
	+V _{dc} /4(C ₁ 充電/放電)	○/×
30~60°	+V _{dc} /4(C ₁ 充電/放電)	○/×
	+V _{dc} /2	○

<2・2>フライングキャパシタ (C_1) の容量設計

フライングキャパシタ容量 C_1 と電圧変動幅 ΔV_{C1} には次式の関係がある⁽³⁾。

$$C_1 = \frac{i_{in_peak} + \Delta i_{in}}{\Delta V_{C1} f_{sw}} \quad (4)$$

ここで、 i_{in_peak} は入力電流ピーク値であり、(4)式から明らかのように、 C_1 は入力電流の大きさに比例し、キャリア周波数と電圧変動許容幅に反比例する。

<2・3>直流平滑コンデンサ (C_2) の容量設計

直流出力電圧リップルと C_2 の容量の関係を明らかにするには、直流中点へ流入する電荷量を求めなくてはならない。

表 1 に電圧レベルと直流中点への接続の有無を示す。提案回路は電源位相によりスイッチングパターンが異なるため領域を分けて考える。R 相入力電流を $I_m \sin \omega t$ とすると、R 相によって 0~30° の期間中に直流中点へ流入する電荷量 Q_{C3_0-30} 、30~60° の期間で流入する電荷量 Q_{C3_30-60} はそれぞれ次式で計算できる。

$$Q_{c3_0-30} = \int_0^{T_s/12} I_m \sin \omega t (D_{0_0-30} + \frac{D_{V_{dc}/4_0-30}}{2}) dt \quad (5)$$

$$Q_{c3_30-60} = \int_{T_s/12}^{T_s/6} I_m \sin \omega t (\frac{D_{V_{dc}/4_30-60}}{2}) dt \quad (6)$$

ここで、 T_s は電源周期、 D はデューティ比であり、添え字は出力電圧レベルと出力期間を示している。各デューティ比は正弦波状に変化し、0 レベルが 0° 時 100%、 30° 時 0%、 $V_{dc}/4$ レベルが 30° 時 100%、 90° 時 0% とすると、

$$D_{0_0-30} = 1 - 2 \sin \omega t \quad (7)$$

$$D_{V_{dc}/4_0-30} = 2 \sin \omega t \quad (8)$$

$$D_{V_{dc}/4_30-60} = 2(1 - \sin \omega t) \quad (9)$$

となり、 $0 \sim 60^\circ$ の範囲で直流中点に流入する電荷量 Q_{np} は、正側の 2 相分 (R, T 相) を考慮すると次式となる。

$$Q_{np} = 2(Q_{c3_0-30} + Q_{c3_30-60}) \quad (10)$$

また、直流出力電圧リプルは電源の $1/6$ の周期で発生するため、 $T_s/12$ の期間に直流中点へ流入する電荷量 ΔQ_{C3} は、

$$\Delta Q_{C3} = 2(Q_{in_R} + Q_{in_T}) - 3Q_{np} - Q_{out} \quad (11)$$

である。ここで、 Q_{in_R} 、 Q_{in_T} は R, T 相の入力電荷量、 Q_{out} は負荷に供給される電荷量である。入力電流リプル Δi_{in} を 3 相分考慮すると、直流出力電圧リプル ΔV_{dc} は、

$$\Delta V_{dc} = \frac{1}{C_2} (3 \frac{\Delta i_{in}}{f_{sw}} + 2\Delta Q_{C3}) \quad (12)$$

で計算でき、 C_2 の容量は次式で定められる。

$$C_2 = \frac{1}{\Delta V_{dc}} (3 \frac{\Delta i_{in}}{f_{sw}} + \Delta Q_{C3}) \quad (13)$$

C_2 の容量は入力電流の大きさと入力電流リプルに比例し、スイッチング周波数と電圧リプル許容値に反比例する。

<2・4> クランプコンデンサ (C_3) の容量設計

C_3 の容量は直流中点の電位変動と関係しており、外側のスイッチ耐圧に影響する。直流中点へ流入する電荷量から、直流中点の電位変動 ΔV_{np} と C_3 には次式の関係がある。

$$\Delta V_{np} = \frac{Q_{np}}{2(C_2 + C_3)} + \frac{\Delta V_{dc}}{2} \quad (14)$$

よって、 C_3 の容量は次式で計算できる。

$$C_3 = \frac{Q_{np}}{2\Delta V_{np} - \Delta V_{dc}} - C_2 \quad (15)$$

(15)式より、 C_3 の容量は出力電力に比例し、直流中点の電位変動許容値に反比例する。

3. 実験結果

図 1 に示す回路パラメータを用いて、設計方法の妥当性

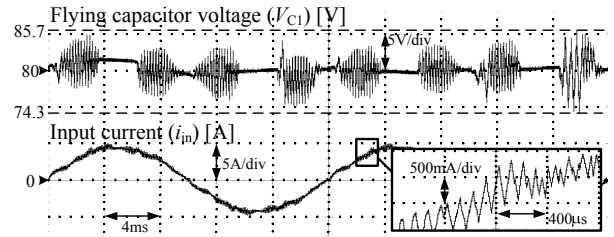


図 2 入力電流リプルとフライングキャパシタ電圧
Fig. 2. Input current ripple and flying capacitor voltage.

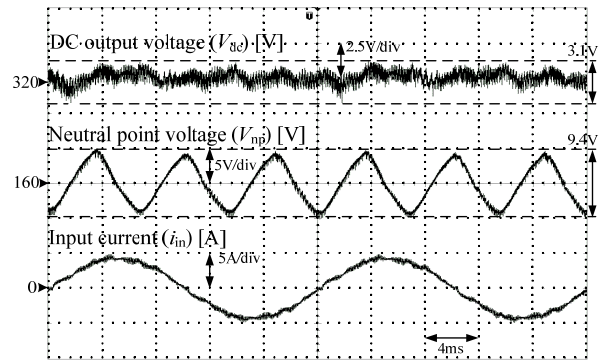


図 3 直流出力電圧と直流中点電圧
Fig. 3. DC output voltage and neutral point voltage.

表 2 計算値と実測値

Table 2. Calculation and experimental result.

計算対象	計算式	計算値	実測値	備考
Δi_{in_max}	(2)	1.1 A	1.0 A	$\Delta V_{conv} = 7$ V
ΔV_{C1}	(4)	11.4 V	11 V	
ΔV_{dc}	(12)	3.1 V	3.0 V	
ΔV_{np}	(14)	9.4 V	9.2 V	

を確認するため実験を行った。

図 2、図 3 に実験結果、表 2 に計算値と実測値を示す。表 2 より、実測値はそれぞれ計算値以内に収まることを確認した。計算値と実測値の誤差は、配線インダクタンスにより入力電流リプルが抑制され、それに伴い各コンデンサの電圧変動が計算値よりも低減したと考えられる。

4. まとめ

本論文では、提案回路を構成するコンデンサ、入力リアクトルの設計方法を確立した。これにより、仕様を満たす必要最低限のコンデンサ容量、インダクタンスで回路を構成できる。

文献

- (1) B. Singh, et al.: IEEE Trans. Ind. Electron., Vol.51, No.3, pp. 641-659, June 2004
- (2) 安達, 伊東: 平成 20 年半導体電力変換研究会 SPC-08-54
- (3) 安達, 伊東: 第 18 回電気学会東京支部新潟支所研究発表会 IV-17