

航空機電源用簡易型 5 レベル PWM 整流器の一検討

学生員 野下 裕市 正員 伊東 淳一 (長岡技術科学大学)

A Basic Verification of Simplified Five-level PWM Rectifier for Aircraft Power-supply

Yuichi Noge, Student Member, Jun-ichi Itoh, Member (Nagaoka University of Technology)

This paper proposes a new topology of the multilevel PWM rectifier for an aircraft power supply systems. The proposed circuit is combined a diode clamp type topology with a flying capacitor type topology. The proposed circuit only uses 4 switches per leg in spite of five-level output voltage levels. Additionally, the proposed circuit can use lower blocking voltage MOSFET because a switch voltage keeps $1/4V_{dc}$ as same as conventional five-level topology. This paper describes the feature of the proposed topology and the corresponding method of the high input frequency. Finally, the basic operation of the proposed method is confirmed by simulation results.

キーワード : PWM整流器, マルチレベル, 空間ベクトル変調, 航空機電源

Keywords : PWM rectifier, Multilevel, Space vector modulation, Aircraft power supply

1. はじめに

近年, 大型旅客機では飛行制御システムの電子化や, 客室装備の充実により, 機内の電力消費が増加している。これを支える電源システムは, 各エンジンに接続された発電機の出力を移相変圧器とダイオード整流器を用いた 12 パルス整流により直流に変換している。このシステムは変圧器が大型で重いという欠点を持つ。また航空機に搭載する電子機器の誤作動を防ぐため, 電源高調波に厳しい規制が設けられており, ダイオード整流器から発生する入力電流高調波を抑制するためのフィルタが大型化する。これらの理由から小型で入力電流高調波が少ない整流回路が必要とされている。

入力電流高調波を抑制できる整流回路として, 力率改善 (PFC) 整流器があり, 様々な回路構成が研究されている⁽¹⁾。中でも PWM 整流器はスイッチ素子で構成されるため入力電流の制御性が高く, 入力電流高調波抑制に効果的であることから実用化が進んでいる。

PWM 整流器を航空機電源システムに適用する場合, エンジンに接続された発電機の出力周波数が 360~800Hz と高く, 一般的な商用電源に用いる PWM 整流器に比べてスイッチング周波数を大幅に上昇させる必要がある。しかし一般的な 2 レベル PWM 整流器では高耐圧素子を用いる必要があり, スwitching 周波数を向上させるのが困難である。

そこで高速スイッチングを実現する技術として, マルチレベル構成が考えられる。n レベル構成でスイッチ印加電圧を $1/(n-1)$ に低減できるため, 低耐圧で高速な MOSFET が使

用できることから入力リアクトルの小型化や低高調波化が実現できる。しかし従来から提案されているマルチレベル PWM 整流器はスイッチ素子が多く, 回路構成と制御方法が複雑化する問題がある。

そこで本論文では航空機電源用途として, 著者らが提案しているスイッチ素子数を半減した新たな 5 レベル PWM 整流器を適用する。提案する 5 レベル PWM 整流器はフライングキャパシタ方式とダイオードクランプ方式を組み合わせた回路構成を持ち, クランプダイオードに出力電圧 V_{dc} の $1/2$ を持たせることで, スwitch素子に印加される電圧を $1/4V_{dc}$ に保つことができる。本論文では提案回路の高周波動作についてシミュレーションによる基礎検証を行ったので報告する。

2. 回路構成と制御法

〈2・1〉 従来回路

図 1 に従来の 5 レベル PWM 整流器 1 相分の回路構成を示す。図 1(a) はダイオードクランプ形, 図 1(b) はフライングキャパシタ形で, $1/4V_{dc}$ 耐圧の素子を用いた場合の構成である。いずれもスイッチ素子耐圧は V_{dc} の $1/4$ となるが, 1 相あたり 8 個のスイッチ素子が必要であり, コストアップや制御系が複雑化する欠点がある。

〈2・2〉 提案回路

図 2 に提案回路を示す。提案回路はダイオードクランプ形とフライングキャパシタ形のトポロジを組み合わせ, さらにパワーフローを AC-DC 方向に限定することで従来回路と比較してスイッチ数を半分に削減している。 C_1 はフライ

ングキャパシタで、 $1/4V_{dc}$ の電圧を保つようにスイッチングパターンを切り替えて制御される。 C_2 はダイオード D_{R2} , D_{S2} , D_{T2} により出力平滑コンデンサ C_3 の中間点にクランプされるため制御は不要である。

表 1 に提案回路の出力電圧とスイッチングパターンを示す。2種類のゼロレベルを含む5レベルを出力可能である。フライングキャパシタ電圧を $V_{C1}=V_{dc}/4$ 一定とすると、No. 2と3, No. 6と7が同一のレベルとなる。このとき同一の出力レベルを保ちながら C_1 の電流方向を切り替えられるため、スイッチングパターン切り替えによる C_1 の充放電制御が可能となる。

表 2 に従来回路と提案回路の回路素子数を比較する。提案回路の最大の利点はスイッチ素子数が従来回路の半分となることである。またダイオードクランプ形よりもダイオードが少なく、フライングキャパシタ形よりもコンデンサが少ない。以上の特徴から提案回路は他の5レベルPWM整流器よりも低コストで実現できる。

(2.3) 制御方式

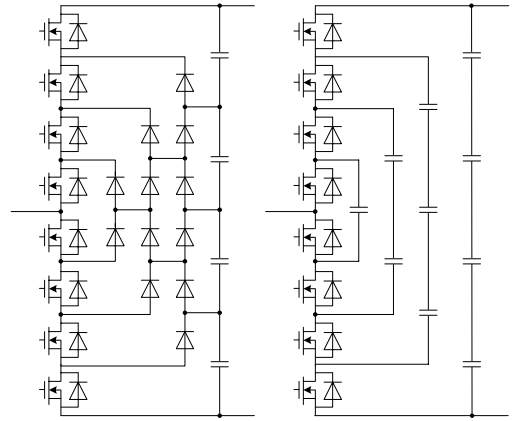
図 3 に提案回路の制御ブロック図を示す。制御ブロックは、入力電流制御と出力電圧制御からなる。三相入力電圧を入力電圧から検出した電源角度を用いて回転座標変換し、 d - q 軸上で制御する。 d 軸が有効電流、 q 軸が無効電流を表し、 q 軸電流指令値 $I_d^*=0$ とすることで入力力率1制御を行う。電流制御系のPI制御器で得られた出力電圧指令値を α - β 座標に変換し、空間ベクトル変調により出力する3種類の電圧ベクトル V_1, V_2, V_3 と、それぞれの電圧ベクトル出力時間 T_1, T_2, T_3 を決定し、キャリア比較によりPWMパルスを得る。

空間ベクトル変調方式を採用した理由は、キャリア変調に比べてフライングキャパシタ制御に伴うスイッチングパターンの切り替えを単純化するため、および全体のスイッチング回数を低減するためである。空間ベクトル変調により計算された電圧ベクトル出力時間に加えて、入力電圧極性とフライングキャパシタの充放電モード判定結果を用いてスイッチングパターンが選択される。

表 1 スイッチングパターン

Table 1. Switching patterns

No.	v_{in} polarity	Flying capacitor	Output voltage	On state switch
1	+	-	$+1/2V_{dc}$	S_1, S_2
2		Discharge	$+1/4V_{dc}$	S_1, S_3
3		Charge	$+1/4V_{dc}$	S_2, S_4
4		-	+0	S_3, S_4
5	-	-	-0	S_1, S_2
6		Charge	$-1/4V_{dc}$	S_1, S_3
7		Discharge	$-1/4V_{dc}$	S_2, S_4
8		-	$-1/2V_{dc}$	S_3, S_4



(a)Diode clamp (b)Flying capacitor

図 1 従来回路

Fig. 1. Conventional circuits. (single leg)

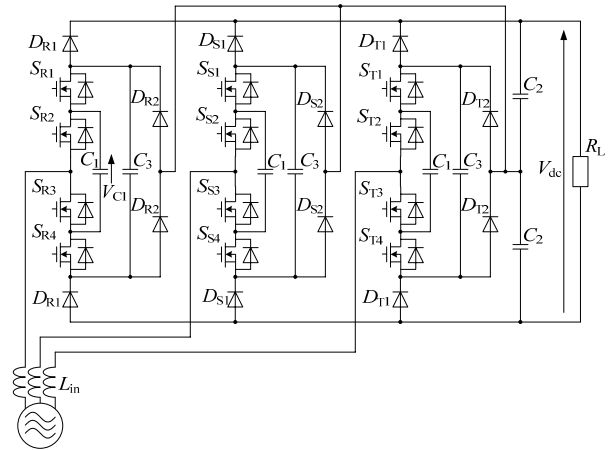


図.2 提案回路

Fig. 2. Proposed circuit..

表 2 同耐圧の素子を用いた場合の素子数比較

Table 2. Comparing of device number.

	Diode clamp	Flying capacitor	Proposed circuit
Switch	24	24	12
Diode	60	24	36
Capacitor	4	30	13

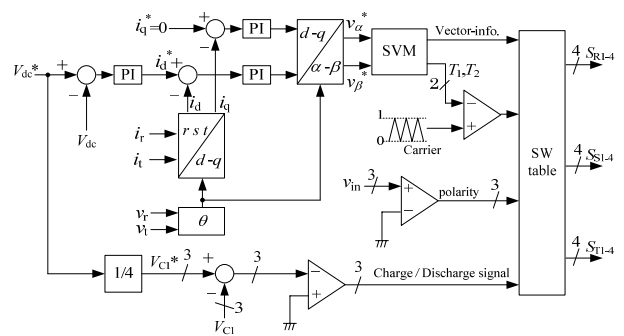


図 3 制御ブロック図

Fig. 3. Control block diagram

〈2・4〉 回路動作の制約

提案回路はスイッチ数を削減するために、パワーフローをACからDCの一方に限定している。これは誤動作を防止する観点からパワーフローを一方に限定している航空機電源の仕様と一致しており、都合がよい。しかし次のような問題を生じる。

図4に入力電圧とコンバータ出力電圧領域の分割を示す。図3の入力電圧 v_{in} 極性判定からスイッチングパターンを選択までに時間遅れがある場合、電流経路の制限により意図しない電圧が出力され、入力電流ひずみが発生する。この問題は提案回路のスイッチングパターン表1 No.1, 4, 5, 8において、電流経路にクランプダイオードが存在することから入力電流が一方に制限されることが原因である。遅れ時間を短縮すると誤ったスイッチングパターンの出力時間が減少し、入力電流ひずみを低減できる。

図5を用いて入力電圧が負から正に切り替わるゼロクロス点(図4領域VI~I)における動作を説明する。領域VIにおけるスイッチングパターンは表1 No.5に示す0V出力である。(a)は通常動作であり、入力電流は中性点から流出する方向となる。入力電圧が正に切り替わる点の極性検出が遅れた場合、スイッチングパターンは領域VIの状態に保持される。入力電流はクランプダイオードにブロックされるため中性点に流れず(b)の経路を通り $+1/2V_{dc}$ に接続される。この結果、本来は+0Vと $+1/4V_{dc}$ でスイッチングすべき図5領域Iが検出遅れの間 $+1/2V_{dc}$ と $+1/4V_{dc}$ となり、入力電流ゼロクロス点にひずみが生じる。

〈2・5〉 高い電源周波数への対応

PWM整流器では、入力電流の高調波を十分に抑制するため、電源周波数に対するキャリア周波数比を数10倍程度に設定しなくてはならない。航空機に使用される発電機の出力周波数は360~800Hzの範囲であるため、ここではスイッチング周波数を50kHzとする。提案回路は5レベル動作によりスイッチ耐圧を $1/4V_{dc}$ に低減できるため、出力電圧320Vでは80Vとなり、2倍の余裕をみて素子耐圧は160Vとする。よって主回路素子には高速スイッチングが可能で導通損失の小さいMOSFETが使用可能である。

制御の観点からは入力電流のリプルを抑制するために、電流制御系の周波数応答が電源周波数800Hzの7次高調波5.6kHzを上回る必要がある。また入力電流や入力電圧極性検出のサンプリング遅れは電流制御系の安定性に加えて〈2.4〉に示したゼロクロスひずみに影響するため、評価が必要である。

3. シミュレーションによる検証

〈3・1〉 入力電流制御

図6に制御遅れのない理想的な電流制御系において、周波数応答を変化させた場合の入力電流ひずみ率の変化を示す。図6において1kHz以下ではリプルが除去できず低次高調波が多く残る。4kHz以上ではスイッチング周波数と電流制御系のカットオフ周波数が近づくため、電流制御器が振

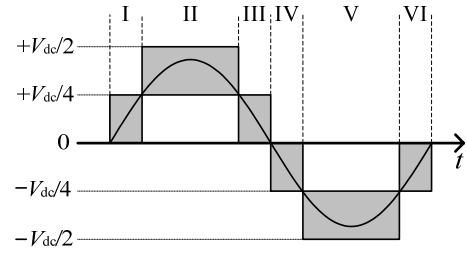
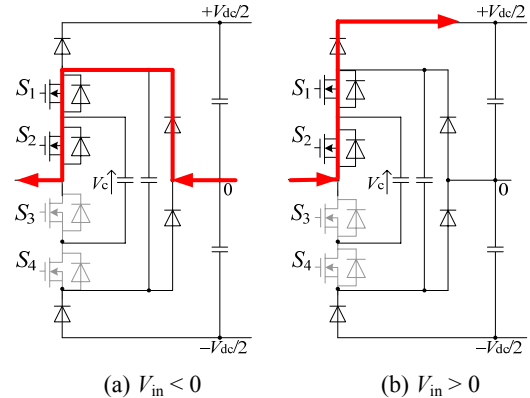


図4 入力電圧領域

Fig.4 Input voltage area.



(a) $V_{in} < 0$

(b) $V_{in} > 0$

図5 入力電圧極性検出遅れ期間の動作例

Fig.5 Example of switching sequence error

表3 シミュレーションパラメータ

Table 3. Simulation parameters

Output power	1 [kW]
Input AC voltage	200 [V]
Input frequency	800 [Hz]
Switching frequency	50 [kHz]
DC output voltage command	320 [V]
Load resistance	100 [Ω]
Input inductor	1 [mH]
Flying capacitor	47 [μ F]
Clamping capacitor	100 [μ F]
DC link capacitor	220 [μ F]

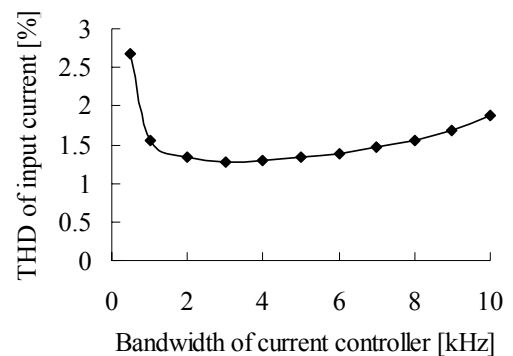


図6 電流制御系の周波数応答と入力電流ひずみ率

Fig.6 Input current THD against current controller bandwidth.

動的になるが、ひずみ率は2%以下と低い。なお入力電流検出にサンプリング遅れが生じると、電流制御器の安定性低下によりひずみ率が上昇する。

〈3・2〉 サンプリング時間の影響

入力電流ひずみ率は制御系のサンプリング時間による遅れの影響を受ける。図7ではサンプリング時間を0~1制御周期まで変化させた場合の入力電流ひずみ率の変化を示す。キャリア周波数は50kHz、1サンプリング時間は20 μ sとし、これで横軸を基準化する。計算結果よりサンプリング時間が短いほどひずみ率は減少するが、1サンプル遅れでも1.43%と低い。よってキャリア周波数が50kHz程度ある5レベル整流器であれば、デジタル制御系による構成が可能である。

次に提案回路を200V 800Hz出力の発電機に接続した場合の動的な特性を確認する。図8に負荷ステップ応答波形を示す。80msから負荷を1kWから0.5kWに変化させた。図8より出力電圧のオーバーシュートは2.7V、6msで収束し、出力電圧は320V一定に制御されることを確認した。

図9に入力電圧200V 360~800Hzで連続的に変化した場合を示す。これは提案回路に接続される発電機の回転数がエンジン回転数に応じて変化する場合を想定している。発電機は界磁制御を行い、回転数が変化しても一定の出力電圧に保たれる。図9より提案回路の出力電圧は発電機の周波数変動に影響されず、一定電圧を保持できることがわかる。

5. まとめ

本論文では航空機電源システムに対する簡易型5レベルPWM整流器の適用を検討した。提案回路の制御方式を解説し、スイッチ素子削減による回路動作の制約条件を明らかにした。次にシミュレーションによる解析結果より、電流制御系は十分な安定性を保ちつつ、入力電流の7次高調波を抑制できる帯域が確保できること、入力電流検出と入力電圧極性検出に1サンプルの遅れを持つデジタル制御系を用いて、入力電流ひずみ率を1.43%に抑えられることを確認した。また負荷のステップ変動と電源周波数の変化に対して出力電圧を一定に制御できることを確認した。今後試作機を用いて実験による動作検証を行う予定である。

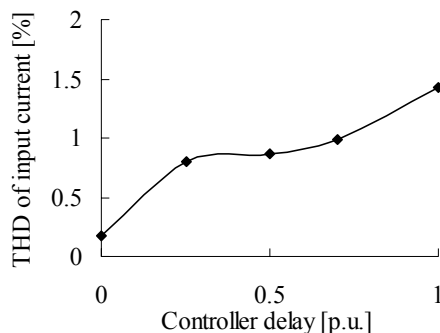


図7 サンプリング時間と入力電流ひずみ率

Fig.7 Relation between input current THD and controller delay

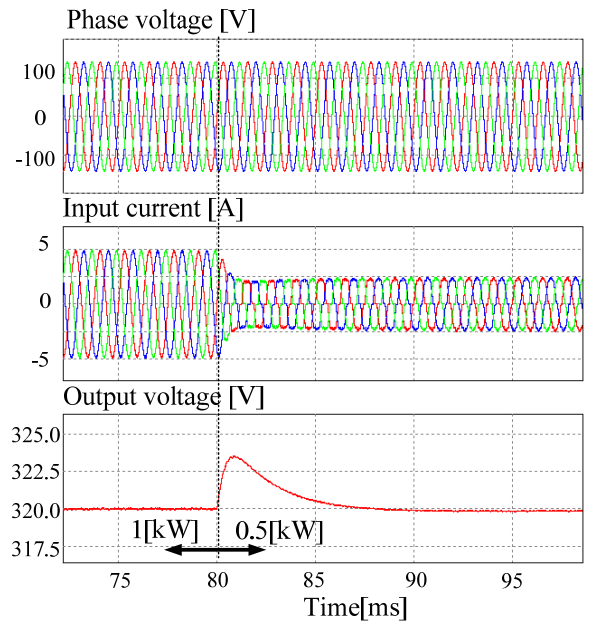


図8 負荷ステップ応答

Fig.8 Voltage sweep of input voltage.

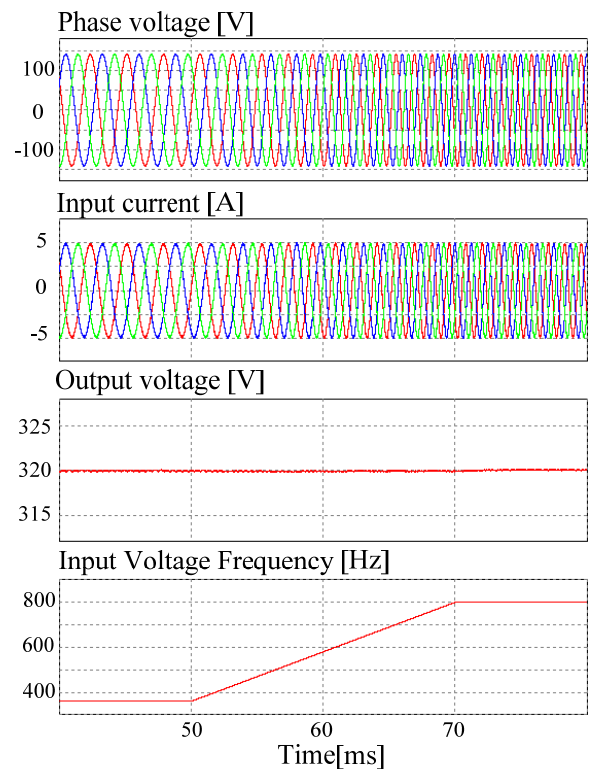


図9 入力電圧・周波数変動時

Fig.9 Frequency sweep of input voltage.

文 献

- (1) B.Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey, and D. P. Kothari : "A Review of Three-phase Improved Power Quality AC-DC Converters", IEEE Transactions on industrial electronics, Vol.51, No.3, pp.641-660 (2004)
- (2) 安達, 伊東 : 「スイッチ数を削減した簡易型三相5レベルPWM整流器の検証」, 平成20年電気学会産業応用部門大会, 1-17 (2008)