

方形波駆動時のインバータ中性点電位変動とマルチコアトランスを用いた周波数増幅電力変換器の損失解析

西山 秀人* 伊東 淳一 (長岡技術科学大学)

Loss Analysis of a Frequency Amplify Power Converter Using a Neutral Voltage Fluctuation of a Square-wave Inverter and a Multiple Core Transformer

Hideto Nishiyama*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes a frequency multiplying method, which consists of a multi-phase voltage-source inverter and a multiple toroidal core. When a voltage-source inverter is controlled by a square wave (six-step modulation), a neutral point voltage of the load has fluctuation. The principle of the proposed circuit uses this phenomenon. A multi-core transformer is used for load of the inverter. This paper mentions the design of the transformer and loss analysis of the proposed circuit to clarify the validity of the proposed power converter.

キーワード：高周波電源，中性点電位変動，トロイダルコア，マルチコアトランス，損失解析

(Keywords, high-frequency power supply, neutral voltage fluctuation, multiple core transformer, toroidal core, loss analysis)

1. はじめに

近年，低温プラズマ発生装置や非接触給電の電源として，高周波電源が注目を集めている。従来の高周波電源装置は真空管やパワーMOSFETなどの半導体素子を用いたC級リニアアンプ方式で構成されることが多い。このため，原理的に効率が低く，ヒートシンクやファンなどの放熱機器を付加する必要があり，システムが大型となる。また，真空管方式では素子の寿命が短くなり信頼性に問題がある。そこで，効率と信頼性の点で有利なスイッチング方式による高周波電源装置が盛んに研究されている⁽¹⁾⁻⁽³⁾。

一方，IGBTやMOSFETなどの電力変換用半導体素子は，性能が向上し，低損失化，大容量化が進んでいる。それに伴い，スイッチング方式の限界は高まっている。しかしながら，半導体素子のスイッチング速度の制約から，高周波動作が限界であり，特に大容量では困難と思われる。そこで，これまでに筆者らは，多相インバータの負荷中性点の変動に着目し，マルチコアトランスと組み合わせた回路構成で周波数を増幅する方法を提案している⁽⁶⁾⁽⁷⁾。これまで，基礎的な原理検証として提案法を5相インバータに適用し，中性点電位変動を利用し，スイッチング周波数の5倍の出力周波数を得ることを確認している。この結果，インバータを構成する素子に要求されるスイッチング周波数は1/5に低減することが可能である。

本論文では，提案回路の設計指針および適用範囲を明確

にすることを目的として，トランスの設計法と提案回路の損失解析を机上検討する。まず，負荷中性点電位を利用した提案回路の基本原理解について述べる。次に，回路動作で重要となるマルチコアトランスの設計法について述べる。最後に実機検証を行い発生する損失について，損失分布を明らかにする。

2. 原理

N相インバータを方形波駆動すると，直流リンク電圧の中点Oを基準とした負荷中性点電位は(1)式にて変動し，N倍の周波数が得られる。

$$v_{no} = \frac{1}{N} \sum v_{ko} \dots \dots \dots (1)$$

ただし， v_{ko} は直流リンク電圧の中点Oを基準とした各相の出力電圧である。提案回路ではこの原理を利用して昇圧する。このとき，振幅が1/Nになるため，一次側を並列，二次側を直列接続したトランスにより昇圧する。なお，提案方式は中性点電位変動を利用しているため，Nは必ず奇数でなくてはならない。

図1に提案する方式を5相インバータに適用した場合の回路構成を示す。5相電圧形インバータの制御方式には，各相の電圧指令がそれぞれ72度ずつ位相の遅れた方形波で構成する。

図2に5相インバータに提案方式を周波数増幅回路の動作波形を示す。負荷中性点電位は(1)式より各相電圧の波形

の総和となるため、負荷中性点電位の波形は 36 度ごとにオンオフを繰り返す方形波となる。その周波数は各相電圧の周波数の 5 倍となる。負荷中性点電位の変動は、直流リンクの中性点とトランスの中心点を接続することでトランスの二次側に出力可能になる。トランスの二次側は直列接続であるため、二次側の電圧振幅は(2)式の 5 倍になる。従って、二次側には、振幅が各相電圧と等しく、周波数が 5 倍の方形波が出力される。なお、提案方式をインバータの相数が奇数となるように構成することで、相数倍の出力周波数が得られる。

3. トロイダルマルチコアトランスの設計法

提案回路においては高周波を扱うため、トランスの漏れインダクタンスを低減する必要がある。そこで、提案回路のトランスにトロイダルマルチコアトランスを採用し、二次側の配線構造を工夫することで、トランスの漏れインダクタンスを低減することが可能となる。

図 3 にコアの数が 5 個の場合のマルチコアトランスの構成例を示す。マルチコアトランスはトロイダルコアを N 個用いて、トランスの一次側はそれぞれコアに集中巻し、中性点を直流コンデンサの中心に接続し、トランスの二次側は全てのコアに貫通巻し接続する。この結果、一次側は並列に、二次側は直列に接続されて、マルチコアトランスの入出力比は N 倍となり、振幅低下を補正できる。特にここでは高周波電源に用いるため、1 ターンで設計できれば非常に簡便化、小型化できる。

表 1 に回路の設計指針を示す。出力電圧 $V_{out}=50V$ 、出力周波数 $f_{out}=1.5MHz$ として設計を行う。マルチコアトランスでは、トランス二次側を直列接続するため、トランスの段数を n とすると(2)式の関係がある。

$$f_{out} = n \cdot f_1 \dots\dots\dots(2)$$

したがって、5 相 ($n=5$) で設計した場合、1 相のトランスにおける入出力比は 1:2、動作周波数は $f_1=300kHz$ となる。各トランス 1 つあたりで設計を行い、それを n 段組み合わせ、マルチコアトランスとする。

トランス巻数の設計には式(3)を用いる。式(3)により、一次巻数 N_1 を決め、電圧比から二次巻数 N_2 を決定する。

$$N_1 = \frac{V_{in} D}{\Delta B \cdot S \cdot f_1} \dots\dots\dots(3)$$

ただし、 ΔB : 駆動磁束密度、 S : トランスコアの実効断面積、 D : 1 相あたりのデューティ比である。

表 1 の値を用いて、一次巻数 N_1 を計算すると $N_1=2$ となる。したがって、二次巻数 N_2 は式(4)より $N_2=4$ となる。

$$N_2 = \frac{V_{in}/2}{V_{out}} N_1 \dots\dots\dots(4)$$

4. 動作検証

〈4・1〉シミュレーション結果

表 2 にシミュレーション条件および後述する実験条件を示す。シミュレーションは実験を考慮して、実験条件と合

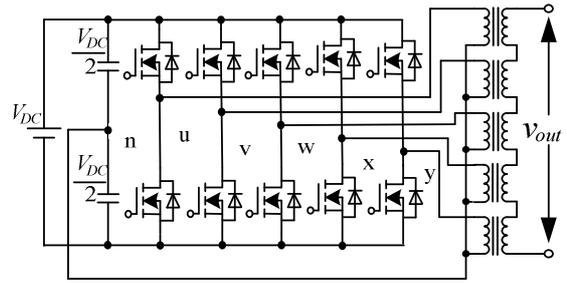


図 1 提案回路

Fig. 1. Proposed circuit

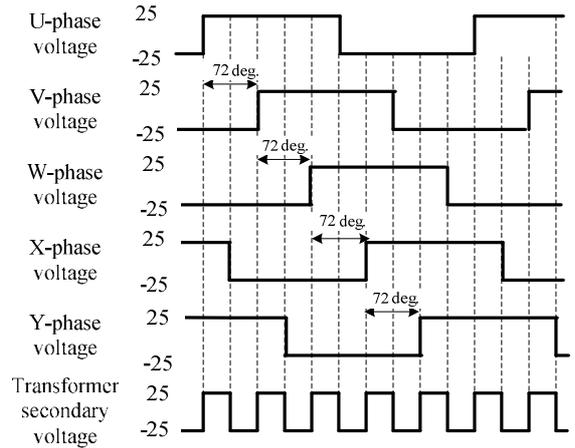


図 2 周波数増幅法の原理

Fig. 2. Principle of proposed method.

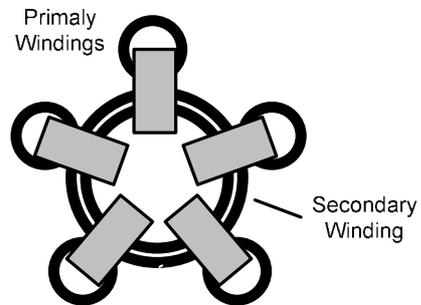


図 3 トランスの上面図

Fig. 3. Top view of transformer.

表 1 設計仕様

Table 1 Specification of transformer

Parameter	Symbol	Rating	Unit
Primary Voltage	V_1	25	V
Secondary Voltage	V_2	50	V
Primary Number of Turn	N_1	2	turns
Secodary Number of Turn	N_2	4	turns
Primary Frequency	f_1	300	kHz
Primary Frequency	f_2	1.5	MHz
Duty cycle	D	0.5	
Flux density	B_m	0.3	T
Cross-sectional area	S	112×10^{-6}	m^2

わせた。ただし、トランスは理想トランスを用いた。

図 4 にシミュレーション結果を示す。インバータの直流電圧に 50V を印加し、相電圧は 72 度の位相差をもってスイッチングしており、トランス二次側では 36 度ごとにオンオフを繰り返す波形になっている。また、スイッチを流れる電流は出力の高周波がデューティ 50% の波形に重畳した波形となり、スイッチの通流期間は 1 周期の 20% となる。スイッチ電流が負の部分は寄生 FWD もしくは FET 内部を流れる。

〈4・2〉実機検証

提案回路の動作検証を行うため、実験を行った。主回路の素子は、MOSFET(富士電機製,2SK3598-01)を使用している。インバータの直流電圧を 50V、スイッチング周波数を 300kHz に設定し、負荷には 47Ω の無誘導抵抗を使用した。またマルチコアトランスの巻数は 2T:4T で設計を行った。

図 5 に抵抗負荷を接続した場合の実験結果を示す。スイッチング周波数は 300kHz であり、負荷にはその 5 倍の 1.5MHz の波形が得られている。出力電圧波形に見られる振動は、負荷電圧は配線インダクタンスと共振しているためである。

5. 損失解析

ここでは、提案回路の損失分布を明らかにするために、損失解析を行う。提案方式は電圧形インバータとマルチコアトランスにより構成されている。よって、インバータ部とトランス部にそれぞれ分けて損失を検討する。

ここでは、実験により取得した効率の妥当性を確かめるため、計算値の比較を行う。以下に損失値を算出する際に用いた計算式を示す。

〈5・1〉インバータにおける損失計算値

インバータの損失 P_{Loss} は、(5)式に示すように、導通損失 P_{Con} 、スイッチング損失 P_{Sw} 、リカバリ損失 P_{Rec} の総和となっている。また、導通損失 P_{Con} は、電流方向によって FET と還流ダイオード(以下、FWD)で定期的発生する損失 P_{FET} と P_{FWD} における損失に分離でき、(6)式にて表せる。

$$P_{Loss} = P_{Con} + P_{Sw} + P_{Rec} \dots\dots\dots (5)$$

$$P_{Con} = P_{FET} + P_{FWD} \dots\dots\dots (6)$$

(1) 定常損失

図 4(b)に示したように 5 相インバータの各素子に流れる電流は出力電流を重畳した波形となる。5 相インバータの導通損失 P_{Con} は、(7)式を積分することで求めることができ、FET の導通損失 P_{FET} と FWD の導通損失 P_{FWD} は、(8),(9)式より求めることができる。

ただし、 I_D : ドレイン電流, I_F : FWD 電流,

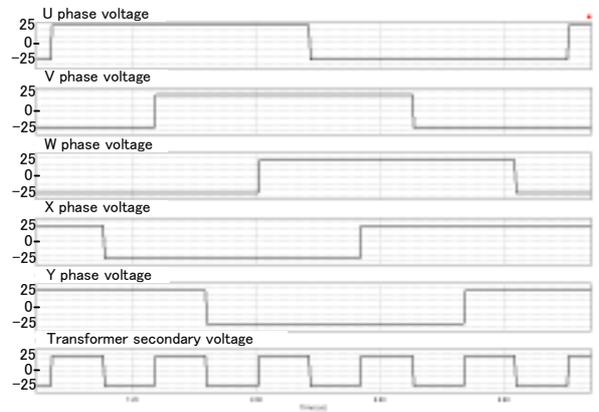
R_{ON} : オン抵抗

$$P_{Con} = \frac{1}{2\pi} \int_0^{2\pi} I_D^2 R_{ON} dt + \frac{1}{2\pi} \int_0^{2\pi} I_F^2 R_{ON} dt \dots\dots\dots (7)$$

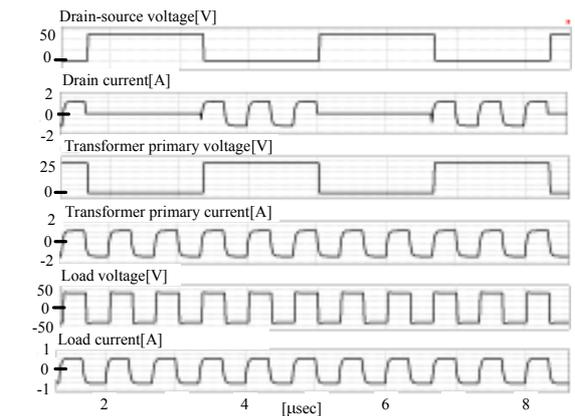
$$P_{FET} = \frac{1}{3} I_D^2 R_{ON} \dots\dots\dots (8)$$

表 2 シミュレーション及び実験条件
Table 2. Simulation and experimental parameters.

Input voltage	50[V]
Switching frequency	300[kHz]
Dead time	90[nsec]
Load resistance	47[Ω]
Transformer leakage inductance	90[nH]



(a) Phase voltage and output voltage



(b) Voltage and current waveform of a switching device.

図 4 シミュレーションによる動作波形
Fig. 4. Operation waveforms by simulation

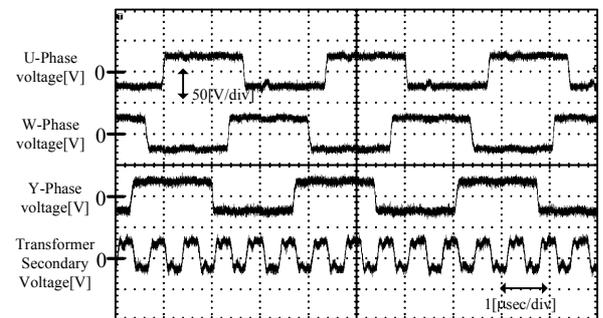


図 5 実機による動作波形

Fig. 5. Operation waveforms by experimental results

$$P_{FWD} = \frac{1}{6} I_F^2 R_{ON} \dots\dots\dots (9)$$

(2) スイッチング損失

ターンオン損失 P_{On} とし、ターンオフ損失 P_{Off} とすれば、

スイッチング損失 P_{Sw} は(10)式で表される。ターンオン損失 P_{On} とターンオフ損失 P_{Off} は、オン電圧 E_{On} とし、オフ電圧 E_{Off} とスイッチング周波数 f_c を乗じた(11),(12)式より求めることができる。また、リカバリ損失 P_{Rec} は、(13)式より求めることができる。

ただし、 I_{rr} : リカバリ電流、 V_{cc} : 直流リンク電圧、

t_{rr} : リカバリ時間

$$P_{Sw} = P_{On} + P_{Off} \dots\dots\dots (10)$$

$$P_{On} = E_{On} f_c \frac{1}{\pi} \dots\dots\dots (11)$$

$$P_{Off} = E_{Off} f_c \frac{1}{\pi} \dots\dots\dots (12)$$

$$P_{Rec} = \frac{1}{8} I_{rr} V_{cc} t_{rr} f_c \dots\dots\dots (13)$$

図6に以上の式を用いて計算した損失解析結果を示す。解析条件は直流電圧 200V、抵抗 50Ωを接続し、出力周波数を 2.079MHzに設定した場合のインバータの相数による損失比較を行っている。なお、負荷 5%のインダクタンスを与えている。相数を増やした時も損失が一定であることがわかる。これは相数を増やすことにより一つの素子あたりの損失は低減されるが、素子数が多いためである。なお、実際には励磁電流が流れるため、相数の増加に伴い若干導通損失が増加することが予想される。

6. まとめ

本論文では、方形波駆動時のインバータの中性点電位変動およびマルチコアトランスを用いた周波数増幅回路について、その基本動作を確認し、マルチコアの設計法と損失解析法を示した。

実験では、5相インバータで発生した中性点電位変動をマルチコアトランスを用いて昇圧し、トランス二次側でインバータ周波数の5倍の周波数が得られることを確認した。これにより、インバータを構成する素子は出力周波数の5分の1でよく素子の熱分担を大幅に軽減できる。

今後の課題として、実機による損失評価や大容量化などが挙げられる。

文 献

(1) H. Fujita, C. Sato, S. Ogasawara and H. Akagi: "Pulse Density Modulated Power Control of a Voltage-Source Inverter with a Series-Resonant Circuit Suitable for Corona Discharge Treaters", IEEJ Trans., Vol.114-D, No.4, pp.459-465 (1994)
 藤田, 佐藤, 小笠原, 赤木:「コロナ放電処理システムに適した電圧形インバータ・直列共振回路のPDM電力制御」, 電学論D, Vol.114, No.7, pp459-465 (1994)

(2) T. Suzuki, H.Ikeda, and H. Yoshida: "Power loss and efficiency in full-bridged MOS-FET DC-to-RF Power Inverter with Output Power of 1kW at 2.5MHz", IEEJ Trans., Vol.117-D, No.1, pp.35-43 (1997)
 鈴木, 池田, 吉田:「2.5MHzで出力1kWのフルブリッジ形MOS-FET式電力インバータの電力損失と効率」, 電学論D, Vol.117, No.1, pp35-43 (1997)

表3 素子の仕様

Table 3 Specification of device

Parameter	Symbol	Ratings	Unit
Drain-source voltage	V_{DS}	100	V
Gate-source voltage	V_{GS}	± 30	V
Continuous drain current	I_D	± 29	A
Pulsed drain current	$I_{D[puls]}$	± 116	A
Secondary Number of Turn	$R_{DS(ON)}$	47	mΩ
Input capacitance	C_{iss}	730	pF
Output capacitance	C_{oss}	190	pF
Reverse transfer capacitance	C_{rss}	12	pF
Turn-on time t_{on}	$t_{d(on)}$	12	ns
	t_r	3.8	ns
Turn-off time t_{off}	$t_{d(off)}$	23	ns
	t_f	8.5	ns

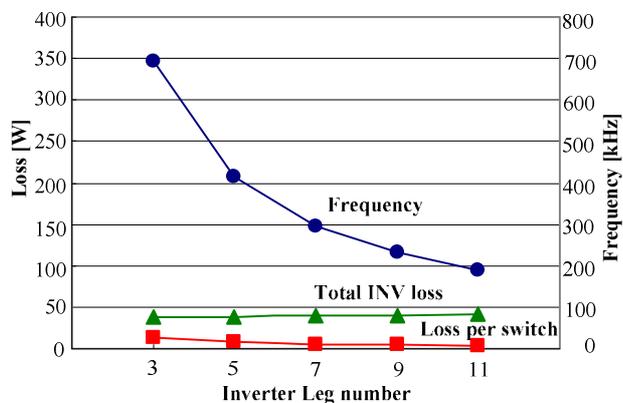


図6 損失解析結果

Fig. 6. Loss analysis of experimental result.

(3) H. Fujita and H. Akagi: "A 2MHz, 2kW Voltage-Source Inverter for Low-Temperature Plasma Generators", IEEJ Trans., Vol.117-D, No.10, pp.1262-1268 (1994)
 藤田, 赤木:「低温プラズマ発生装置用2MHz, 2kW電圧形インバータ三次共振回路を用いたスイッチングの高速化」, 電学論D, Vol.117, No.10, pp1262-1268 (1994)

(4) H. Maeoka and T. Noguchi: "High-Voltage Pulse Power Supply Using Multiple Transformers with Novel Winding Structure", Vehicle Technical Meeting, VT05-7, pp.37-42 (2004)
 前岡, 野口:「新しい巻線方式に基づく多重トランスを用いた高電圧パルス電源の開発」, 電気学会自動車研究会, VT05-7, pp37-42 (2004)

(5) R. Kitamoto and T. Noguchi: "10kV-50ns Pulse Power Supply Using Ultra High-Speed Switching Devices and Toroidal Multiple Cores", SPC-09-87 (2009)
 北本, 野口:「超高速スイッチング素子とトロイダルマルチコアを用いた10kV-50nsパルス電源」, 平成21年度半導体電力合同研究会, SPC-09-87, pp.137-142 (2009)

(6) 西山, 伊東:「方形波駆動によるインバータの中性点電位変動を用いた周波数増幅法の基礎実験」, 平成20年度電気学会北陸支部連合大会, A-63(2008)

(7) 西山, 伊東:「中性点電位とマルチコアトランスを用いた周波数増幅法の基礎検証」, 平成21年度電気学会産業応用部門大会, 1-78(2009)