

直列補償方式による非絶縁昇降圧形 DC/DC コンバータ

正員 伊東 淳一* 学生員 藤井 崇史*

A New Approach for High Efficiency Buck-Boost DC/DC Converters Using Series Compensation

Jun-ichi Itoh*, member, Takashi Fujii*, student member

This paper proposes a novel concept for non-isolated buck-boost DC/DC converter and control method. The proposed concept uses a series connection converter that only regulates the differential voltage between the input and output voltage. As a result, the power converter capacity is decreased. Moreover, the proposed circuit has advantages such as improved efficiency and losses reduction.

The fundamental operation, control method, and design method of the proposed circuit are described in this paper. In addition, the validity of the proposed circuit is confirmed by carrying out simulations and experiments.

キーワード：昇降圧 DC/DC コンバータ，直列補償，フライバックコンバータ，極性反転チョップ

Keywords: Buck-boost DC/DC converter, Series Compensation, Flyback converter, Inverting chopper

1. はじめに

近年、携帯機器の普及で、バッテリーを用いた機器が普及している。バッテリーより機器に電力を供給するシステムでは、バッテリーの内部抵抗や充放電特性に伴って出力電圧変動があるため、非絶縁昇降圧型 DC/DC コンバータを用いて、システムへ一定の入力電圧を供給している。特に年々、電力消費の大きい割に、バッテリー電圧が低い機器が多くなってきている。このような低電圧大電流の機器では、DC/DC コンバータの損失が増加し、機器の動作時間への影響や、発熱が問題となる。

バッテリーの出力電圧はバッテリーのエネルギー量によって変動するものの、公称電圧とほぼ等しい時間が大部分を占める。そこで、バッテリーの放電特性に着目し、バッテリーの出力電圧を公称電圧に対する電圧変動と捉え、変動分を補償することを考える。このような場合、昇降圧機能を持った DC/DC コンバータが必要となる。

従来の DC/DC コンバータのエネルギーフローは、全エネルギーがコンバータを経由する⁽¹⁻⁶⁾。このため、変換する電位差に係わらず、全容量の電力変換器が必要となる。さらに、全電力が変換器を経由して負荷に供給されるため、変換器での損失が大きくなる。特に従来方式の非絶縁昇降圧型 DC/DC コンバータとして、リアクトルやキャパシタに全エネルギーを一旦蓄積する極性反転チョップ回路や、昇圧チョップと降圧チョップを組み合わせた昇降圧チョップ回

路が有力であるが、これらの方式ではエネルギー蓄積効率や、導通損失の増加などの要因により、効率の低下が懸念される。

一方、全エネルギーがコンバータを経由する従来のエネルギーフローを持つ DC/DC コンバータに対し、電源に DC/DC コンバータの出力を直列接続し、DC/DC コンバータで入出力電圧差を発生する手法が提案されている⁽⁸⁻¹⁰⁾。電源に対して DC/DC コンバータを直列に接続して補償するため、ここでは直列補償方式と呼ぶ。この方式は昇圧比に応じた出力電圧を DC/DC コンバータから出力するため、従来方式に比べコンバータ容量が低減できる。しかし、これまで提案されている直列補償方式を用いた DC/DC コンバータは、昇圧のみの動作であるため、入力電圧の変動分の補償を行うことができない。直列補償方式を昇降圧形 DC/DC コンバータに適用する手法は筆者らの知る限り議論されていないように思われる。

そこで本論文では、直列補償方式を用い、特に入出力電圧差が小さい領域で高効率な非絶縁昇降圧形 DC/DC コンバータを提案する。この手法は DC/DC コンバータ部で発生する電圧が入出力電圧差のみのため、変換器容量が低減でき、高効率が期待できる。特にバッテリーの電圧が機器の電圧に近く、入出力の電圧比が 1 に近い場合特に有用である。

ここで直列補償方式の原理と高効率になる条件を示し、直列補償方式に基づいた具体的な回路構成を提案する。さらに、提案回路の降圧及び昇圧時の動作を検討し、設計方針、制御法を明らかにする。特に、昇圧と降圧動作の切替え部付近では、電圧が跳躍しないように注意が必要である。最後にシミュレーション実験を行って、提案回路の基本動

* 長岡技術科学大学
〒940-2188 長岡市上富岡町 1603-1
Nagaoka University of Technology
1603-1, Kamitomioka-cho, Nagaoka 940-2188

作を確認し、提案回路と従来回路の効率比較および損失の分離、考察を行う。

2. 原理

〈2・1〉 直列補償方式

図 1(a)に、従来の昇降圧チョップ回路のパワーフロー図を示す。従来回路では図 1(a)のように全エネルギーをコンバータ経由で電源から負荷に供給する。このため、変換する電位差にかかわらず全容量のコンバータが必要となり、DC/DC コンバータでの損失が大きくなる。このとき、入力電力を P_{in} 、コンバータの効率を η とすれば、負荷電力 P_{out} は(1)式にて表される。

$$P_{out} = P_{in} \cdot \eta \dots\dots\dots (1)$$

図 1(b)に本論文で示す直列補償方式コンバータの概念を示す。コンバータを経由する電力が小さくなれば、コンバータ損失が全容量に対する割合が小さくなるため、効率の向上が期待できる。また、変換する電力が小さくなれば、変換器を小型化することができる。直接伝達成分の効率を η_d 、コンバータの効率を η_c とする。ただし、直接伝達成分にはスイッチングを行わないコンバータを構成するものとし、直接伝達成分の効率とコンバータ効率の関係は $\eta_d > \eta_c$ である。このとき、コンバータから出力するのは、入力電圧と目標負荷電圧の差分電圧分の電力のみである。そのため負荷電力は、直接伝達成分 $P_1\eta_d$ と、コンバータを経由する成分 $P_2\eta_c$ に分けられる。負荷電力は $P_1\eta_d + P_2\eta_c$ で表され、電源から負荷への効率は(2)式となる。(2)式が従来方式の効率 η よりも大きくなるのが提案方式により効率を向上できる条件となる。(2)式から、(3)式のコンバータ効率 η_c を満足できれば、提案方式により効率向上が期待できる。

$$\eta_t = \frac{P_1 \cdot \eta_d + P_2 \cdot \eta_c}{P_1 + P_2} > \eta \dots\dots\dots (2)$$

$$\eta_c > \frac{P_1 + P_2}{P_2} \eta - \frac{P_1}{P_2} \eta_d \dots\dots\dots (3)$$

図 2(a)に図 1(a)の従来回路の概念図を変換回路の構成で表す。負荷電圧 V_{out} はコンバータ出力電圧と等しく、コンバータへの入力電圧は常に入力電圧が印加される。

図 2(b)に提案する変換方式の概念図を示す。図 1(b)のパワーフロー図は、コンバータ出力 V_{conv} を電源に直列接続することにより、実現できる。以下、提案回路において直列に接続されたコンバータを直列コンバータと呼ぶ。直列コンバータでは、電源電圧 V_{in} と目標負荷電圧 V_{out} の差分を V_{conv} として出力し、電源電圧に加えて出力する。ただし、直列に接続されたコンバータは直流電源と基準電位が異なるため、注意が必要である。このとき、負荷に供給する電圧は(4)式で表される。直列コンバータが正負電圧を出力できれば、昇降圧動作を実現できる。

$$V_{out} = V_{in} \pm V_{conv} \dots\dots\dots (4)$$

図 3 に、直接伝達成分のコンバータ効率 η_d を 100%、直列コンバータの効率を一定とした場合の(2)式を元にした全体

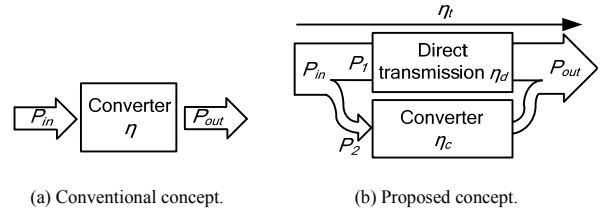


図 1 エネルギーフロー図

Fig. 1. Power flow diagrams.

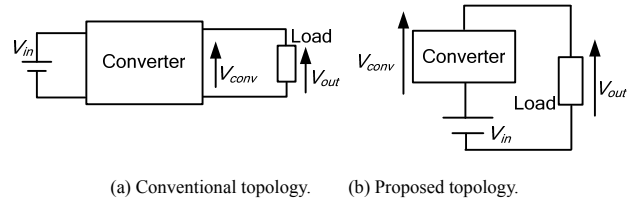


図 2 回路構成

Fig. 2. Construction of the conventional and proposed circuit.

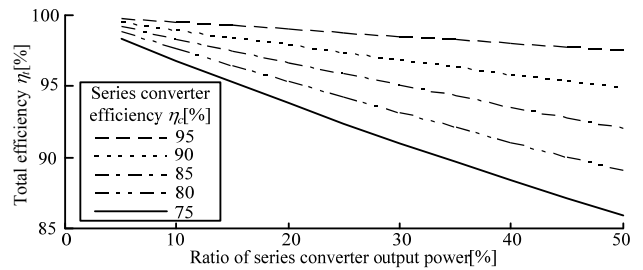


図 3 出力電力と直列コンバータ電力及び効率の関係
Fig. 3. Relation between output voltage and efficiency of the proposed series converter.

効率の計算結果を示す。提案方式では、総合効率 η_t は直列コンバータ効率 η_c より常に高くなる。特に、出力電力のうち、直列コンバータから出力する電力の割合が小さい領域では、直列コンバータの効率が低くても高い全体効率を得ることができる。なお、実際には直列コンバータの出力によって効率 η_c は変化するので、 η_c に応じて総合効率 η_t の減少割合は異なる。

〈2・2〉 回路例

図 2(b)の構成を実現する具体的回路例を示す。直列補償の概念を表現する回路構成は、数多くあると思うが、ここでは、直列コンバータで差分電圧を発生し、H ブリッジで正負電圧の切り替えを行い、負荷に対し直列に補償する方式の回路を提案する。

A. 提案回路 1 フライバックコンバータ

図 4 に、直列コンバータにフライバックコンバータを用いた回路を示す。提案回路ではコンバータ出力を電源に直列接続する構成となるので、直列コンバータを電源から絶縁すると回路構成を単純化できる。フライバックコンバータは絶縁型コンバータの中では構成が簡単であり、小容量の DC/DC コンバータによく利用されている。H ブリッジは

昇降圧動作を実現するために、昇圧動作では、正の電圧を、降圧動作では負の電圧を V_{conv} へ出力する。

図 5 に、図 4 の回路のシミュレーション結果を示す。提案回路はフライバックコンバータの出力を電源に接続する回路構成であるが、トランスの電流はフライバックコンバータ単体と変わらず、電圧の直列補償が可能であることが確認できる。

B. 提案回路 2 極性反転チョップパ

図 6 に、直列コンバータとして極性反転チョップパを用いた回路を示す。極性反転チョップパ自体はスイッチ 2 個で構成できるが、提案方式において直列コンバータとして接続すると、電源短絡経路が構成される。このため、 S_{c3} 、 S_{c4} を接続し、短絡経路形成を防止する。提案回路 2 は、トランスを利用しないことから、回路の小型・軽量化、低コスト化、また、鉄損等の損失が少ないなどの利点を有する。

図 7 に、図 6 の回路のシミュレーション結果を示す。図 4 の回路ではトランスを用いて絶縁していたが、図 6 の回路では絶縁していない。しかし、 S_{c3} 、 S_{c4} により短絡を防止でき、リアクトル電流も極性反転チョップパ単体と変わらず、電圧の直列補償が可能であることが確認できる。

3. 提案回路の設計

図 4、図 6 の提案回路は、昇圧時と降圧時で直列コンバータのエネルギーフローの方向が逆となる。このため、昇圧時、降圧時を個別に設計し、両方を満たせるパラメータを採用する。今回提案する二方式の回路は、同様の設計方針となるので、図 6 の極性反転チョップパを用いた回路の設計方法について述べる。ここでは、表 1 の条件で、参考文献(7)の設計法を元に設計を行う。

1) 昇圧時

昇圧時に最もリアクトル L_c に蓄積されるエネルギーが大きくなるのは入力電圧が最小のときである。最小入力電圧 6V から、出力電圧 12V に変換するため、コンバータで発生する差分電圧は 6V となる。このとき、直列コンバータの入力電圧は 6V、出力電圧は 6V となる。デューティ比 D は、オン時間を t_{on} 、オフ時間を t_{off} とすると、極性反転チョップパの変換比の式より(5)式で表される。

$$D = \frac{t_{on}}{t_{on} + t_{off}} = \frac{(V_{in} - V_{conv})}{V_{in} + (V_{in} - V_{conv})} \dots\dots\dots (5)$$

このとき、リアクトルの蓄積電力 P_L は(6)式となる。ただし、 i_{lp} はリアクトル電流のピーク値、 f_{sw} はスイッチング周波数である。

$$P_L = \frac{1}{2} L_c i_{lp}^2 f_{sw} = \frac{V_{in}^2 t_{on}^2 f_{sw}}{2 L_c} \dots\dots\dots (6)$$

(7)式に、コンバータ出力電力を示す。リアクトルに蓄積

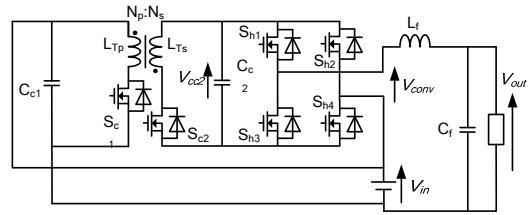


図 4 提案回路 1 フライバックコンバータ使用
Fig. 4. Proposed circuit 1 using fly-back converter.

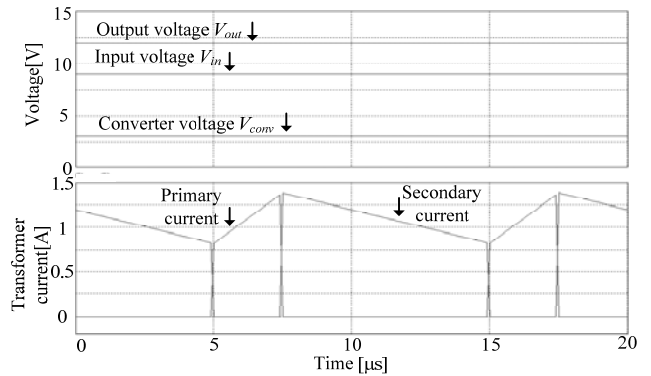


図 5 提案回路 1 のシミュレーション結果
Fig. 5. Simulation results of the proposed circuit 1.

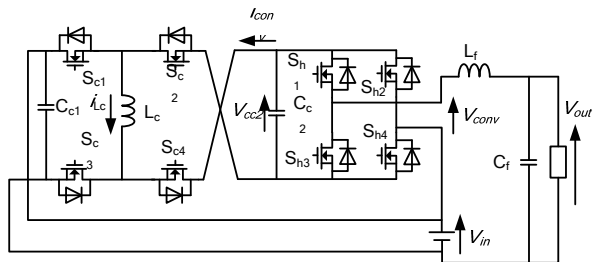


図 6 提案回路 2 極性反転チョップパ使用
Fig. 6. Proposed circuit 2 using a inverting converter.

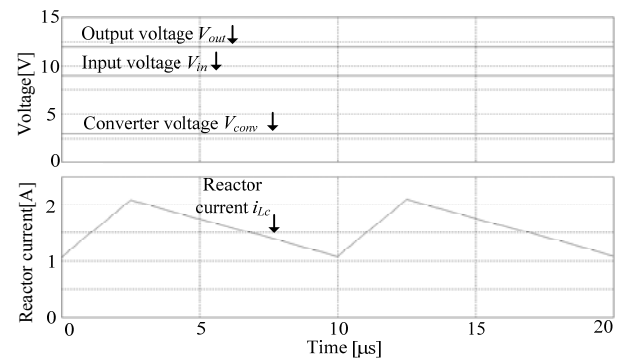


図 7 提案回路 2 のシミュレーション結果
Fig. 7. Simulation results of the proposed circuit 2.

表 1 回路動作条件

Table 1. Specifications of the proposed circuit.

Input voltage V_{in} [V]	6~18
Output voltage V_{out} [V]	12
Output power P_{out} [W]	5~30
Switching frequency f_{sw} [kHz]	100

されるエネルギーに応じてコンバータ出力電力は制御できる。ただし I_{out} は最大出力電流である。

$$P_{conv} = V_{conv} I_{out} = \frac{V_{in}^2 t_{on}^2 f_{sw}}{2L_c} \dots\dots\dots (7)$$

(7)式より、コンバータ出力電力を発生するのに必要なリアクトルが(8)式で求められる。

$$L_c = \frac{V_{in}^2 t_{on}^2 f_{sw}}{2V_{conv} I_{out}} = 9\mu\text{H} \dots\dots\dots (8)$$

2) 降圧時

降圧時に最もリアクトルに蓄積されるエネルギーが大きいのは、入力電圧が最大のときである。このとき、入力電圧が 18V、直列コンバータ出力電圧が 6V となる。昇圧時と同様に(8)式より必要インダクタンスを求めると、40 μH となる。ここで用いた条件では、昇圧時より最大入力電圧が大きいため、降圧時の方が必要となるインダクタンスが大きくなる。このため、降圧時の値を採用する。

4. 提案回路の制御法

提案回路の昇圧および降圧動作の切替え部付近では、ダイオード順方向電圧の非線形性やデットタイムの影響により直列コンバータ出力電圧がゼロに停滞する問題がある。出力電圧変動の許容値が大きければ、切り替え時に電圧変動があっても許容されるが、厳しい用途に適用できない。そこで、昇圧および降圧動作の切替え部付近で H ブリッジを 4 象限チョップ動作させる方法を提案する。H ブリッジ部をスイッチングすると、スイッチング損失の増加が懸念されるが、切り替え付近では H ブリッジの直流電圧が極めて小さいため、スイッチングを行ったとしても、スイッチング損失は非常に小さい。

図 8 に提案回路の制御ブロックを示す。 V_{in} を入力電圧、 V_{out} を出力電圧、 V_{out}^* を目標電圧値、 $V_{C_{c2}}$ をコンデンサ C_{c2} の電圧、 V_{chg} を H ブリッジのスイッチング制御の切り替え差分電圧とする。この方式では、差分電圧が大きい領域では H ブリッジはスイッチングしない。差分電圧が小さく、非線形電圧誤差の影響を受ける領域では、直列コンバータ出力電圧を一定とし、H ブリッジの 4 象限チョップ動作で差分電圧を発生する。差分電圧が V_{chg} 以下の領域では直列コンバータ出力電圧を V_{chg} とし、H ブリッジで V_{conv} を制御する。

提案回路 2 (図 6) において、昇圧および降圧動作の切り替えのシミュレーションを行った。シミュレーション条件は表 2 のとおりである。図 9 に直列コンバータの PI 制御のみの場合のシミュレーション波形を、図 10 に提案手法のシミュレーション波形を示す。

図 9(b) では昇圧から降圧への切り替え時に非線形電圧降下の影響で直列コンバータ出力がゼロに停滞している。さらに停滞中に PI 制御器の操作量が増加するため、停滞後に V_{out} に大きなオーバーシュートが発生する。図 9(a)の昇圧か

表 2 シミュレーション条件

Table 2. Simulation conditions.

Input voltage V_{in} [V]	10 to 14	On resistance of FET [m Ω]	12
Output voltage V_{out} [V]	12	Forward Voltage drop of diode[V]	0.5
Output power P_{out} [W]	14	L_d [μH]	22
Switching frequency f_{sw} [kHz]	100	C_f [μF]	1000
Control changeover voltage V_{cng} [V]	1	C_{c1}, C_{c2} [μF]	470
ACR integration time[ms]	0.375	H-bridge gain[pu]	2.0
AVR integration time[ms]	3.75	H-bridge integration time[ms]	0.72
ACR proportional gain[pu]	0.22		
AVR proportional gain[pu]	4.03		

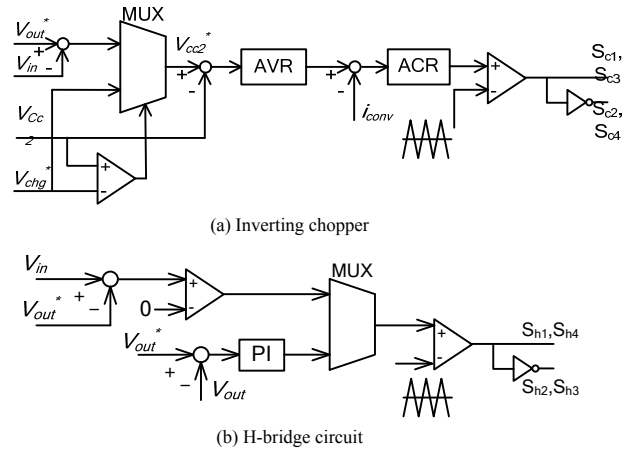


図 8 提案制御ブロック図

Fig. 8. Proposed control diagram.

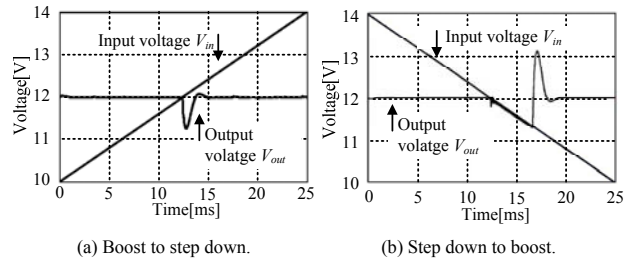


図 9 直列コンバータ PI 制御のみの電圧波形

Fig. 9. Voltage waveforms with the PI control only.

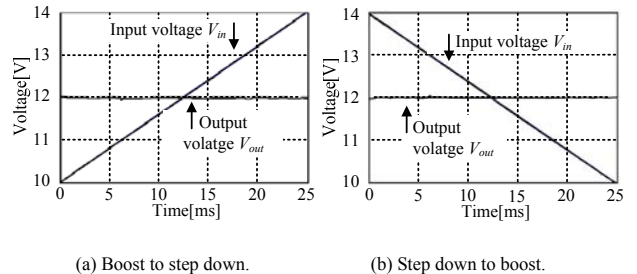


図 10 提案手法による電圧波形

Fig. 10. Voltage waveforms with the PI controller and proposed control method.

ら降圧の切り替わり時にも V_{out} にひずみが生じている。図 10 では、 V_{chg} を 1V とし、非線形電圧降下の影響を避けている。このため、良好な制御性能が得られる。

表 3 回路パラメータ
Table 3. Circuit parameter.

Proposed circuit 1	L_{T1}	40 μ H	Proposed circuit 2	L_c	44 μ H	
	L_{T2}	40 μ H		C_{e1}	470 μ F	
	N_p	5		C_{e2}	470 μ F	
	N_s	5		L_r	22 μ H	
	C_{e1}	470 μ F		C_f	1000 μ F	
	C_{e2}	470 μ F		Conventional circuit	L	220 μ H
	L_r	22 μ H			C	1000 μ F
	C_f	1000 μ F				

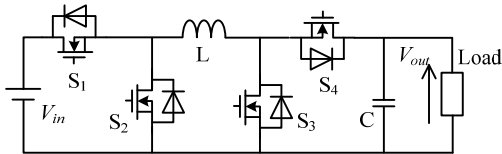


図 11 従来回路の構成

Fig. 11. Configuration of a conventional circuit.

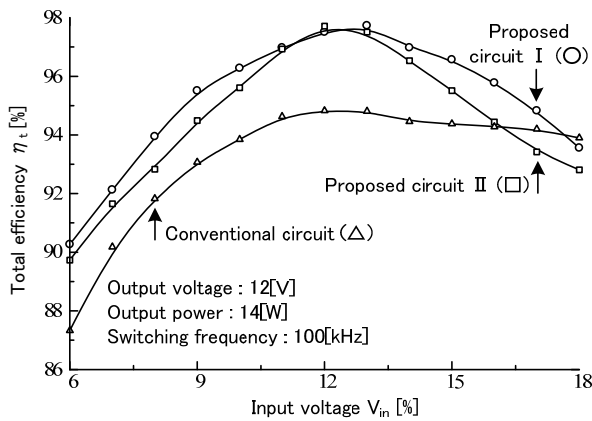


図 12 効率入力電圧特性

Fig. 12. Efficiency characteristics for the input voltage

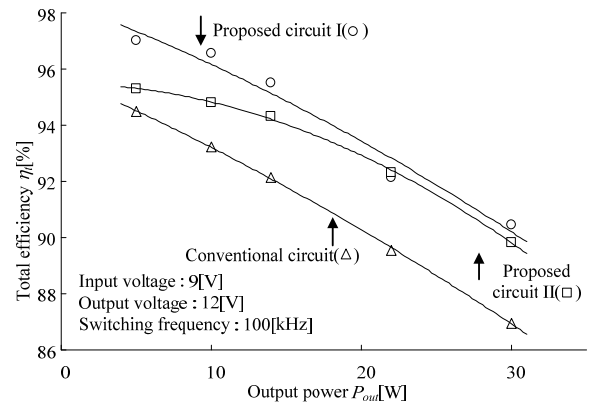
5. 実験結果

〈5・1〉 効率評価

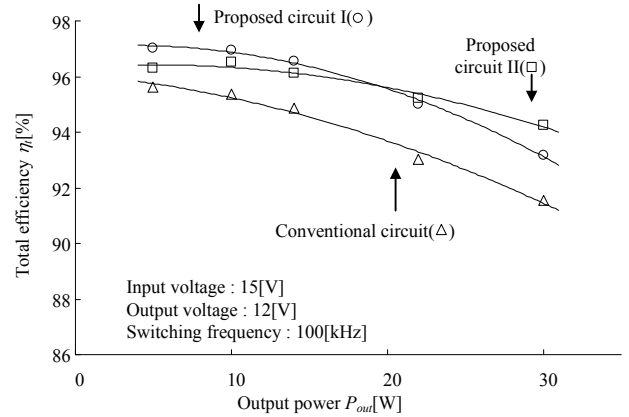
本論文で提案する昇降圧形 DC/DC コンバータの動作を確認するため、実験を行った。表 1 に実験条件を、表 3 に回路パラメータを示す。今回は直列補償の基本動作と効率改善効果の評価するため、昇圧および降圧切り替え制御回路は実装していない。

図 11 に降圧チョップと昇圧チョップを組み合わせた従来方式の昇降圧形コンバータを示す。提案回路と比較のために、従来回路を試作し実験を行った。従来回路は一般的に、差分電圧が大きい領域では、昇圧および昇圧チョップとして FET 2 個をスイッチング、差分電圧が大きい領域では全 FET をスイッチングする制御方式が取られるが、ここでは全 FET のスイッチングは行わず、昇圧および降圧チョップとしての効率を個別に測定している。

図 12 に従来回路と提案回路の効率比較を示す。ここでの効率は電力変換回路のみの効率であり、制御回路やドライ



(a) Vin=9V



(b) Vin=15V

図 13 効率負荷特性

Fig. 13. Efficiency characteristics for the load condition

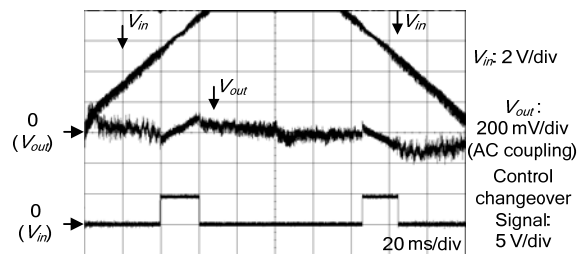


図 14 出力電圧変動

Fig. 14. Output voltage waveform at low differential voltage.

ブ回路の消費電力は考慮していない。図 12 において、フライバックコンバータを用いた提案回路 1、極性反転チョップを用いた提案回路 2 とともに最高効率 98% を達成した。提案回路では、昇圧領域と降圧時の差分電圧が小さい領域で従来回路より高効率となっており、最高で 98% 前後の効率が得られた。効率は従来回路より 3% 改善されている。このとき、損失は約 1/3 に低減できている。入出力電圧に近い領域で高効率が得られる理由について詳細な考察は 6 章にて後述する。

図 13 に、出力電圧 12V、入力電圧が 9V、15V の時の効率の負荷特性を示す。出力電力が大きくなると、効率が悪化するが、これは直列コンバータの効率特性に依存する。今回試作した直列コンバータは負荷が大きくなるにつれて効

率が悪化することから、負荷が大きくなるにつれて全体効率も悪化する。しかし、負荷が変動しても、提案回路の効率は従来回路を上回り、提案回路の有用性が確認できる。

〈5.2〉出力電圧評価

図 14 に、提案回路 2 において、入力電圧を 6V から 14V まで 70ms で変化させ、昇降圧動作を切り替えたときの出力電圧の変動成分波形を示す。ここでは、H ブリッジの制御切替の入出力差電圧 V_{chg} を 1.2V としており、制御切替信号が H レベルのときに H ブリッジを PI 制御で 4 象限チョッパ動作している。図より、昇降圧動作の切替時の出力電圧の変動分は 0.4V 以内であり、出力電圧誤差は 5% 以内に抑制できている。ここでは 0.4V と出力電圧誤差が大きくなったが、H ブリッジの制御系に電流制御系を組み込む等の制御性能改善により、出力電圧波形を改善できる。なお、図 14 は AC カップリングで観測した結果であるが、DC カップリングにて、出力電圧 V_{out} が 12V 一定に制御されていること、また低周波分の脈動がないことを確認している。

6. 損失解析

図 12 の提案回路の効率測定では、特に入出力電圧差が小さい領域で効率が高い結果が得られた。定性的に、入出力の電圧差が小さいとき、直列コンバータの変換容量が小さくなり、損失が占める割合が小さくなるため、全体効率がよくなると説明できるが、この理由をもっと詳細に考察するため、提案回路の損失解析を行った。ここでは、図 4 の提案回路 1 を対象として、図 12 の測定と同様の解析条件で損失を解析した。

図 15 に、図 4 の回路のスイッチング損、半導体素子導通損、銅損、鉄損の入力電圧に対する変化を、図 16 に損失内訳を示す。図 4 の回路では、図 12 の効率曲線に示す通り、入出力電圧差が小さい領域で効率が特に高くなった。図 15(a) から (d) の各損失要素の解析結果ならびに図 16 の損失内訳においても、低差分電圧時に損失が小さい結果となった。以下に、入出力電圧差が小さい領域で各損失が低減される理由について詳細に考察する。

1) 銅損

図 15(a) の銅損グラフにおいて、銅損は入出力電圧差が最小となる入力電圧 12V 付近で最小となる。提案回路において銅損はフライバックトランスおよびフィルタリアクトルにおいて発生する。フィルタリアクトル L_f の電流は入力電圧に対して一定であり、フィルタリアクトルの銅損は入力電圧に対して変化しない。

フライバックトランスの電流は入力電圧により変化する。(9) 式にフライバックトランスの銅損は次の式で求められる⁽¹¹⁾。

$$P_L = I_{LDC}^2 \times R_{LDC} + I_{LAC}^2 \times R_{LAC}$$

$$= \left(\frac{I_{out}}{1-D} \right)^2 \times R_{LDC} + \frac{V_{Tr}}{12L_T^2 f_{sw}^2} D^2 \times R_{LAC} \dots\dots\dots (9)$$

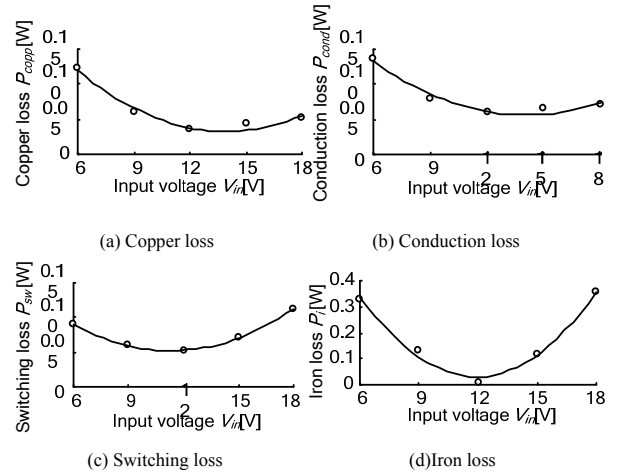


図 15 各損失の変化

Fig. 15. Input voltage characteristics for each loss.

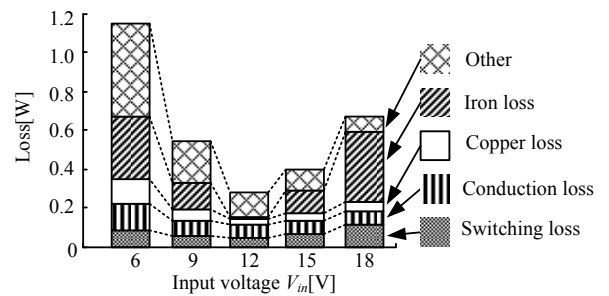


図 16 損失内訳

Fig. 16. Loss analysis results for each condition.

ただし、 R_{LDC} は巻線の直流抵抗、 R_{LAC} はスイッチング周波数 f_{sw} における表皮効果を考慮した巻線の交流抵抗、 I_{LDC} は巻線電流の直流成分、 I_{LAC} は巻線電流のリプル成分実効値、 V_{Tr} はトランス電圧である。ここでは、一次側と二次側のインダクタンスおよび巻線抵抗が等しいとした。提案回路において、入出力電圧差が小さい領域では、直列コンバータ電圧 V_{conv} は小さくなる。そのためデューティ D も小さくなるため、低差分電圧領域ではトランス巻線電流が小さくなり、銅損が低下する。

2) 導通損

図 15(b) の導通損グラフにおいても銅損と同様に、導通損は入出力電圧差が最小となる入力電圧が 12V 近傍で最小となる。差分電圧が大きくなると、導通損も大きくなる。

H ブリッジ部の FET 導通損は入力電圧に対して変化しない。この理由は、導通損は直列コンバータ部の FET S_{c1}, S_{c2} とその還流ダイオード、H ブリッジ部の FET のうちオン状態の 2 素子に流れる電流であり、入力電圧にかかわらず負荷を一定としたため、負荷電流も一定であるためである。

一方、フライバックコンバータ部の損失は差分電圧が小さい領域で小さくなる。これは、FET S_{c1}, S_{c2} の電流はトランス電流と等しく、FET S_{c1}, S_{c2} および還流ダイオードについてもトランス巻線と同様に、低差分電圧領域で電流実効値が小さくなるためである。

3) スwitching 損

図 15(c)スイッチング損グラフにおいて、損失は入力電圧差が最小となる入力電圧 12V 時に最小となっている。また、降圧動作の入力電圧が 12V 以上の領域の方が、昇圧動作領域より損失が大きくなっていることが確認できる。以下にこの理由を示す。

スイッチング損は直列コンバータ部の FET S_{c1} , S_{c2} において発生し、ドレイン電流、ドレイン-ソース間電圧、スイッチング時間により決定される。図 4 の回路中の S_{c1} , S_{c2} のドレイン-ソース間電圧は $V_{in}+V_{Cc2}$ となる。昇圧領域では、 $V_{in}+V_{Cc2}=V_{out}$ であるから、ドレイン-ソース間電圧は一定となり、降圧領域では入力電圧は出力電圧より大きい。さらに V_{Cc2} が加算されるため、入力電圧とともに上昇する。また、ドレイン電流はトランス電流であり、ドレイン電流は低差分電圧領域で小さくなる。このため、スイッチング損失は入出力電圧差が低くなるに従い小さくなり、差分電圧が高くなるに従い大きくなる。ドレイン-ソース間電圧は降圧側の方が大きくなるため、スイッチング損失も昇圧側より大きくなる。

なお、H ブリッジ部のスイッチング損失は無視できるものとする。本方式の H ブリッジは、差分電圧が大きい場合はスイッチングせず、差分電圧が小さい場合は、4 象限チョップ動作をさせている。このときのスイッチング損失は、H ブリッジの直流電圧が極めて小さいため非常に小さい。そのため差分電圧の大きさに関わらずスイッチング損失は無視できると考えられる。

4)鉄損

図 15(d)の鉄損グラフでも、差分電圧が最小になる入力電圧 12V 付近で鉄損が最小となる。

トランスに加わる電圧と時間の積より、最大磁束密度の式を導出する。フライバックトランスコアの最大磁束密度は(11)式にて求められる。

$$B_m = \frac{V_{Tr} D}{A_e N f_{sw}} \dots\dots\dots(11)$$

ただし、N:巻数、 A_e :コアの実効断面積である。よって、デューティが小さくなる低差分電圧領域では最大磁束密度が小さくなる。よって、それに伴い鉄損は低差分電圧領域で鉄損が低下する。

なお、降圧側より昇圧側の方が、電圧時間積が小さくなるので、最大磁束密度が小さくなり、鉄損が小さくなる。

5)その他

図 16 のその他の損失は、上記により計算したスイッチング損、導通損、銅損、鉄損以外に発生した損失である。図 16 から明らかなように、その他の損失は、電流が大きくなる昇圧側の方が降圧側に比べ、損失が大きくなるなど、電流が大きくなるほど顕著に大きくなっている。このため、その他の損失の大部分は、実験装置の配線の抵抗成分や、圧着端子の接触抵抗によるジュール損と推測できる。また、提案回路ではスイッチング周波数が 100kHz と高周波であるため、鉄損の正確な測定は困難であり⁽¹²⁾、またその他の要

素の計算結果にも誤差が含まれている。

7. まとめ

本論文では、直列補償方式を用いた非絶縁昇降圧形 DC/DC コンバータの概念と回路例を提案し、実機実験により提案手法の有用性を確認した。加えて、降圧および昇圧の動作を検討し、回路の設計方針を明らかにした。さらに、昇圧および降圧の切替部の制御手法を提案し、シミュレーションおよび実験により良好な結果を得た。提案回路を実験により評価したところ、最高効率 98[%]を達成し、従来回路より損失を 1/3 低減できることを確認した。また、損失解析により、導通損失、銅損、鉄損、スイッチング損のいずれも入出力電圧の差が小さい領域で最小となることを明らかにした。

今回は小容量の DC/DC コンバータに適用したが、本回路の考え方は、直流配電の電圧安定化装置としても応用できる。今後の課題として、直列コンバータ回路の単純化および制御系の安定性解析などが挙げられる。

(平成 21 年 3 月 25 日受付, 平成 21 年 4 月 24 日再受付)

文 献

- (1) Sheng Ye, Wilson Eberle, Zhihua Yang and Yan-Fei Liu : "A New Non-Isolated Full Bridge Topology for Low Voltage High Current VRM Applications", IEEE PESC2005, pp.389-393 (2005)
- (2) Qun Zhao and Fred C. Lee : "High-Efficiency, High Step-Up DC-DC Converters", IEEE Transactions on Power Electronics, Vol.18, No.1 pp.65-73 (2003)
- (3) Liu XueChao, Zhang Bo, Yu JianSheng, John Gallagher and Feng JinGen : "A Non-isolated Voltage Regulator Module with Integrating Coupled-Inductor", IEEE PESC2005, pp.438-442 (2005)
- (4) J.H. Park and B.H. Cho : "Non-isolation Soft-switching Buck Converter with Tapped-Inductor for Wide-input Extreme Step-down applications", IEEE PESC2005, pp. 1941-1946 (2005)
- (5) M. Prudente, L. L. Pfitscher and R. Gules : "A Boost Converter with Voltage Multiplier Cells", IEEE PESC2005, pp.2716-2721 (2005)
- (6) Hong Mao and Osama Abdel-Rahman and Issa Batarseh : "Active resonant tank to achieve zero-voltage-switching for non-isolated DC-DC converters with synchronous rectifiers", IEEE IECON2005, pp.585-591 (2005)
- (7) 戸川治朗:「実用電源回路設計ハンドブック」, CQ 出版社, 1988
- (8) Lorenzo Maida, Kazuo Saito, Isao Takahashi: "High efficiency of DC-DC converter for a maximum generating solar power", 平成 11 年電気学会東京支部新潟支所研究発表会, IV-17 (1999)
- (9) Giuseppe Guidi, Tore M. Undeland, Yoichi Hori: "An Interface Converter with Reduced VA Ratings for Battery-Supercapacitor Mixed Systems", The Fourth Power Conversion Conference PCC-Nagoya 2007, pp936-941 (2007)
- (10) Jong-Pil Lee, Byung-Duk Min, Dong-Wook Yoo, Tae-Jin Kim, Ji-Yoon Yoo, : "A new topology for PV DC/DC converter with high efficiency under wide load range", Power Electronics and Applications 2007 European Conference, pp1-6 (2007)
- (11) 片山 靖, 江戸 雅晴, 伝田 俊男, 川島 鉄也, 二宮 保: "モバイル機器用 CMOS DC-DC コンバータの最適設計手法", 電気学会論文誌D, Vol. 124, No. 10, pp.1043-1052 (2004)
Yasushi Katayama, Masaharu Edo, Toshio Denta, Tetsuya Kawashima and Tamotsu Ninomiya: "Optimum Design of CMOS DC-DC Converter for Mobile Applications" IEEJ Transaction D Vol. 124, No. 10, pp.1043-1052 (2004) (in Japanese)
- (12) 寺島和仁, 和田圭二, 清水敏久他: 「動的マイナーループに伴うインダクタの鉄損評価」平成 19 年電気学会産業応用部門大会 1-81, 2007

Kazuhito Terashima, Keiji Wada, Toshihisa Shimizu et.al: "Evaluation of the Iron Loss of an Inductor Based on Dynamic Minor Characteristics"
Japan Industry Applications Society Conference 1-81, 2007 (in Japanese)

伊 東 淳 一 (正員) 1972年生。1996年3月長岡技術科学
大学大学院工学研究科修士課程修了。同年4月、
富士電機(株)入社。2004年4月長岡技術科学
大学電気系准教授。現在に至る。主に電力変
換回路、電動機制御の研究に従事。博士(工学)
(長岡技術科学大学)。2007年 第63回電気学
術振興賞 進歩賞受賞。IEEE 会員。



藤 井 崇 史 (学生員) 1984年生。2007年3月長岡技術科
学大学卒業。同年4月同大学大学院工学研究科
修士課程電気電子情報工学専攻に進学。主に電
力変換回路に関する研究に従事。

