

High Efficiency Isolated DC/DC Converter Using Series Voltage Compensation

Satoshi Miyawaki Student Member (Nagaoka University of Technology)

Jun-ichi Itoh Member (Nagaoka University of Technology)

Kazuki Iwaya Member (TDK-Lambda Corporation)

Keywords: DC/DC converter, isolated converter, series voltage compensation, current resonance

This paper proposes a new topology for an isolated DC/DC converter with series voltage compensation. In the proposed circuit, the range of input voltage fluctuation is compensated by the auxiliary circuit that outputs only differential voltage between the input and output side. One of the advantages in the proposed circuit is that high efficiency can be achieved when the input voltage is close to the output voltage because the power of auxiliary circuit becomes very small in comparison to the input power. Moreover, the large fluctuation of the DC bus voltage does not occur for a long time. As a result, the decrease in the converter loss can be achieved. The validity of the proposed circuit was confirmed by experiment and loss analysis.

Fig. 1 shows the configuration of the proposed converter. In the proposed circuit, the resonant type half-bridge converter is used for the main circuit that passes most of the power. Zero current switching (ZCS) can be achieved by using the leakage inductance of the transformer and the resonance capacitor in the DC part in order to achieve high efficiency. On the other hand, the full-bridge converter is used for the auxiliary circuit that controls the output voltage. The output voltage of the auxiliary circuit is added to the output of the main circuit by the transformer. In other words, the auxiliary circuit compensates only the differential voltage between the input voltage and the output voltage command.

Fig. 2 represents the efficiency of the proposed converter at a constant load (Load: 100 W and 150 W, Output voltage: 48 V) when the input voltage has a fluctuation of $\pm 25\%$. To confirm the validity of the concept, the proposed converter was tested. A maximum efficiency of 95.8% was obtained when the input voltage was very close to the output voltage, so that the converter efficiency was improved even more, as shown in Fig. 2. The reason why the efficiency of the

buck mode is lower than that of the boost mode is that the current is increased because the circulation current occurs between the auxiliary circuit and the main circuit, and the switching loss is increased because of an increase in the input voltage.

Fig. 3 shows the input current of the transformer and the terminal voltage of Sm2. In both the boost mode and buck mode, the half-bridge converter can maintain zero current switching. A switching frequency of approximately 250 kHz is confirmed.

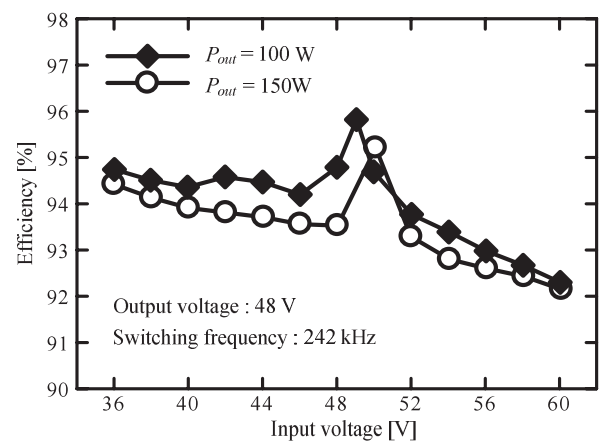


Fig. 2. Characteristics of efficiency for input voltage fluctuations

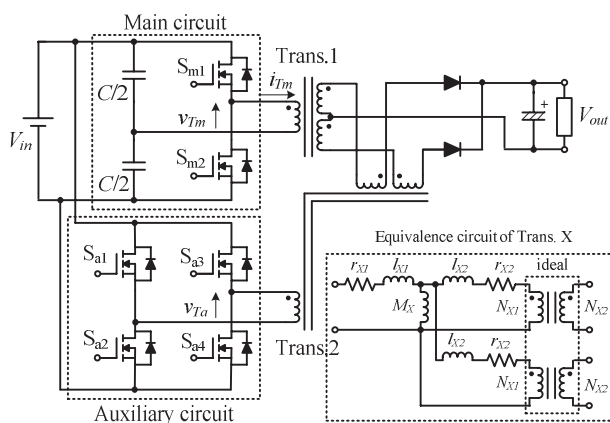


Fig. 1. Proposed circuit

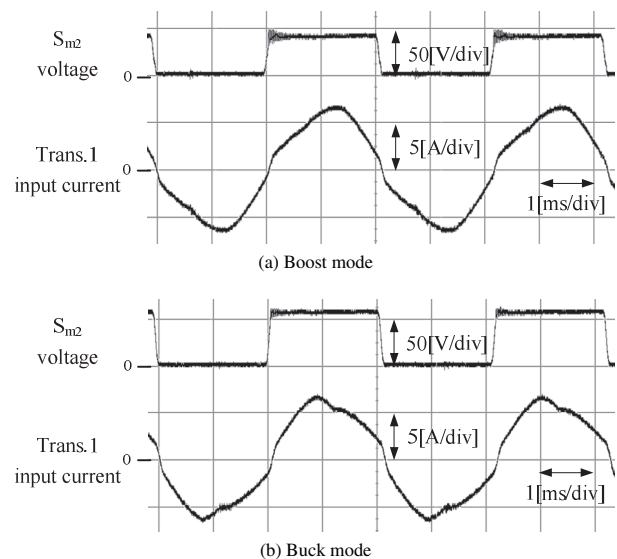


Fig. 3. Zero current switching

直列補償方式を用いた高効率絶縁形DC/DCコンバータ

学生員 宮脇 慧* 正員 伊東 淳一*
正員 岩谷 一生**

High Efficiency Isolated DC/DC Converter Using Series Voltage Compensation

Satoshi Miyawaki*, Student Member, Jun-ichi Itoh*, Member, Kazuki Iwaya**, Member

This paper proposes a high efficiency isolated DC/DC converter using series compensation. The proposed converter consists of a high efficiency resonance half-bridge converter and a series converter. The proposed circuit regulates the output voltage by the series converter, which provides only differential voltage between the input voltage and output voltage. Therefore, the circuit achieves high efficiency when the input voltage is close to the output voltage, because only the resonance converter operates.

In this paper, the approach used to obtain high efficiency with the proposed series compensation method is introduced. In addition, the fundamental operation and the design method of the proposed circuit are described. The validity of the proposed circuit was confirmed by experiment and loss analysis, with a maximum efficiency of 95.8%.

キーワード：DC/DC コンバータ，絶縁形コンバータ，直列電圧補償，電流共振

Keywords: DC/DC converter, isolated converter, series voltage compensation, current resonance

1. はじめに

近年，様々な電子機器に用いられるマイクロプロセッサの電源が低電圧大電流化しており，さらに負荷の変動に対して高速な応答が求められている。このため，交流を直接低電圧大電流に変換するのではなく，交流（100 V/200 V）を，直流の中間バス電圧（48 V～12 V）に一度変換してから，負荷のすぐ近くで更に低電圧大電流に変換する分散化電源システムが広く用いられている。

また，急速な通信技術の発達に伴い，スイッチ，ルータなどを用いた基幹系通信や移動体通信基地局，ハイエンドサーバーにおいても分散給電が進んでいる。負荷となる各種制御用 IC の低電圧大電流化，高速動作化が進み，電源となる DC/DC コンバータを制御ボード上に複数個配置して給電する方式が主流となりつつあり，これらの変換器には更なる高効率化や小型化が求められている^{(1)~(5)}。

高効率な絶縁形 DC/DC コンバータの回路方式としてはトランスの漏れインダクタンスを利用した共振形ハーフブ

リッジコンバータが有力であるが，最適条件下においては共振周波数に合わせてスイッチングを行うため，出力電圧を制御できる範囲に制限がある。このため，一般には降圧チョップなどの電圧を制御するためのコンバータと組み合わせ使用される。しかし，この構成による DC/DC コンバータにおいては全エネルギーが2回コンバータを経由するため損失の増加が懸念される。

一方，交流電力系統では電源に対し，直列に電力変換器を接続し電圧変動を補償する方法がある⁽⁶⁾⁽⁷⁾。この方法は変換器の電力容量を小さくできるうえ，効率の点で有利である。同様に DC/DC コンバータにおいても，入力電圧の変動幅に着目し，直列補償により電圧を制御する方法が提案されている^{(8)~(10)}。これらは変動幅が小さいほど変換容量が小さくなり高効率を得られる。前述のバス電圧を安定化することに注目すると，バス電圧に変動があっても，変動幅の小さい領域が大部分を占めるため，この領域において高効率を得ることができれば，コンバータの損失や体積を低減できる可能性がある⁽¹¹⁾。

本論文では，高効率な共振形コンバータに対して，補助回路により入力電圧の変動分のみを直列補償することで出力電圧を制御する絶縁形 DC/DC コンバータを提案する。提案回路では共振形コンバータの高効率を維持したまま出力電圧を制御できる利点がある。また，提案方式は入力電圧の変動幅が小さい領域で補助回路の変換容量が小さくなるため，動作時間の大部分において高効率を得ることができ

* 長岡技術科学大学
〒940-2188 長岡市上富岡町 1603-1
Nagaoka University of Technology
1603-1, Kamitomioka, Nagaoka 940-2188

** TDK ラムダ (株)
〒940-1195 長岡市撰田屋外川 2701
TDK-Lambda Corporation
2701, Togawa, Setaya, Nagaoka 940-1195

る。その結果、変換器による損失の低減を実現することができる。

ここでは、従来および提案方式のエネルギーフローを用いて直列補償方式の原理を示し、それを実現する提案回路を示す。さらに、提案回路の簡易等価回路を用いてモード解析を行う。そして、提案回路の安定動作条件を明確にすることで最適設計の指針を明らかにする。最後に提案した回路において実験を行い、提案回路の基本動作と効率特性から提案回路の有効性を確認する。その結果、良好な動作を確認し、所望の結果が得られたので報告する。

2. 原理

(2・1) 直列補償方式 図1に従来回路図を示す。従来回路は2つのコンバータを2段に接続し、入力電圧の変動は初段の降圧チョップパにより一定に制御する。その後、後段の共振形ハーフブリッジコンバータで絶縁し、出力に一定の電圧を得る。

図2(a)に従来回路におけるエネルギーフローを示す。従来回路では、図に示すように変換する電位差にかかわらず全エネルギーを2回変換するため、コンバータにおける損失が大きくなる。このとき、共振形コンバータの効率を η_1 、降圧チョップパの効率を η_2 とすれば、従来回路における全体

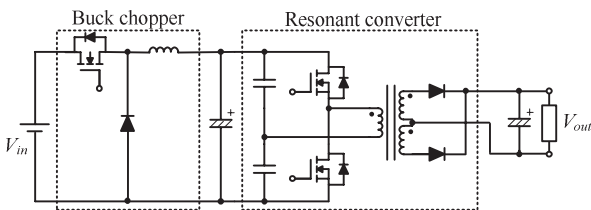


図1 従来回路図

Fig. 1. Conventional circuit.

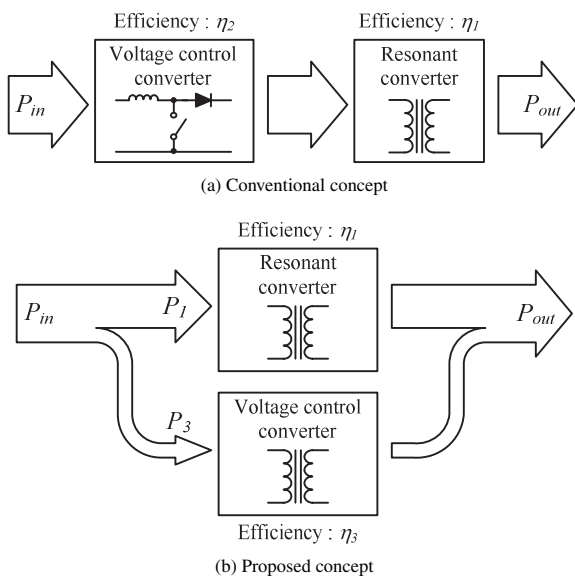


図2 エネルギーフロー概略図

Fig. 2. Energy flow diagrams.

効率 η_c は(1)式にて表される。

$$\eta_c = \eta_1 \eta_2 \dots \dots \dots (1)$$

図2(b)に本論文で提案する直列補償方式を用いた絶縁形DC/DCコンバータのエネルギーフローを示す。提案回路では電力の大部分を高効率な共振形コンバータで変換し、入力電圧の変動分のみを補助回路の電圧制御用コンバータにより直列補償する。このとき、負荷電力は共振形コンバータを経由する電力 P_1 と補助回路を経由する電力 P_3 に分離できる。補助回路の電圧制御用コンバータの効率を η_3 とすれば、提案回路における全体効率 η_p は(2)式にて表される。

$$\eta_p = \frac{\eta_1 + k\eta_3}{1 + k} \dots \dots \dots (2)$$

ただし、 $k = P_3/P_1$

したがって、(3)式のコンバータ効率を満足することができれば、提案方式による効率向上が期待できる。

$$\eta_p = \frac{\eta_1 + k\eta_3}{1 + k} > \eta_1 \eta_2 \dots \dots \dots (3)$$

また、補助回路は目標とする電圧との差分の電力のみを出力するため、補助回路は小容量の電力変換器で構成できる。ただし、周辺回路が増加するため、この方式は比較的電力が大きい方が有利である。

(2・2) 提案回路 図3に提案する絶縁形DC/DCコンバータの回路図を示す。提案回路では、主電力を伝送するメイン回路として電流共振形ハーフブリッジコンバータを用いる。これは、トランスの漏れインダクタンスとコンデンサによる共振を利用してゼロ電流スイッチング(以下、ZCS)を実現することでスイッチング損失をゼロにし、少ない部品点数で高効率を達成できる。さらに、電圧制御用の補助回路としてフルブリッジコンバータを用い、2つのトランスにより補助回路の出力電圧を直列に重ねることで負荷に供給する電圧を制御する。

この結果、提案回路では負荷に供給する電力のうち、目標とする出力電圧と入力電圧の差分のみを補助回路で変換する。したがって、電力の大部分は補助回路を通過せず、高

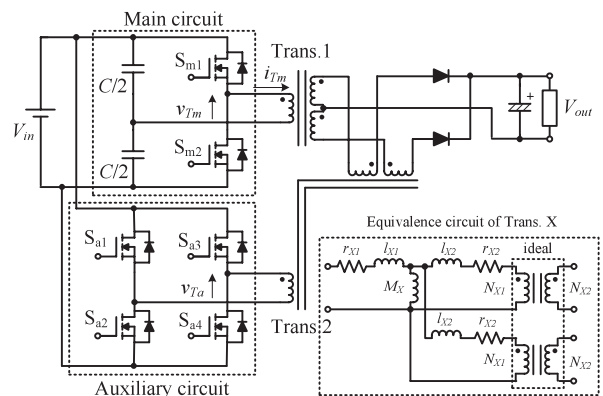


図3 提案回路図

Fig. 3. Proposed circuit.

効率的な共振形コンバータを通過するため、損失の低減を実現することができる。

図3に示すトランス等価回路より、 l_{xx} を漏れインダクタンス、 M_{xx} を相互インダクタンス、 N_{xx} を巻数とすると、提案回路における共振インダクタンス L は(4)式となる。

$$L = l_{11} + \frac{M_1(l_{12} + L_{T2})}{M_1 + (l_{12} + L_{T2})} \dots\dots\dots (4)$$

$$\text{ただし, } L_{T2} = \left(\frac{N_{11}}{N_{12}}\right)^2 \left(\frac{N_{22}}{N_{21}}\right)^2 \left(l_{21} + \frac{l_{22}M_2}{l_{22} + M_2}\right)$$

このとき、提案回路における共振周波数 f_o は(5)式にて求められる。

$$f_o = \frac{1}{2\pi\sqrt{LC}} \dots\dots\dots (5)$$

なお、共振周波数は所望のスイッチング周波数に応じて設定する。

〈2・3〉 制御方式 メイン回路の共振形ハーフブリッジコンバータのスイッチ S_{m1} , S_{m2} は共振周波数 f_o に合わせてデューティ 50%でスイッチングを行うことで常にZCSを達成する。そして、補助回路のスイッチ $S_{a1} \sim S_{a4}$ はメイン回路のスイッチングに同期させてスイッチングを行い、ゼロ電圧期間をもつ3レベルの電圧を出力する。

図4に昇圧動作時の動作モードを示す。補助回路はメイン回路に同期した3レベルの電圧を出力するため、補助回路がパルスを出力している区間(図4の(ii), (v))ではメイン回路と補助回路の波形が加算され、残りの区間(図4の(i), (iii), (iv), (vi))では補助回路のトランスは短絡状態となる。また、降圧モードについても昇圧モードと同様に補助回路の出力パルスを重畳して行うが、メイン回路の波形から補助回路の波形を減算するようにスイッチングを行う。

出力電圧の制御は、補助回路の出力パルス幅 D を調節することで重畳する電圧を変化させて行う。入力電圧を V_{in} 、スイッチング周期を T とし、漏れインダクタンスや巻線抵抗による電圧降下を無視すれば、出力電圧 V_{out} は(6)式で表せる。

$$V_{out} = \left(\frac{N_{12}}{2N_{11}} - \frac{2N_{22}D}{N_{21}T}\right)V_{in} \dots\dots\dots (6)$$

図5に提案回路の制御ブロック図を示す。図に示すようにメイン回路は常にデューティ 50%でスイッチングを行う。また、補助回路では所望の出力電圧 V_{out} と出力電圧指令 V_{out}^* から電圧調整器 (AVR) により出力パルス幅 D を求める。そして、 D をそれに見合う位相に置き換えてシフトする位相差を求める。位相シフトは、メイン回路の出力電圧に対して補助回路出力電圧の位相を調整し、補助回路で発生するスイッチング損失を減少させるために行う。また、高効率を実現するため、提案回路は昇圧、降圧モードに加え、補助回路がスイッチングを行わない基準電圧モードの3つを有する。これらの各モードを切り替える信号を

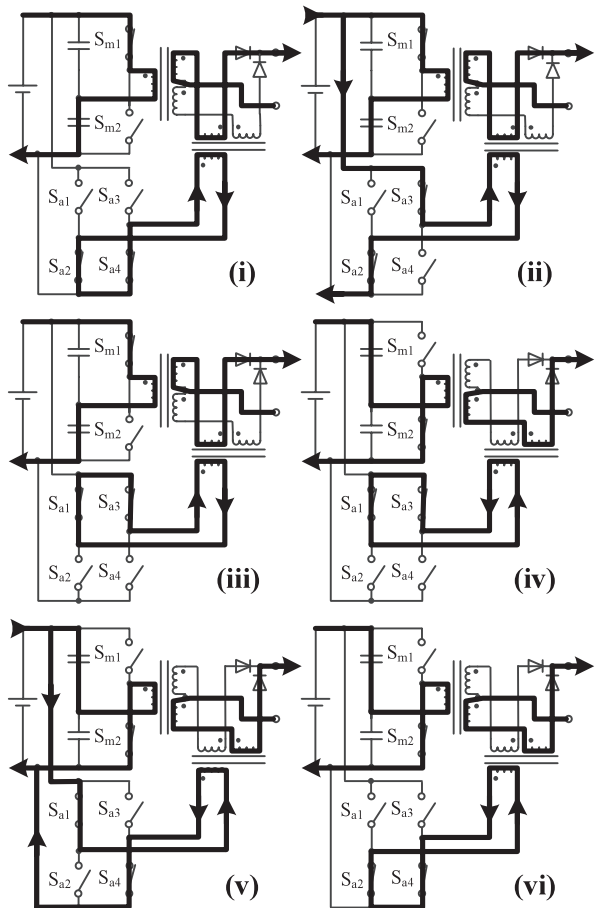
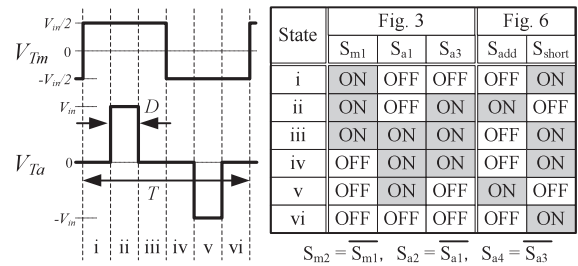


図4 スイッチングパターンとモードの対応 (昇圧動作時)

Fig. 4. Correspondence of switching pattern and operation mode (Boost operates).

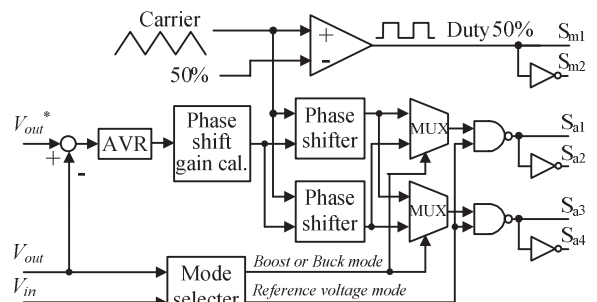


図5 制御ブロック図

Fig. 5. Control block diagram.

出力電圧と入力電圧の関係から生成し、パルスが連続的に変化するように補助回路のスイッチングパターンを切り替えて制御を行う。その結果、出力電圧の制御性は従来回路と同様となる。

3. 動作モード解析

〈3・1〉 簡易等価回路 図6に昇圧動作時において簡易化した提案回路を示す。それぞれのスイッチングパターンは図4に示すとおりである。交流信号解析をおこなうと、提案回路は入出力電圧を振幅 $\pm V_{in}$, $\pm V_{out}$, 周波数をスイッチング(共振)周波数とする矩形波として表現できる。ハーフブリッジコンバータは1つの共振コンデンサと巻数比2:1の理想トランスによって表せる。また、フルブリッジコンバータは2つのスイッチを用いて表す。 S_{add} が電圧の重畳, S_{short} がゼロ電圧の出力を示し、これらのスイッチはスイッチング周波数に同期して相補に動作する。なお、トランスの励磁インダクタンスは漏れインダクタンスよりも十分大きいとして無視している。

〈3・2〉 回路方程式の導出 図7に重ね合わせの原理を用いてメイン回路側と補助回路側にそれぞれ分離した等価回路図を示す。メイン回路から見た等価回路は補助回路の入力を短絡することで得られる。同様に補助回路から見た等価回路は、メイン回路の入力を短絡して得られる。メイン回路のトランス入力電流 i_{Tm} に着目し、メイン回路側(図7(a))における入力電流を i_{Tm-m} , 補助回路側(図7(b))における入力電流を i_{Tm-a} , とすると i_{Tm} は(7)式で表すこ

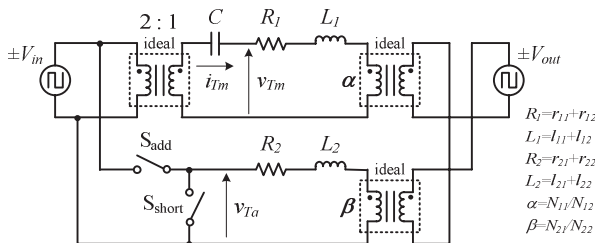


図6 簡易等価回路(昇圧動作時)

Fig. 6. Simple equivalent circuit (Boost operates).

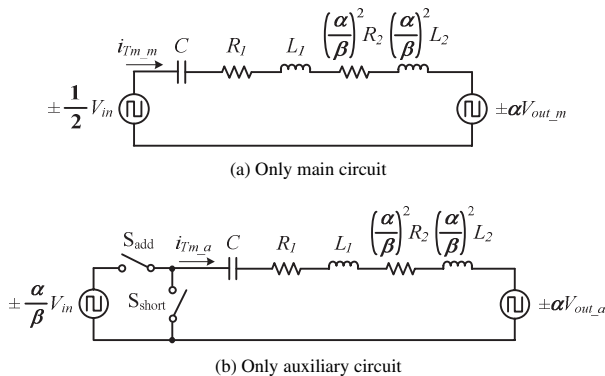


図7 重ね合わせの原理による回路分離

Fig. 7. Separation of circuit by superposition principle.

とができる。

$$i_{Tm} = i_{Tm-m} + i_{Tm-a} \dots\dots\dots (7)$$

したがって、図6におけるそれぞれの回路方程式を求めて合成することで、回路全体の回路方程式を得ることができる。図7から、図4における各モード(i~vi)切り替わり時における電流値をそれぞれ $i_{m(k)}$, $i_{a(k)}$, コンデンサ電荷を $q_{m(k)}$, $q_{a(k)}$ とするとメイン回路側における入力電流 i_{Tm-m} と補助回路側における入力電流を i_{Tm-a} はそれぞれ(8), (9)式で表せる。

$$i_{Tm-m} = e^{-\frac{t}{\tau}} \left[\begin{aligned} & \frac{1}{2} \cdot \frac{V_{in}}{\omega L} \sin(\omega t) - \alpha \cdot \frac{V_{out-m}}{\omega L} \sin(\omega t) \\ & + i_{m(k)} \left\{ \cos(\omega t) - \frac{1}{2Q} \sin(\omega t) \right\} \\ & - q_{m(k)} \omega \left(1 + \frac{1}{4Q^2} \right) \sin(\omega t) \end{aligned} \right] \dots\dots\dots (8)$$

$$i_{Tm-a} = e^{-\frac{t}{\tau}} \left[\begin{aligned} & \frac{\alpha}{\beta} \cdot \frac{V_{in}}{\omega L} \sin(\omega t) - \alpha \cdot \frac{V_{out-a}}{\omega L} \sin(\omega t) \\ & + i_{a(k)} \left\{ \cos(\omega t) - \frac{1}{2Q} \sin(\omega t) \right\} \\ & - q_{a(k)} \omega \left(1 + \frac{1}{4Q^2} \right) \sin(\omega t) \end{aligned} \right] \dots\dots\dots (9)$$

$$\text{ただし, } \tau = \frac{2L}{R}, \quad \omega = \sqrt{\frac{1}{LC} - \left(\frac{1}{\tau^2}\right)}, \quad Q = \frac{\omega L}{R}$$

$$R = R_1 + \left(\frac{\alpha}{\beta}\right)^2 R_2, \quad L = L_1 + \left(\frac{\alpha}{\beta}\right)^2 L_2$$

これより、電流が角周波数 ω で振動しており、直列共振の現象を表していることがわかる。また、電流ピーク値は Q が大きい場合、つまり共振インダクタンス L が大きく、巻線抵抗 R が小さいほど低く抑えられる。

4. 提案回路の設計法

〈4・1〉 基本方針と設計仕様 図8に設計手順をフローチャートで示す。設計仕様を入力として与え、図に示す手順で設計の最適化が可能となる。設計仕様は、回路の体積(Volume), 安定動作領域の最小電力 P_{min} , 補償する出力電圧範囲 V_{fluc} , 入出力電圧 $V_{in} - V_{out}$, 定格電力 P_{out} からなる。設計手順はまず、作成する回路のスイッチング周波数(共振周波数)を決め、仕様に基づいて共振インピーダンスを決定する。具体的には、安定動作領域の最小電力 P_{min} から共振インダクタンス L の下限値を求める。 L が決定すれば、 C はスイッチング周波数(共振周波数)になるように設定する。このときに、共振による C の電圧が大きくなり過ぎた場合は、再度、共振インピーダンスを設定する。

〈4・2〉 安定動作条件 回路設計の基準としてまず、安定動作条件を設定する。3章で示したように、提案回路の動作はメイン回路と補助回路それぞれの動作に分離できる。安定動作条件は補助回路のみ(図7(b))の動作に依存する。

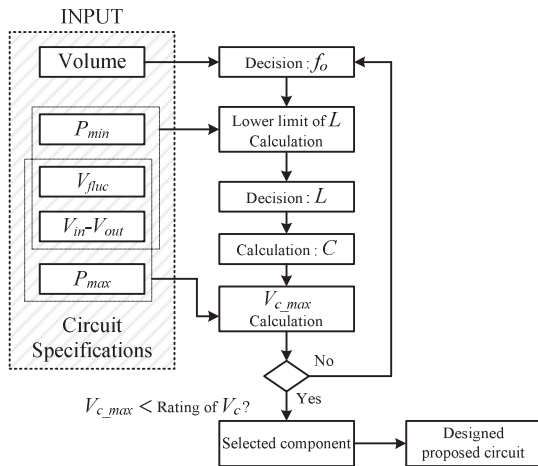


図 8 設計手順フローチャート
Fig. 8. Design procedure flowchart.

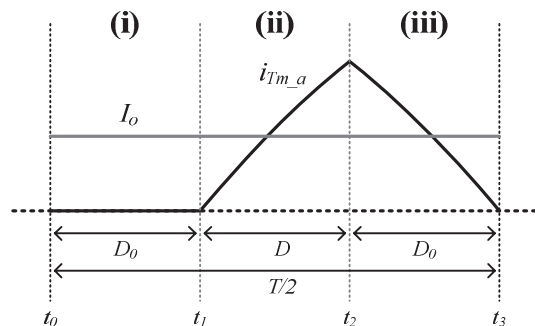


図 9 境界条件における補助側のみの共振電流波形
Fig. 9. Resonant current waveforms only on separating auxiliary circuit in boundary condition.

図 7(b)において、 S_{add} と S_{short} はスイッチング周波数に同期して相補に動作するが、軽負荷領域において共振電流が不連続となる場合がある。この状態においては、提案回路として動作させたときに補助回路による補償を行わない場合と比較して電流のピーク値が大幅に増加し、また出力電圧も不安定となる現象が発生する。このため、電流が連続で動作する最小電力 P_{min} を与え、それ以上の負荷領域では電流不連続が発生しないように共振インピーダンスを設定する。

〈4・3〉共振インピーダンスの決定法 図 9 に境界条件における補助回路のみの電流波形を示す。ここでいう境界条件とは、電流が連続、不連続に動作する境界における状態を指す。境界条件においては、 t_1 における電流値 i_{Tm-a} は 0 である。したがって、区間 (ii) における i_{Tm-a} は L の大きさとその両端の電位差から直線近似して求めることができる。区間 (i) においては $i_{Tm-a} = 0$ であることから、コンデンサ電圧と出力電圧が等しくなっているため、区間 (ii) における電流 $i_{Tm-a(ii)}$ は (10) 式で表すことができる。

$$i_{Tm-a(ii)} = \frac{\alpha}{\beta} \cdot \frac{V_{in}}{L} \cdot D \dots \dots \dots (10)$$

表 1 設計仕様

Table 1. Circuit specifications.

$V_{in} - V_{out}$	48V - 48V
V_{fluc}	12V ($\pm 25\%$)
P_{min}	75W
P_{max}	200W
f_o	250kHz

i_{Tm-a} は t_2 において最大となり、区間 (iii) で減少していく。境界条件においては、 t_3 において $i_{Tm-a} = 0$ となるため、半周期間において補助回路がゼロ電圧を出力している期間を D_0 とすると、安定動作の条件は (11) 式で表すことができる。

$$2D_0 \geq \frac{T}{2} - D \dots \dots \dots (11)$$

区間 (iii) においても直線近似を用いると、電流波形は三角形で近似できる。したがって、電流平均値 I_0 を用いると (12) 式が成り立つ。

$$I_0 = \frac{1}{T/2} \left\{ \frac{1}{2} \cdot \frac{\alpha}{\beta} \frac{V_{in}}{L} D (D + D_0) \right\} \dots \dots \dots (12)$$

また、電流平均値 I_0 は負荷抵抗 R_L と出力電圧 V_{out-a} を用いると (13) 式が成り立つ。

$$I_0 = \frac{V_{out-a}}{\alpha R_L} \dots \dots \dots (13)$$

したがって、(11)~(13) 式より安定動作可能な L の範囲を求めると (14) 式となる。

$$L \geq \frac{\alpha^2 V_{in} R_L D}{4\beta V_{out-a}} \left(1 + \frac{D}{T/2} \right) \dots \dots \dots (14)$$

つまり、補償するパルス幅と負荷を与えることで、(14) 式をもとに L の下限を求めることができる。

〈4・4〉設計例 表 1 に設計仕様を示す。入力電圧は 48V、出力電圧 48V とし、入力電圧変動は $48V \pm 25\%$ (12V) を想定している。また、共振周波数は 250kHz とし設計を行う。また、定格電力と最小電力は表に示すとおりである。なお、ここでは一例として、比較的最低負荷が大きい DC/DC コンバータを想定したが、図 8 に示す手順に従って設計を行うことで、他の設計条件でも同様に適用できる。

図 10 に (6) 式と (14) 式より、表 1 の条件を用いたときの L の下限値を示す。ただし、参考値として P_{min} を変化させた場合も同時に示している。補償電圧が大きくなる、または入力電圧が大きくなると補助回路の出力パルス幅が増加するため、必要な共振インダクタンスの値も増加する。これより、 $P_{min} = 75W$ のときには、約 $2.5\mu H$ の共振インダクタンスが必要であることがわかる。作成したトランスでは漏れインダクタンスが不足していたため、メイン回路のトランス入力側にインダクタンスを直列に挿入し、 $L = 2.37\mu H$ とした。また、これより (5) 式を用いて C を求めると $C = 0.19\mu F$ となる。

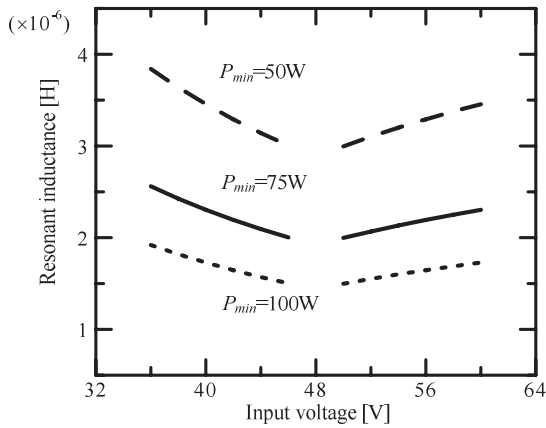


図 10 共振インダクタンスの下限値
Fig. 10. Lower limit of resonant inductance.

次に、最大電力 P_{max} から共振電流の最大値 I_{max} は (15) 式で求められる。

$$I_{max} = 2 \cdot \frac{V_{in}}{V_{out}^2/P_{max}} \cdot \frac{\pi}{2} = 13A \dots\dots\dots (15)$$

したがって、共振コンデンサの電圧最大値 V_{c_max} は (16) 式で求めることができる。

$$V_{c_max} = \frac{I_{max}}{\omega C} = 45V \dots\dots\dots (16)$$

V_{c_max} は電源電圧以下に抑えられていることがわかる。したがって、表 1 をもとに各素子の選定を行えばよい。

5. 実験結果

〈5・1〉メイン回路実験結果 本実験においては、まず主電力伝送用ハーフブリッジコンバータ単体での実験を実施し、提案回路動作時に大部分の電力を高効率変換できることを確認した後、提案回路での動作実験を行った。

図 11 に入力電圧 48V における負荷効率特性を示す。ただし、制御はデューティ 50% のオープンループ制御である。結果より、最高効率は負荷 100W において 96.2% となり、高い効率で電力変換が可能であることが確認できる。また、設定条件の 75W 以下においても動作が確認できるが、このとき電流は不連続となっている。

〈5・2〉提案回路実験結果 提案回路の有用性を検証するため、実機による実験を行った。図 12 に負荷 100W と 150W、出力電圧を 48V に制御したときの提案回路の実験結果を示す。結果より、提案回路の最高効率は負荷 100W で 95.8% となり、特にどちらの場合も入力電圧が基準電圧 (48V) 付近で高効率を得られている。また、昇降圧動作時にも良好な結果を得ることができた。昇圧時よりも降圧時において効率が悪化する理由については、補助回路が電圧形インバータであるため、降圧時には出力電流の一部が還流してハーフブリッジコンバータの電流が増加すること、入力電圧の増加によりスイッチング損失が増加したためである。なお、負荷 100W において、実験結果で最高効率点が

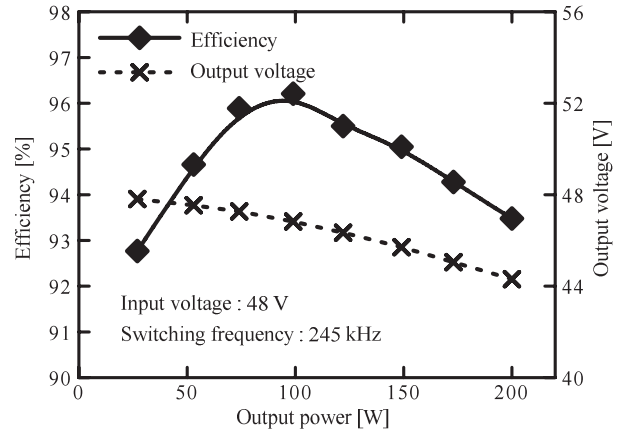


図 11 メイン回路負荷効率特性
Fig. 11. Load efficiency characteristics of main circuit.

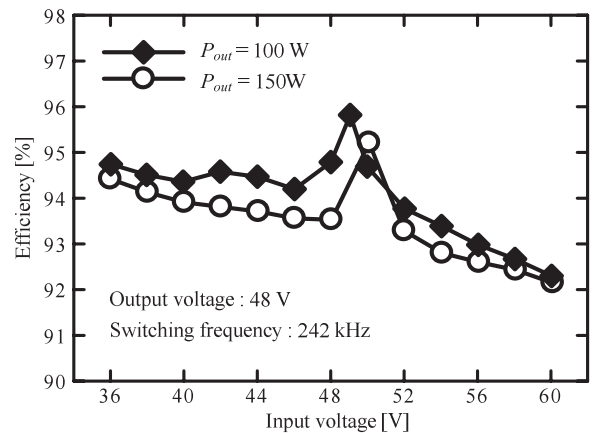


図 12 入力電圧変動に対する効率特性
Fig. 12. Characteristics of efficiency for the input voltage fluctuations.

48V 入力するときではなく、入力電圧 49V のときに得られている理由は、提案回路においては基準電圧モードのとき最高効率が得られるが、図 11 で示したように負荷 100W、入力電圧が 48V の場合、出力電圧が約 1.5V 低下する。このために、基準電圧モードで出力電圧を 48V に制御した場合の入力電圧が 49V となるためである。負荷 150W の場合はさらにメイン回路の電圧が低下するため最高効率は入力電圧 50V のときとなる。なお、提案回路は入力電圧と出力電圧に近い領域で、ハーフブリッジコンバータ単体の効率と極めて近い効率が得られることから、負荷変動があっても、従来回路に比べ高い効率が得られる。

図 13 に負荷 100W において昇圧時、降圧時におけるハーフブリッジコンバータのトランス入力電流とスイッチ S_{m2} の端子電圧を示す。結果よりどちらの場合においても ZCS が達成されている。なお、電流波形については電流プローブのインダクタンス成分による若干のスイッチングタイミングのずれが発生していることを付記しておく。

〈5・3〉実験結果の解析 図 14 に実験結果の損失解析結果を示す。損失解析はデータシートによりスイッチング

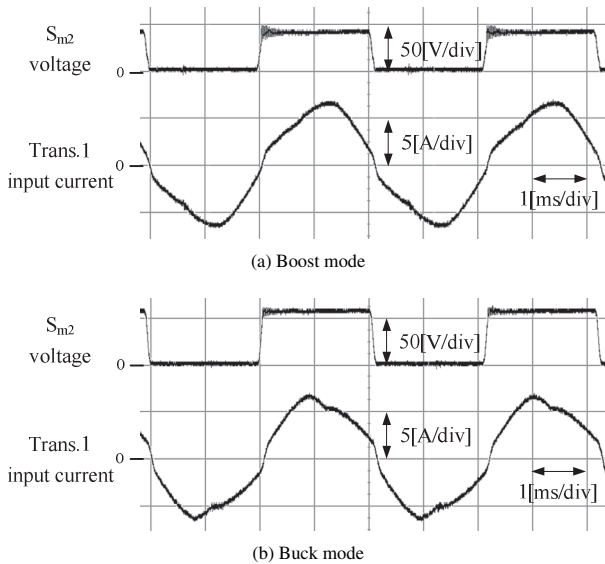


図 13 ゼロ電流スイッチング動作 (負荷: 100 W)

Fig. 13. Zero current switching (Load: 100 W).

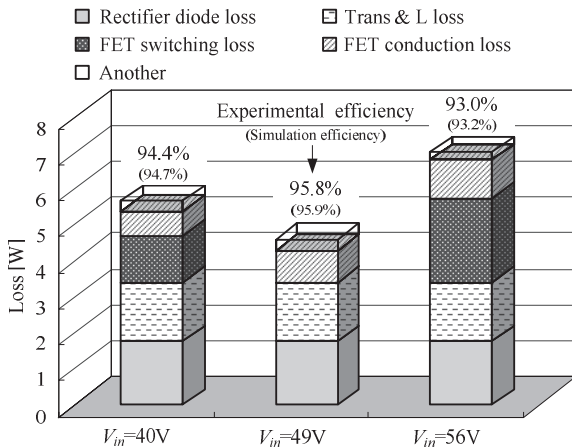


図 14 実験条件による損失解析結果 (負荷 100 W)

Fig. 14. Loss analysis of experimental result (Load 100 W).

損失と導通損失をスイッチング毎に積算した。また、トランスの損失は表皮効果を加味した銅損とコアのデータシートより得た鉄損を用いて計算を行った。実験結果と損失解析結果は効率において約 0.2% 以下の誤差であり、よく一致していることから、解析方法の妥当性が確認できる。結果より、昇降圧モードにおいて補助回路のスイッチング損失が増加しており、トランスと整流ダイオードによる損失が支配的である。よって、さらに効率を向上させるには、トランスとダイオード整流器を低損失化しなくてはならない。

6. まとめ

本論文では、高効率な絶縁形 DC/DC コンバータを実現することを目的として、入力電圧と出力電圧の差分電圧に注目し、直列補償方式により差分電圧のみを補助回路で変換する絶縁形 DC/DC コンバータを提案した。また、簡易

等価回路を用いた回路解析を行い、それを元に提案回路の動作モードとフローチャートを用いて最適な設計手法を明らかにした。

実験では、直列補償による提案回路の基本動作を確認し、入力電圧特性の検証を行った。その結果、提案回路では共振形ハーフブリッジコンバータの出力電圧に対して補助回路で電圧を重ねることで、共振形コンバータの ZCS を維持したまま出力電圧を制御できることを確認した。また、効率においては、基準電圧付近 (入出力電圧: 49 V to 48 V, 負荷: 100 W) において最高効率 95.8% を達成し、昇降圧動作においても良好な結果を得た。さらに、損失解析を行いトランスと整流ダイオードの損失が支配的であることを確認した。

以上のことから、提案方式および提案回路の有用性を確認した。今後の課題として、補助回路の単純化やトランスの共通化などが挙げられる。

(平成 21 年 3 月 30 日受付, 平成 21 年 6 月 24 日再受付)

文 献

- (1) M. Takagi, K. Shimizu, and T. Zaitzu: "Ultra High Efficiency of 95% for DC/DC Converter—Considering Theoretical Limitation of Efficiency", Applied Power Electronics Conference and Exposition 2002, Seventeenth Annual IEEE Volume 2, pp.735–741 (2002)
- (2) Ming Xu and F.C Lee: "General concepts for high-efficiency high-frequency 48 V DC/DC converter", Power Electronics Specialist Conference 2003, 2003 IEEE 34th Annual Volume 1, pp.156–162 (2003)
- (3) P. Alou, J. Oliver, J.A. Cobos, O. Garcia, and J. Ueda: "Buck + Half Bridge ($d = 50\%$) Topology Applied to very Low Voltage Power Converters", Applied Power Electronics Conference and Exposition 2001, Sixteenth Annual IEEE Volume 2, pp.715–721 (2001)
- (4) S. Muroyama, T. Matsushima, and N. Murakami: "Trends of Power Supply System Technologies for Telecommunications and Data Communications Systems", The Communication Society, Transactions of the Institute of Electronics, Information and Communication Engineers B, Vol.J84-B, No.5, pp.829–839 (2001)
- (5) P. Alou, J.A. Cobos, J. Ueda, M. Rascon, and E de la Cruz: "Design of a low output voltage DC/DC Converter for Telecom application with a new scheme for Self-Driven Synchronous Rectification", Applied Power Electronics Conference and Exposition 1999, Fourteenth Annual Volume 2, pp.866–872 (1999)
- (6) H. Igarashi and H. Akagi: "System Configurations and Operating Performance of a Dynamic Voltage Restorer", IEEJ, Vol.123-D, No.9, pp.1021–1028 (2003) (in Japanese)
五十嵐浩明・赤木泰文:「瞬時電圧低下補償装置のシステム構成と運転特性」, 電学論 D, **123**, 9, pp.1021–1028 (2003)
- (7) T. Jimichi, H. Fujita, and H. Akagi: "Experimental Verification of a Dynamic Voltage Restorer Capable of Significantly Reducing an Energy-Storage Element", IEEJ, Vol.125-D, No.12, pp.1153–1160 (2005) (in Japanese)
地道拓志・藤田英明・赤木泰文:「エネルギー蓄積要素を大幅に低減できる瞬時電圧低下補償装置の実験的検討」, 電学論 D, **125**, 12, pp.1153–1160 (2005)
- (8) G. Guidi, T.M. Undeland, Y. Hori: "An Interface Converter with Reduced VA Ratings for Battery-Supercapacitor Mixed Systems", Power Conversion Conference - Nagoya 2007, pp.936–941 (2007)
- (9) J.-P. Lee, B.-D. Min, D.-W. Yoo, T.-J. Kim, and J.-Y. Yoo: "A new topology for PV DC/DC converter with high efficiency under wide load range", Power Electronics and Applications 2007 European Conference, pp.1–6 (2007)
- (10) S. Miyawaki, J. Itoh, and K. Iwaya: "Optimum design for a High Efficiency Isolated DC/DC Converter Using a Series Compensation", PE-09-39, PSE-09-47, SPC-09-81 (2009) (in Japanese)
宮脇 慧・伊東淳一・岩谷一生:「直列補償方式を用いた高効率絶縁形 DC/DC コンバータの最適設計」, 電力技術/電力系統技術/半導体電力変換合同研究会, PE-09-39, PSE-09-47, SPC-09-81 (2009)

-
- (11) T. Fujii and J. Itoh: "Circuit Configuration and Control Method of a Difference Voltage Control for Non-Isolated Buck-Boost DC/DC Converter Circuits", SPC-07-126, LD-07-53 (2007) (in Japanese)
藤井崇史・伊東淳一:「極性反転チョッパを用いた差分電圧制御による昇降圧形 DC-DC コンバータ」, 半導体電力変換/リニアドライブ合同研究会, SPC-07-126, LD-07-53 (2007)

宮 脇 慧 (学生員) 1985 年 7 月 6 日生。2008 年 3 月長岡技術科学大学卒業。同年 4 月同大学大学院工学研究科修士課程電気電子情報工学専攻に進学。主に電力変換回路に関する研究に従事。



伊 東 淳 一 (正員) 1972 年 1 月 6 日生。1996 年 3 月長岡技術科学大学大学院工学研究科修士課程修了。同年 4 月, 富士電機 (株) 入社。2004 年 4 月長岡技術科学大学電気系准教授。現在に至る。主に電力変換回路, 電動機制御の研究に従事。博士 (工学) (長岡技術科学大学)。2007 年第 63 回電気学術振興賞進歩賞受賞。IEEE 会員。



岩 谷 一 生 (正員) 1977 年 9 月 19 日生。2002 年 3 月長岡技術科学大学大学院工学研究科修士課程修了。2005 年 4 月デンセイ・ラムダ (株) 入社。2006 年 3 月長岡技術科学大学大学院工学研究科博士課程修了。現在, TDK ラムダ (株) 勤務。スイッチング電源の開発に従事。博士 (工学)。

