

電流共振形ハーフブリッジコンバータの 効率特性における最適設計法

宮脇 慧* 伊東 淳一 (長岡技術科学大学)
岩谷 一生 (TDK ラムダ (株))

Optimization Design Procedure in the Efficiency Characteristics for a Current Resonant type Half-bridge Converter

Satoshi Miyawaki*, Jun-ichi Itoh (Nagaoka University of Technology)
Kazuki Iwaya (TDK-Lambda, Ltd.)

This paper proposes optimization design procedure of resonant type half bridge converter for high efficiency isolated DC/DC converter using series compensation. Optimization design procedure is based on the loss calculation. The relation between the loss element and the efficiency characteristics was clarified. The loss analysis method based on the parameters of circuit element is formulated. This analysis results agrees well with experimental results. In addition, the highest efficiency 96.8% is obtained by half-bridge converter. Finally, Optimization design procedure in the efficiency was clarified by using a design procedure flowchart.

キーワード : DC/DC コンバータ, 絶縁形コンバータ, 共振形コンバータ, 直列電圧補償, 最適設計, 電流共振

(Keywords, DC/DC converter, Isolated converter, Resonant converter, Series voltage compensation, Optimization design, Current resonance)

1. はじめに

近年, 様々な電子機器に用いられるマイクロプロセッサの電源が低電圧大電流化しており, さらに負荷の変動に対して高速な応答が求められている。このため, 交流を直接低電圧大電流に変換するのではなく, 一度直流の中間バス電圧に変換してから負荷の直近で更に低電圧大電流に変換する分散化電源システムが用いられている。

一方, 通信技術の発達に伴い, スイッチ, ルータなどを用いた基幹系通信や移動体通信基地局の電源システムにおいて, DC 48 V に対応した絶縁形 DC/DC コンバータの需要が増加している⁽¹⁾⁻⁽⁴⁾。通信基幹網の増大により, これらの変換器には更なる高効率化や小型化が求められている。

高効率な絶縁形 DC/DC コンバータの回路方式としては電流共振形ハーフブリッジコンバータが有力である。これは, トランスの漏れインダクタンスと DC リンクのコンデンサによる共振を利用してゼロ電流スイッチング (以下, ZCS) を実現することでスイッチング損失をゼロにし, 少ない部品点数で高効率を達成できる。

しかし, 最適条件下で制御する場合, 共振周波数に合わせてスイッチングを行うため, 出力電圧を制御できる範囲に制限がある。このため, 一般には共振形ハーフブリッジコンバータはデューティを 50% 固定で動作させ, 降圧チョップなどの電圧制御用コンバータと組み合わせて使用され

る⁽¹⁾⁽²⁾。この方式では, ハーフブリッジコンバータは制御せず, 電圧制御用コンバータのみを制御するだけで, 容易に絶縁と電圧制御を達成することができる。しかし, この構成による DC/DC コンバータにおいては全エネルギーが 2 回コンバータを経由するため損失の増加が懸念される。

これに対して, 筆者らはこれまで, 補助回路により入力電圧の変動分のみを直列補償することで出力電圧を制御する絶縁形 DC/DC コンバータを提案している⁽⁵⁾⁻⁽⁷⁾。提案回路では共振形コンバータの高効率を維持したまま出力電圧を制御できる利点がある。また, 提案方式は入力電圧の変動幅が小さい領域で補助回路の変換容量が小さくなるため, 動作時間の大部分において高効率を得ることができる。その結果, 変換器で発生する損失の低減を実現できる。

本論文では, 絶縁形コンバータとして広く用いられている電流共振形ハーフブリッジコンバータの最適設計法を提案する。最適設計は, 損失解析をベースに損失要素と効率特性の関係を明らかにすることで行う。ここでは, 共振形ハーフブリッジコンバータで発生する損失要素を明らかにしてその損失を定式化し, 計算により回路で発生する損失を求めた。そして, 実機実験を行い, 式から算出した計算結果と実験結果が一致することを確認した。これより, 損失解析をベースにした設計が可能であることを確認した。最後に, 仕様により設定された効率特性を満たす設計指針をフローチャートによりまとめたので報告する。

2. 原理

(2-1) 共振形ハーフブリッジコンバータ

図1に本論文での解析対象とする電流共振形ハーフブリッジコンバータを示す。これは、トランスの漏れインダクタンス： L とハーフブリッジのコンデンサ： C による直列共振を利用することでZCSを実現できる。このとき、回路の共振周波数（スイッチング周波数）は(1)式で決まり、回路には正弦波状の共振電流が流れる。

$$f = \frac{1}{2\pi\sqrt{LC}} \dots\dots\dots(1)$$

しかし、最適条件下では、回路の共振周波数に合わせて常にデューティ 50%でスイッチングするため、出力電圧の制御範囲に制限が発生する問題がある。この問題を解決するため、下記のような回路方式が提案されている。

(2-2) 従来回路

図2(a)に共振形ハーフブリッジコンバータを用いた従来回路を示す。従来回路は共振形コンバータの前段に降圧チョップを接続した構成である。入力電圧の変動は初段の降圧チョップで一定に制御し、その後、後段の共振形ハーフブリッジコンバータで絶縁し、出力に一定の電圧を得る。

図2(b)に従来回路のエネルギーフローを示す。従来回路では、図に示すように変換する電位差にかかわらず全エネルギーを2回変換するため、コンバータにおける損失が大きくなる。このとき、共振形コンバータの効率を η_1 、降圧チョップの効率を η_2 とすれば、従来回路における全体効率： η_c は(2)式にて表される。

$$\eta_c = \eta_1\eta_2 \dots\dots\dots(2)$$

(2-3) 提案回路

図3(a)に直列補償を用いた提案回路を示す⁽⁷⁾。提案回路は、高効率な共振形ハーフブリッジコンバータをメイン回路とし、全電力を変換する。さらに、電圧制御をするための補助回路としてフルブリッジコンバータを用い、2つのトランスを用いて補助回路の出力電圧を直列に重畳して負荷に供給する電圧を制御する。この結果、提案回路では負荷に供給する電力のうち、目標とする出力電圧と入力電圧の差分のみを補助回路で変換する。したがって、電力の大部分は補助回路を通過しないため、損失の低減を実現できる。

図3(b)に提案回路のエネルギーフローを示す。提案回路では全電力を共振形コンバータで変換した後、電力の大部分を直接出力し、入力電圧の変動分のみを補助回路により直列補償する。このとき、負荷電力は直接出力される電力： P_0 と補助回路を経由する電力： P_3 に分離される。補助回路の効率を η_3 とすれば、提案回路における全体効率： η_p は(3)式にて表される。ただし、 $k=P_3/P_0$ である。

$$\eta_p = \eta_1 \frac{1+k\eta_3}{1+k} \dots\dots\dots(3)$$

したがって、(4)式のコンバータ効率を満足することができれば、提案方式による効率向上が期待できる。

$$\frac{1+k\eta_3}{1+k} > \eta_2 \dots\dots\dots(4)$$

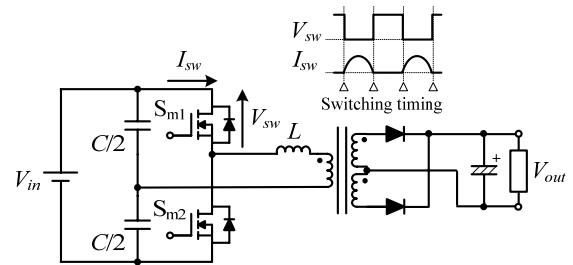
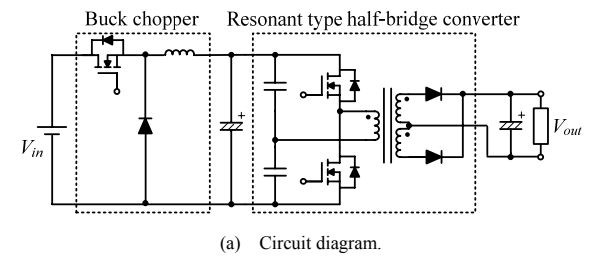
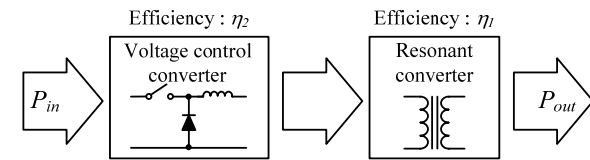


Fig. 1. Resonant type half-bridge converter.

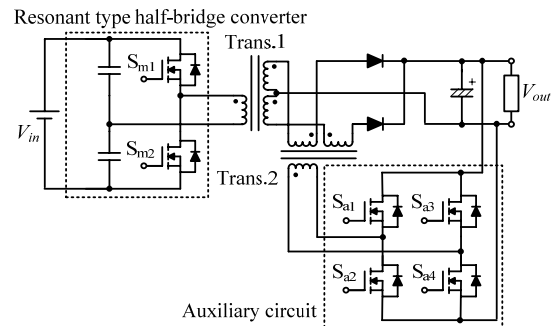


(a) Circuit diagram.

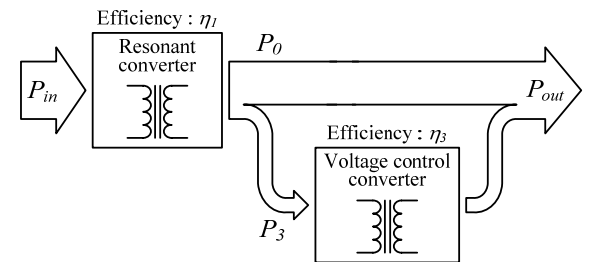


(b) Power flow diagram.

Fig. 2. Conventional circuit using a buck chopper and a resonant converter.



(a) Circuit diagram.



(b) Power flow diagram.

Fig. 3. The proposed circuit using series connection on secondary side⁽⁶⁾.

また、補助回路は目標電圧との差分電力のみを出力するため、補助回路は小容量の電力変換器で構成できる。ただし、周辺回路が増加するため、この方式は比較的電力が大きいほうが有利である。また、提案回路の効率はメイン回路の効率に依存するため、共振形ハーフブリッジコンバータの設計が特に重要となる。

3. 損失解析

〈3・1〉 損失の要素と負荷特性

共振形ハーフブリッジコンバータの損失解析を行う前に、回路で発生する損失を明らかにする。コンバータで発生する損失には様々なものがあるが、ここでは回路で発生する損失を3つの要素で表現する。出力電力： P_{out} を変数として、回路で発生する損失： P_{loss} を表現すると(5)式となる⁽⁸⁾。

$$P_{loss} = K_2 P_{out}^2 + K_1 P_{out} + K_0 \dots\dots\dots (5)$$

ただし、 K_2 、 K_1 、 K_0 は回路損失の発生要素で決まる定数である。また、回路の電圧は一定であり、 P_{out} は電流に比例すると仮定している。つまり、回路損失は電流の2乗に比例する項(K_2 項)、電流に比例する項(K_1 項)、電流に比例しない項(K_0 項)の3要素で表現できる。

図4(a)に出力電力と損失の特性図を示す。電流の2乗に比例する項は導通損失、電流に比例する項はスイッチング損失、電流に比例しない項はトランスの鉄損や無負荷損失を示している。(5)式を用いて変換器効率： η を求めると(6)式となる。ただし、 P_{in} は入力電力である。

$$\eta = \frac{P_{out}}{P_{in}} = \frac{P_{out}}{P_{out} + P_{loss}} = \frac{P_{out}}{K_2 P_{out}^2 + (1 + K_1) P_{out} + K_0} \dots\dots\dots (6)$$

図4(b)に回路の効率特性を示す。ただし、横軸を P_{out} 、縦軸を η としている。 P_{out} に対する効率最高点を求めするには極値を求めればよいので、(7)式の関係より効率が最高になる条件は(8)式となる。

$$\frac{d\eta}{dP_{out}} = 0 \dots\dots\dots (7)$$

$$\therefore K_2 P_{out}^2 = K_0 \dots\dots\dots (8)$$

つまり、電流の2乗に比例する損失と電流に比例しない損失が等しいときに最高効率が得られる。また、電流に比例する損失に関係なく P_{out} に対する最高効率点が決まる。したがって、回路損失を精度よく予想することができれば、効率特性を自由に設計することが可能となる。

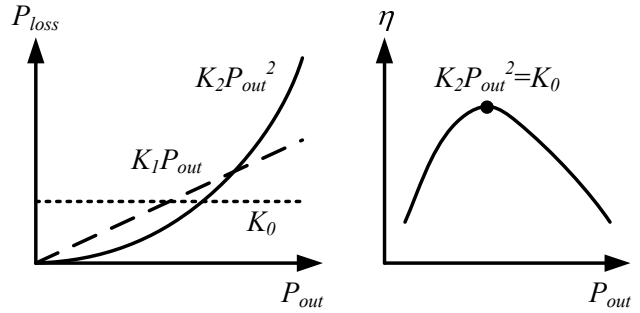
〈3・2〉 共振形ハーフブリッジコンバータの損失要素

図1に示した共振形ハーフブリッジコンバータの損失に注目すると、1次側FETと整流器(ここではFETによる同期整流を採用した)はZCSを達成するため、電流に比例する要素(K_1 項)は存在しない。したがって、回路の効率特性は、半導体素子や巻線抵抗、コンデンサの等価直列抵抗による電流の2乗に比例する要素(K_2 項)と、トランスの鉄損や無負荷損による電流に比例しない要素(K_0 項)のバランスによって決定される。

〈3・3〉 FET 損失

1次側FETによる損失は、全領域でZCSが達成されるとすると、素子のオン抵抗による導通損失のみである。FETには半周期ごとに正弦波状の電流が流れるため、素子のオン抵抗を $R_{on_FET}[\Omega]$ すると、1次側FET一個あたりで発生する損失： $P_{loss_FET}[\text{W}]$ は(9)式となる。

$$P_{loss_FET} = \frac{1}{2} \cdot \frac{\pi^2}{8} R_{on_FET} (2I_{in})^2 \dots\dots\dots (9)$$



(a) Loss characteristics. (b) Efficiency characteristics.

Fig. 4. Relation between the loss element and load characteristics.

ただし、式中の $\pi^2/8$ は正弦波平均値の2乗を積分したものを、正弦波の2乗を積分したものに变换する係数である。

2次側の同期整流器は1次側に同期してスイッチングするため、1次側FETと同じく導通損失のみである。素子のオン抵抗を $R_{on_rec}[\Omega]$ とすると、同期整流器のFET一個あたりで発生する損失： $P_{loss_rec}[\text{W}]$ は(10)式となる。

$$P_{loss_rec} = \frac{1}{2} \cdot \frac{\pi^2}{8} R_{on_rec} I_{out}^2 \dots\dots\dots (10)$$

〈3・4〉 トランス鉄損

トランスで発生する損失は、コアの磁束変化により発生する鉄損と巻線の抵抗成分による銅損に分離できる。まず、鉄損の計算方法を示す。鉄損は電圧の変化によりトランスに発生する磁束密度と、コアの特性によって決まる。

トランスに方形波を入力する場合、交流磁束密度： $B_{ac}[\text{T}]$ は(11)式で求めることができる。ただし、 N_1 はトランスの1次側巻数、 $f[\text{Hz}]$ はスイッチング周波数、 $A_c[\text{m}^2]$ はコアの実効断面積である。

$$B_{ac} = \frac{V_{in}/2}{2N_1 A_c \cdot 2f} \dots\dots\dots (11)$$

鉄損は、コアの材料によって決まるコアロス値—磁束密度特性のグラフを用い、磁束密度からコアロス値： $P_{cv}[\text{W}/\text{m}^3]$ を求める。したがって、トランスの鉄損： P_{trans_fe} は(12)式で求められる。ただし、 $V_e[\text{m}^3]$ はコアの実効体積である。

$$P_{trans_fe} = P_{cv} V_e \dots\dots\dots (12)$$

したがって、トランスの鉄損は電流に依存せず、コアの特性と入力電圧、スイッチング周波数で決まる固定損失である。

〈3・5〉 トランス銅損

トランスの銅損は表皮効果を考慮した巻線抵抗から求める。半径： $r[\text{m}]$ の銅線における表皮効果を考慮した等価的な断面積： $S[\text{m}^2]$ は(13)式となる。

$$S = \frac{1}{2} \{ r^2 - (r - \delta)^2 \} \pi \dots\dots\dots (13)$$

ただし、 $\delta[\text{m}]$ は導体表面からの浸透の深さで(14)式で求めることができる。ただし、 $\mu[\text{H}/\text{m}]$ は透磁率、 $\sigma[\text{m}]$ は銅の導電率である。

$$\delta = \sqrt{\frac{2}{\omega \mu \sigma}} \dots\dots\dots (14)$$

Table 1. Circuit parameters.

| Element | Symbol | Value |
|--------------------------------------|-----------------------|------------------------|
| Input voltage | V_{in} | 48 V |
| Output voltage | V_{out} | 12 V |
| Switching frequency | f | 210 kHz |
| Resonant capacitance | C | 0.1 μ F |
| Resonant inductance | L | 2.4 μ H |
| MOS-FET on-resistance | R_{on_FET} | 15 m Ω |
| Rectifier MOS-FET on-resistance | R_{on_rec} | 4 m Ω |
| Transformer core material | PC95 (TDK) | |
| Core effective cross-section | A_c | 134 mm ² |
| Core effective volume | V_e | 4658 mm ³ |
| Primary wire turns | N_1 | 2 or 4 |
| Secondary wire turns | N_2 | 1 or 2 |
| Primary wire resistance | R_{N1} | 5.0 or 17.7 m Ω |
| Secondary wire resistance | R_{N2} | 1.8 or 5.0 m Ω |
| Wire resistance of L | $R_{L_resonant}$ | 17.7 m Ω |
| Resonant capacitance ESR | $R_{C_resonant}$ | 12 m Ω |
| Output capacitance ESR | R_{C_out} | 9 m Ω |
| Primary interconnection resistance | $R_{wire_primary}$ | 3.8 m Ω |
| Secondary interconnection resistance | $R_{wire_secondary}$ | 3.8 m Ω |

これより、表皮効果を考慮した等価的な銅線の抵抗値： $R_{skin_effect}[\Omega]$ は(15)式で求められる。ただし、 $l[m]$ は銅線の長さである。

$$R_{skin_effect} = \frac{1}{\sigma} \cdot \frac{l}{S} \dots\dots\dots(15)$$

トランス銅損は1次側、2次側それぞれの巻線の抵抗で求められるため、表皮効果を考慮した1次側巻線抵抗を $R_{N1}[\Omega]$ 、2次側巻線抵抗を $R_{N2}[\Omega]$ とすると、1次側巻線の損失： $P_{loss_N1}[W]$ と2次側巻線の損失： P_{loss_N2} は(16)式と(17)式で求められる。

$$P_{loss_N1} = \frac{\pi^2}{8} R_{N1} (2I_{in})^2 \dots\dots\dots(16)$$

$$P_{loss_N2} = \frac{\pi^2}{8} R_{N2} I_{out}^2 \dots\dots\dots(17)$$

〈3・6〉 コンデンサ損失

共振形ハーフブリッジコンバータには、ブリッジを構成する共振コンデンサと出力の平滑コンデンサがある。コンデンサの損失は、コンデンサの等価直列抵抗とコンデンサを充放電する電流から求められる。共振コンデンサ一個あたりにはトランスの入力に流れる共振電流の半分が流れるので、共振コンデンサの等価直列抵抗を $R_{C_resonant}[\Omega]$ とすると、発生する損失： $P_{loss_C_resonant}[W]$ は(18)式となる。

$$P_{loss_C_resonant} = \frac{\pi^2}{8} R_{C_resonant} I_{in}^2 \dots\dots\dots(18)$$

出力コンデンサに充放電される電流は、正弦波の平均値をゼロとして充放電される。出力コンデンサの等価直列抵抗を $R_{C_out}[\Omega]$ とすると、発生する損失： $P_{loss_C_out}$ は(19)式となる。

$$P_{loss_C_out} = \left(\frac{\pi^2}{8} - 1 \right) R_{C_out} I_{out}^2 \dots\dots\dots(19)$$

ただし、式中の係数 $(\pi^2/8-1)$ は正弦波の平均値をゼロとして充放電した場合に、その2乗の積分を正弦波の平均値の2乗から求める係数である。

〈3・7〉 共振インダクタ損失

作成したトランスの漏れインダクタンスだけでは、十分なインダクタンス値を得られないため、共振用のインダクタンスをトランスに直列に接続している。インダクタンスの損失はトランスと同様に、銅損と鉄損に分離できる。銅損は表皮効果を考慮した抵抗値から求められる。鉄損はコアにギャップを入れて作成した。ギャップありのコアの交流磁束密度： $B_{ac}[T]$ は(20)式で求められる。

$$B_{ac} = \frac{\mu_0 N \frac{\Delta l}{2}}{l_g + \frac{MLT}{\mu_m}} \dots\dots\dots(20)$$

ただし、 $\Delta l[A]$ はインダクタに流れる電流の変化量、 $l_g[m]$ はギャップ長、 $MLT[m]$ は最短磁路長、 $\mu_m[H/m]$ はコア材の比透磁率である。コアの磁束密度が算出できれば、トランスの鉄損と同様に、コアロス値と実効体積から鉄損を求めればよい。

4. 実験結果と計算結果の比較検討

損失計算の妥当性を検証するため、実機実験と計算結果の比較検討を行った。図1に示す共振形ハーフブリッジコンバータを対象とし、回路パラメータは表1に示す。実験では、トランス巻数を $N_1 : N_2 = 2 : 1$ と $N_1 : N_2 = 4 : 2$ に変更して実験を行った。計算には、3章で示した計算式を用いている。ただし、スイッチングデューティは50%一定であり、負荷増加とともに出力電圧が低下するため、計算には実験により測定した電流値を用いている。また、無負荷時にも損失が発生するため、無負荷時の損失を測定して加算している。これについては後述する。

図5に実機実験と損失計算による負荷効率特性を比較検討した結果を示す。結果より、トランスの巻数を変化した場合でも、実験値と計算値はほぼ全域で一致しており、精度の高い損失予測ができることを示している。また、トランス巻数を $N_1 : N_2 = 4 : 2$ とした場合、最高効率96.8%、負荷200Wで94%以上の高い効率が得られている。

トランス巻数を $N_1 : N_2 = 4 : 2$ とした場合、トランスの磁束密度が大きく、負荷に依存しない損失要素が大きくなるため、軽負荷での特性が良くない。しかし、巻数減少により、トランス銅損が低減されるため、負荷の2乗に比例する損失要素が小さくなり、重負荷での特性が良くなる事が確認できる。

一方、トランス巻数を $N_1 : N_2 = 4 : 2$ とした場合、トランスの磁束密度が小さくなるため、軽負荷での特性が良くなる。しかし、巻数増加により、トランス銅損が増加するため、重負荷での特性が良くないことが確認できる。

図6に図5の計算結果の分離を示す。ただし、縦軸は各負荷における全損失中の割合である。予想通り、トランス巻数を $N_1 : N_2 = 2 : 1$ とした場合、軽負荷ではトランスの鉄損が大きな割合を占めている。一方、トランス巻数を $N_1 :$

$N_2 = 4 : 2$ とした場合、重負荷でトランス銅損が大きな割合を占めていることが確認できる。

図7にトランス巻数を $N_1 : N_2 = 4 : 2$ とした場合のハーフブリッジコンバータのトランス入力電流とスイッチ S_{m2} の端子電圧の波形を示す。波形より、FETではZCSが達成されていることが確認できる。

5. 無負荷時の損失

無負荷時に発生する損失について検討した。無負荷時にはトランスの励磁電流による導通損失とトランス鉄損だけではなく、スイッチング損失が発生している。これは、共振形コンバータにおいては、軽負荷で力率が悪く、ZCSを達成できないためである。負荷が増加すると、力率は改善されるが、同時に電流値が増加するため、負荷に関係なくほぼ一定のスイッチング損失が発生する。したがって、負荷特性上では固定値の損失としてみる事ができる。

図8に無負荷時における損失を分離した結果を示す。スイッチング損失は、スイッチング時の電圧、電流とスイッチング時間を測定して求めた。導通損失は無負荷時の回路電流から計算式を用いて求めた。結果より、実測値(1.12 W)と計算値(0.98 W)は誤差15%であり、ある程度的一致をみることができる。誤差の要因は、スイッチングリップルを考慮していないためであるため、今後検討する予定である。

6. 最適設計指針

〈6-1〉 基本方針と設計仕様

図9に損失解析をベースにした最適設計の手順をフローチャートで示す。ここでは、3章で示した効率最高点と定格電力における効率に注目した。図中に示すような、設計仕様を入力として与え、図に示す手順で設計を行うことで、仕様にあわせた効率特性を得ることができる。

入力となる設計仕様は、最高効率： η_{max} と効率最高点における負荷： $P_{\eta_{max}}$ 、定格電力： P_{rating} と定格における効率： η_{rating} 、また、参考値としての回路体積 (*Volume*)、入力電圧： V_{in} と出力電圧： V_{out} からなる。

設計手順は、まず目標とする効率特性を η_{max} 、 $P_{\eta_{max}}$ 、 η_{rating} 、 P_{rating} の4項目から設定し、3章で示した損失係数 (K_2 、 K_0) に対して目標となる効率特性を得られる範囲を求め、その初期値を設定する。そして、共振周波数： f と入出力電圧から素子を選定し、それが実現可能かどうかを判定する。実現不可能な場合は、 K_2 、 K_0 を変更して実現可能な条件となるような設計値を求める。

〈6-2〉 損失係数の導出

共振形ハーフブリッジコンバータにおいては、全領域でZCSが達成できるとすると、スイッチング損失は存在しないため、(5)式は(21)式のように簡略化できる。

$$P_{loss} = K_2 P_{out}^2 + K_0 \dots \dots \dots (21)$$

これより、 η_{max} と $P_{\eta_{max}}$ を用いて、効率最高点での損失： P_{loss_max} の許容条件を(6)式より求めると(22)式となる。

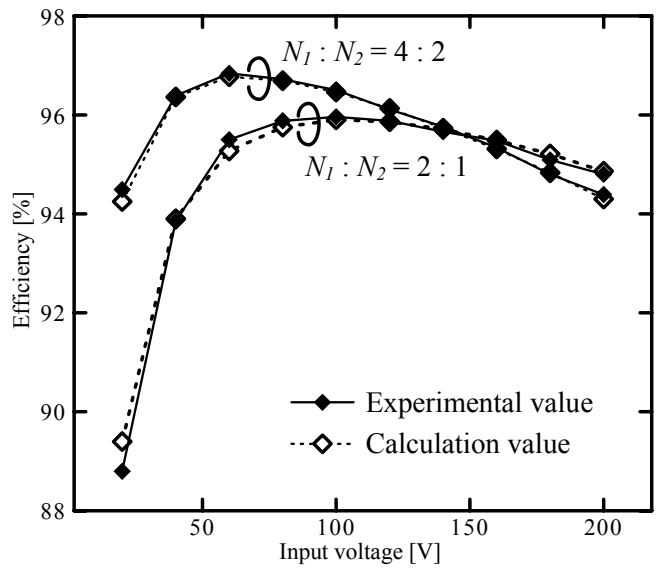
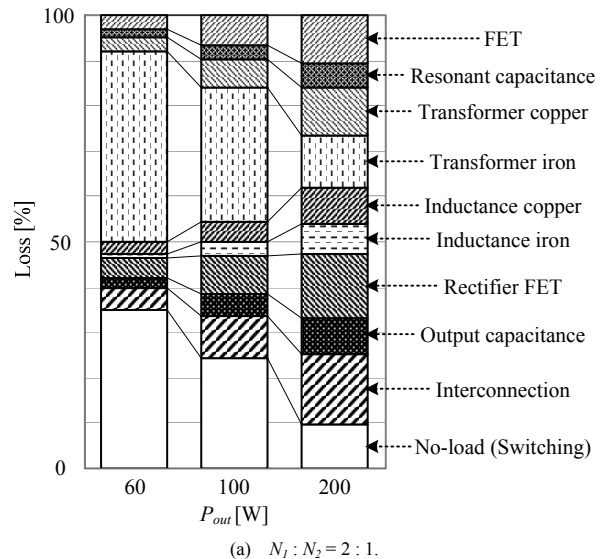
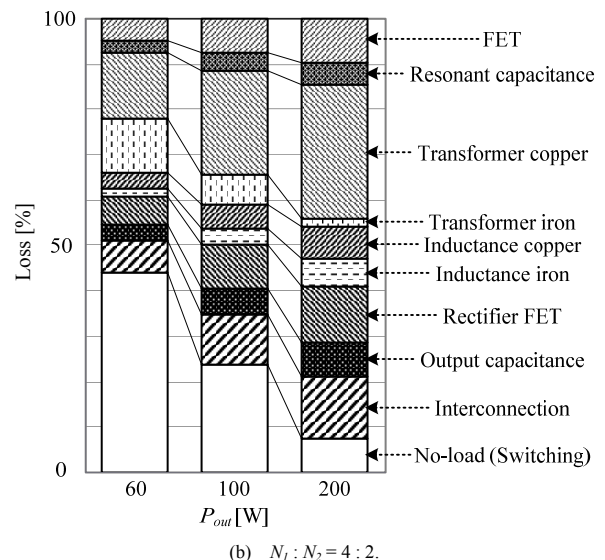


Fig. 5. Comparison between the experimental results and the calculation result.



(a) $N_1 : N_2 = 2 : 1$.



(b) $N_1 : N_2 = 4 : 2$.

Fig. 6. Loss separation results by calculation.

$$P_{loss_max} \leq \left(\frac{1}{\eta_{max}} - 1 \right) P_{\eta_{max}} = K_2 P_{\eta_{max}}^2 + K_0 \dots\dots\dots (22)$$

効率最高点となる条件は(8)式であるため、これを用いて損失係数： K_2 、 K_0 の条件を求めると(23)、(24)式となる。

$$K_2 \leq \left(\frac{1}{\eta_{max}} - 1 \right) \frac{1}{2P_{\eta_{max}}} \dots\dots\dots (23)$$

$$K_0 \leq \left(\frac{1}{\eta_{max}} - 1 \right) \frac{P_{\eta_{max}}}{2} \dots\dots\dots (24)$$

図9のフローチャートにおいては、まず(23)、(24)式を用いて K_2 、 K_0 の上限値を設定し、初期値を決める。

次に、定格電力： P_{rating} と定格における効率： η_{rating} を満たすかどうかを判定し、満たさない場合は K_2 、 K_0 を変更して再度条件判定を行う。定格における効率の条件判定には(25)式を用いる。なお、(25)式は(6)式と(21)式から求められる。

$$\eta_{rating} \leq \frac{P_{rating}}{K_2 P_{rating}^2 + P_{rating} + K_0} \dots\dots\dots (25)$$

(25)式を満たす K_2 、 K_0 が求められれば、共振周波数： f と入出力電圧から素子の選定を行う。

6. まとめ

本論文では、直列補償方式を用いた絶縁形DC/DCコンバータの高効率化を目的として、メイン回路である共振形ハーフブリッジコンバータの最適設計を行った。最適設計は、損失解析をベースに行い、損失要素と効率特性の関係を明らかにした。そして、共振形ハーフブリッジコンバータで発生する損失要素を明らかにし、その損失を定式化した。

実機実験では、計算による効率特性と実験による効率特性が全負荷領域でほぼ完全に一致することを確認した。これより、損失解析をベースに、仕様にあわせた設計が可能であることを確認した。また、トランス巻数を $N_1 : N_2 = 4 : 2$ とした場合、最高効率96.8%、負荷200Wで94%以上の高い効率を得られている。

最後に、仕様により設定された効率特性を満たす設計指針を損失要素と効率特性の関係からフローチャートによりまとめた。

文 献

- (1) M. Takagi, K. Shimizu, T. Zaitzu : "Ultra High Efficiency of 95% for DC/DC Converter – Considering Theoretical Limitation of Efficiency", APEC 2002, Seventeenth Annual IEEE vol.2, pp735-741 (2002)
- (2) P. Alou, J. Oliver, J. A.Cobos, O. Garcia, J. Ueda "Buck + Half Bridge (d = 50%) Topology Applied to very Low Voltage Power Converters", APEC 2001, Sixteenth Annual IEEE Volume 2, pp715-721 (2001).
- (3) Ming Xu, F.C Lee : "General Concepts for High-Efficiency High-Frequency 48V DC/DC Converter", PESC '03, 2003 IEEE 34th Annual Volume1, pp156-162, June (2003).
- (4) S. Muroyama, T. Matsushima, N. Murakami : "Trends of Power Supply System Technologies for Telecommunications and Data Communications Systems", The Communication Society, Transactions of the Institute of Electronics, Information and Communication Engineers B, Vol.J84-B, No.5, pp.829-839 (2001)
- (5) 宮脇 慧, 伊東 淳一, 岩谷 一生 : 「直列補償方式を用いた高効率絶縁形DC/DCコンバータ」, 電学論D, Vol.130, No.1, pp.43-50 (2010)

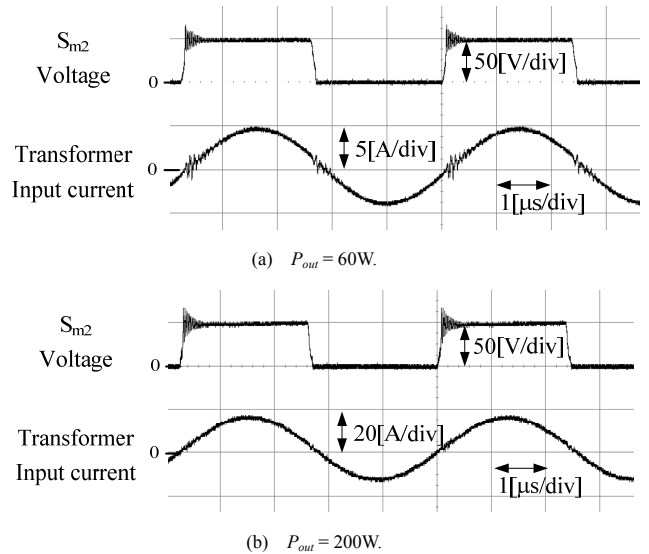


Fig. 7. Input current of the transformer and the terminal voltage S_{m2} .

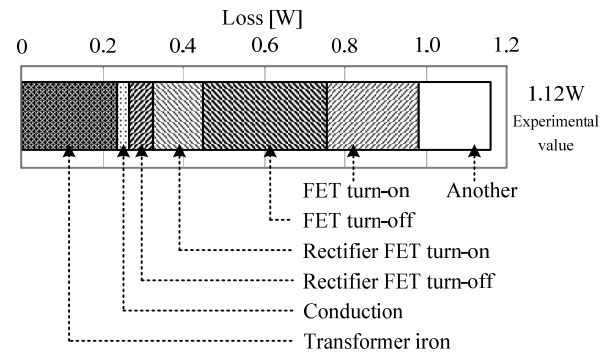


Fig. 8. Loss separation at no-load.

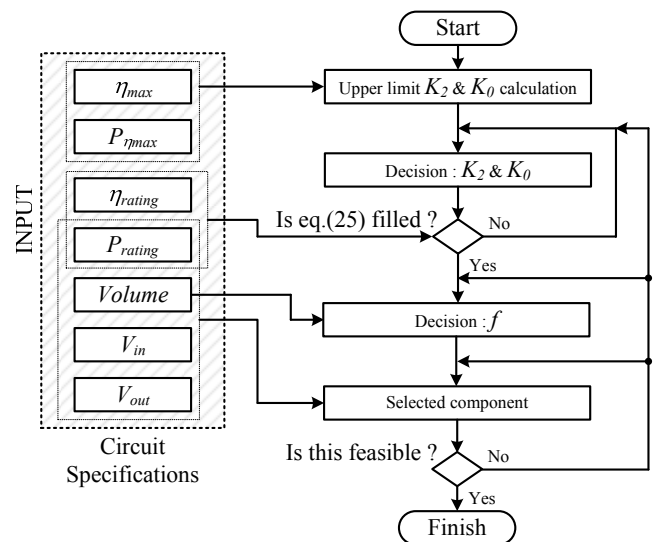


Fig. 9. Design procedure flowchart.

- (6) 宮脇 慧, 伊東 淳一, 岩谷 一生 : 「出力側に直列補償方式を用いた高効率絶縁形DC/DCコンバータの最適設計」, 平成22年産業応用部門大会, 1-127, pp.I-599-604 (2010)
- (7) 藤井 崇史, 伊東 淳一 : 「直列補償方式による非絶縁昇降圧形DC/DCコンバータ」, 電学論D, Vol.130, No.1, pp.18-25 (2010)
- (8) Wm. T. McLyman, *Transformer and inductor design handbook*, Marcel Dekker Inc. (1988).