

系統連系システムにおける高速電流制御の安定性に関する検証

渋谷 貴之* 春名 順之介 伊東 淳一 (長岡技術科学大学)

An Evaluation of Stability for High Response Current Control Regarding Grid Connected Systems

Takayuki Shibuya*, Junnosuke Haruna, Jun-ichi Itoh, (Nagaoka University of Technology)

In this paper, a current control for grid connected system was evaluated in terms of stability. The grid connected system consist a source of DC voltage, a voltage source inverter and LCL filter. The current control that is designed based deadbeat control is introduced a stabilized gain. This controller is packaged in FPGA.

In the pole assignment of this system, the system poles are moved to a stability field with the stabilized gain. In the simulation, stability gain is designed 0.8. Output current and capacitor voltage can avoid divergence phenomenon. And stability gain is designed 0.3. Current reference changed from 5A to 10A. An overshoot is suppressed 1.50A and a Setting time is become 1/3. In the Experiment, stability gain is designed 0.5. An overshoot is suppressed 0.25A and a Setting time is become 1/2 As a result, the effectiveness of the stabilized gain in the current controller of the grid connected system was confirmed.

キーワード：デッドビート制御，インバータ，安定性
(Deadbeat control, inverter, stability)

1. はじめに

近年，地球温暖化防止の観点から，太陽光発電が一般家庭に普及しつつある。太陽光発電により得られる電力は直流であるため，直流から交流へ変換するためのインバータが必要となる。また，商用系統と連系するため，スイッチングによる高調波が系統へ与える影響は無視することができない。高調波成分を抑制するために，インバータ出力と系統の間にフィルタを接続するのが一般的である。

インバータで交流系統に連系するには，インバータから注入する電流の制御が必須である。この電流制御は高調波成分を抑制するため，高い周波数応答が要求される。そこで近年，DSP や FPGA の性能向上により，系統連系システムに高速デジタル制御を適用する研究が盛んに行われている⁽¹⁾⁽²⁾。電流制御として最も良く使用されるのは比例ゲインと積分器から構成される PI 制御である。しかし，PI 制御のゲイン調整は容易であるが，限界応答を追求すると，オーバーシュート等の問題が生じる。一方，デジタル制御系では，1 サンプルで目標値に追従できるデッドビート制御が限界応答制御として知られている。近年，特に FPGA の発展により非常に高速で制御することが可能になっている⁽³⁾⁻⁽⁶⁾。

系統連系システムでは系統に様々な負荷が接続されているため，すべてをモデリングすることは困難である。また，負荷モデルは各需要家の電力消費状況によって常に変化する。さらに，複数台インバータが並列に接続された場合，互いの制御が干渉して，不安定現象を引き起こすことが懸

念される。デッドビート制御は制御対象のモデルがわからない場合や大きな誤差がある場合，応答が高速すぎて不安定になる恐れがある。PI 制御の場合，比例ゲインを下げることで安定化できるが，デッドビート制御を適用して不安定になったときに，それを簡単に安定化する手法についての検討は少ないように思われる。

本論文では，太陽光連系インバータを対象として，制御対象を 1 サンプル後に指令値へ追従させるデッドビート制御をベースとした高速デジタル電流制御を検討する。特に，実装において制御部をハードウェアである FPGA により構成することで，制御遅れを小さくし，高速化する。この方式は安定化ゲインを調整することにより，フィルタ定数などのハードウェアの変更なしにシステムを安定化できる。本論文では，デッドビート制御をベースとして，制御対象の変化に応じて極配置を算出することで，システムが不安定になる状況について解析を行う。さらに，極配置を安定領域に移動させるために，安定化ゲインを導入し，簡単な方法で安定化させることができることを示す。また，安定化ゲインがシステムへの与える影響として，安定性と応答性について検討する。最後に実験より提案方式の妥当性について検証する。

2. 系統連系用システムの回路構成

図 1 に本論文で対象とする系統連系システムの回路構成を示す。本システムは，単相インバータ回路とスイッチング周波数成分を抑制する LC フィルタから構成される。入力

電圧 E_{dc} は太陽光パネルになるが、ここでは簡単のため、直流電圧源とする。LCフィルタの出力は系統連結インダクタ L_2 を通して系統へ接続する。

図 1(b) にシステムの制御ブロック図を示す。ここでは検出センサの数を最小限にする観点から、制御系のフィードバック信号はフィルタリアクトル L_1 の電流 I_{L1} および、コンデンサ C_1 の両端電圧 V_c のみとする。電流制御方式には 1 制御周期にて目標値に追従できるデッドビート制御を適用することで力率悪化を防止する。表 1 は実験で使用したシステムパラメータであり、ここでは 1kW 程度のパワーコンディショナを想定する。

3. 高速電流制御法

(3-1) 高速デジタル制御の設計

本制御はインダクタ電流 I_{L1} を制御対象としており、1 サンプル後に指令値へ制御対象を追従させるデッドビート制御を適用する。デッドビート制御を行うため、インダクタ電流 I_{L1} 、コンデンサ電圧 V_c 、系統電圧 V_s を検出する。ここで、 V_s は電流指令の位相を作成する PLL に用いる。まずデッドビート制御器について検討する。

図 1(a) より、インダクタ電流 I_{L1} の微分値 \dot{I}_{L1} は、インバータの出力電圧 V_{inv} とコンデンサ電圧 V_c より(1)式で求められる。

$$\dot{I}_{L1} = \frac{di}{dt} = \frac{V_{inv} - V_c}{L_1} \dots\dots\dots(1)$$

(1)式より、 I_{L1} がサンプリング点間で一定であると仮定すると、次のサンプリング時のインダクタ電流 $I_{L1}(k+1)$ は(2)式で表される。

$$I_{L1}(k+1) = I_{L1}(k) + \dot{I}_{L1}T \\ = I_{L1}(k) + \frac{V_{inv}(k) - V_c(k)}{L_1} T \dots\dots\dots(2)$$

ここで、 T はサンプリング周期である。デッドビート制御器は、次のサンプルで電流が目標値に追従するように電圧を発生すべく設計される。このとき、 $I_{L1}^*(k+1)$ をインダクタ電流指令値、 $V_{inv}^*(k+1)$ をインバータ指令値 V_{inv}^* とすると、インバータの電圧指令 V_{inv}^* は(3)式で表される。

$$V_{inv}^* = \frac{L_1}{T} \{I_{L1}^* - I_{L1}(k)\} + V_c(k) \dots\dots\dots(3)$$

デッドビート制御は最も高い制御応答が得られるが、高速応答はシステムに共振要素やモデルに著しい不確かさがあると、それを励起し、システム全体を不安定化させる要因となる。そこで、システムが不安定になった場合に応答を調整するため、安定化ゲイン K を導入する。本論文は安定化ゲイン K を電流の偏差に乗じることで、安定化をはかる。このとき、インバータの電圧指令は(4)式にて表すことができる。

$$V_{inv}^* = K \frac{L_1}{T} \{I_{L1}^* - I_{L1}(k)\} + V_c(k) \dots\dots\dots(4)$$

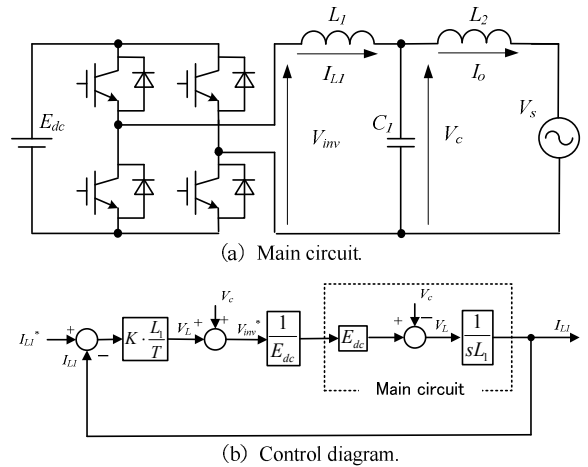


図 1 システム構成図

Fig. 1. Grid connection system.

表 1 システムパラメータ

Table 1. System parameters.

E _{dc}	200V	V _s	100V	50Hz
L ₁	6.28% (2mH)	Carrier frequency	20kHz	
C ₁	1.04% (3.3μF)	Sample frequency	20kHz	
L ₂	0.31% (0.1mH)	Rated load	1kW	

(3-2) 極配置の算出

安定化ゲインによるシステムの安定性への影響は、システムの極配置を算出してグラフ化することで確認できる。従って、本節ではシステムの状態方程式を算出し、さらにデジタル制御に対応するため、離散化した状態方程式を導出する。

(5)式に系統連系システムにおける回路方程式を示す。

$$\frac{d}{dt} I_{L1} = \frac{V_{inv} - V_c}{L_1}, \quad \frac{d}{dt} V_c = \frac{1}{C_1} (I_{L1} - I_o), \\ \frac{d}{dt} I_o = \frac{V_c - V_s}{L_2} \dots\dots\dots(5)$$

(5)式より、システムの状態方程式は(6)式で表せる。

$$\dot{x} = Ax + B_1 V_{inv} + B_2 V_s \\ y = Cx \\ x = \begin{bmatrix} I_{L1} \\ V_c \\ I_o \end{bmatrix}, A = \begin{bmatrix} 0 & -\frac{1}{L_1} & 0 \\ \frac{1}{C_1} & 0 & -\frac{1}{C_1} \\ 0 & -\frac{1}{L_2} & 0 \end{bmatrix}, B_1 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \end{bmatrix}, B_2 = \begin{bmatrix} 0 \\ 0 \\ -\frac{1}{L_2} \end{bmatrix}, C = \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix} \dots\dots\dots(6)$$

ただし、 I_o は出力電流である。

システムの極配置は状態方程式にインバータ指令値を代入し、状態変数項の固有値を算出することで求められる。しかし、(6)式の状態方程式は連続系であるため、離散系で

あるインバータ指令値を代入するには、(6)式を離散化する必要がある。(7)式に離散化したシステム状態方程式を示す。

$$x(k+1) = A_d x(k) + B_{d1} V_{inv}(k) + B_{d2} V_s(k)$$

$$y = C_d x$$

$$x(k) = \begin{bmatrix} I_{L1}(k) \\ V_c(k) \\ I_o(k) \end{bmatrix}, A_d = \begin{bmatrix} A_{d11} & A_{d12} & A_{d13} \\ A_{d21} & A_{d22} & A_{d23} \\ A_{d31} & A_{d32} & A_{d33} \end{bmatrix}, B_{d1} = \begin{bmatrix} B_{1d1} \\ B_{1d2} \\ B_{1d3} \end{bmatrix},$$

$$B_{2d} = \begin{bmatrix} B_{2d1} \\ B_{2d2} \\ B_{2d3} \end{bmatrix}, C_d = \begin{bmatrix} C_{d1} \\ C_{d2} \\ C_{d3} \end{bmatrix}$$

(7)

(7)式にインバータ指令値 V_{inv}^* を代入し、(8)式を得る。

$$x(k+1) = A_d' x(k) + B_{d1} K \frac{L_1}{T} I_{L1}^* + B_{d2} V_s(k)$$

$$y = C_d x$$

$$x(k) = \begin{bmatrix} I_{L1}(k) \\ V_c(k) \\ I_o(k) \end{bmatrix}, B_{1d} = \begin{bmatrix} B_{1d1} \\ B_{1d2} \\ B_{1d3} \end{bmatrix}, B_{2d} = \begin{bmatrix} B_{2d1} \\ B_{2d2} \\ B_{2d3} \end{bmatrix}, C_d = \begin{bmatrix} C_{d1} \\ C_{d2} \\ C_{d3} \end{bmatrix},$$

$$A_d' = \begin{bmatrix} A_{d11}' & A_{d12}' & A_{d13}' \\ A_{d21}' & A_{d22}' & A_{d23}' \\ A_{d31}' & A_{d32}' & A_{d33}' \end{bmatrix}$$

(8)

(9)式に状態変数項 A_d' を示す。

$$A_d' = \begin{bmatrix} A_{d11} & A_{d12} & A_{d13} \\ A_{d21} & A_{d22} & A_{d23} \\ A_{d31} & A_{d32} & A_{d33} \end{bmatrix} + \begin{bmatrix} B_{1d1} \\ B_{1d2} \\ B_{1d3} \end{bmatrix} \begin{bmatrix} -K \frac{L_1}{T} & 1 & 0 \end{bmatrix}$$

$$= \begin{bmatrix} A_{d11} - B_{1d1} K \frac{L_1}{T} & A_{d12} + B_{1d1} & A_{d13} \\ A_{d21} - B_{1d2} K \frac{L_1}{T} & A_{d22} + B_{1d2} & A_{d23} \\ A_{d31} - B_{1d3} K \frac{L_1}{T} & A_{d32} + B_{1d3} & A_{d33} \end{bmatrix} \quad \dots (9)$$

システムの極配置は A_d' の固有値である。従って、(9)式より A_d' の固有値は $|sI - A_d'| = 0$ より算出できる。

〈3・3〉安定化ゲインによる極配置への影響

図2に直流電圧 $E_{dc}=200V$ 、インダクタ $L_f=6.28\%(2mH)$ 、コンデンサ $C_f=1.04\%(3.3\mu F)$ 、サンプリング周波数 $f_s=1/T=20kHz$ 、安定化ゲイン $K=1$ において系統連結インダクタ L_2 を $0.09\%(0.03mH)$ から $0.16\%(0.05mH)$ に $0.01mH$ ずつ変動させたときの極配置を示す。離散系の極配置において、単位円内に極が入っている場合はシステムが安定であり、単位円外に極がある場合、システムが不安定となる。図2より、インダクタンス L_2 の大きさが $0.12\%(0.038mH)$ 以下になると極が単位円外に移動することから、このシステムにおいては、インダクタンス L_2 が $0.12\%(0.038mH)$ より小さい場合、システムが不安定になる。

図3に $E_{dc}=200V$ 、 $L_f=6.28\%(2mH)$ 、 $C_f=1.04\%(3.3\mu F)$ 、 $L_2=0.11\%(0.035mH)$ 、サンプリング周波数 $f_s=1/T=20kHz$ 、キ

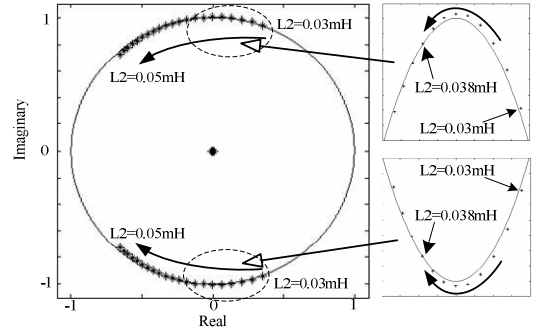


図2 インダクタ L_2 による極配置($K=1$)

Fig. 2. Pole assignment of system($L_2=0.02m - 0.3mH$).

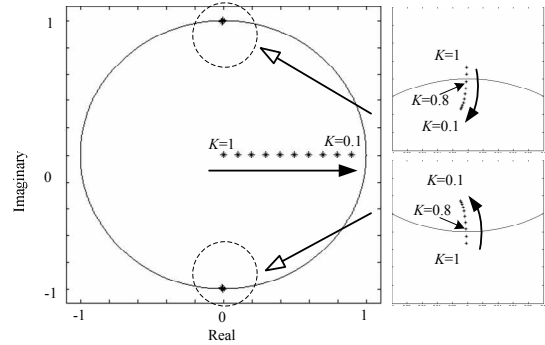


図3 K 変動時の極配置

Fig. 3. Pole assignment of system ($K=0.1 - 1$).

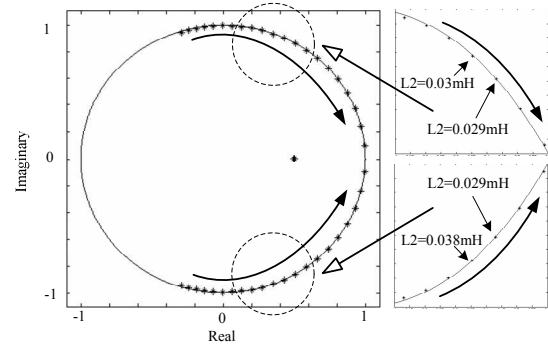


図4 インダクタ L_2 による極配置($K=0.5$)

Fig. 4. Pole assignment of system ($L_2=0.02mH - 0.04mH$).

ャリア周波数 $f_c=20kHz$ とし、安定化ゲインを $K=1$ から 0.1 まで 0.1 ずつ変動させたときの極配置を示す。図3より、 $K=0.8$ において完全に極が安定領域に移ることが確認できる。これより、安定化ゲイン K によってシステムを安定化できることが予測できる。

図4に $K=0.5$ においてインダクタ L_2 を $0.13\%(0.04mH)$ から $0.06\%(0.02mH)$ まで $0.001mH$ ずつ変動させたとき極配置を示す。図4より、系統連結インダクタ $L_2=0.091\%(0.029mH)$ において極配置が単位円外に移動するため、 $0.094\%(0.03mH)$ 以上のインダクタンスで安定であることがわかる。

これより、システムの極配置は安定化ゲインを導入することで安定領域に移り、 $0.12\%(0.038mH)$ に対してインダクタ L_2 が 23.7% 小さい値においても安定化できていることが

確認できる。以上より、安定化ゲインを導入することで、システムの安定領域を広げることができる。

図5に $E_{dc}=200V$, $L_1=6.28\%(2mH)$, $f_s=1/T=20kHz$, 安定化ゲイン $K=1$, $L_2=0.094\%(0.03mH)$ においてコンデンサ C_1 を $1.10\%(3.5\mu F)$ から $2.04\%(6.5\mu F)$ まで $0.5\mu F$ ずつ変動させたときの極配置を示す。図5より、コンデンサ C_1 が $1.41\%(4.5\mu F)$ において極配置が安定領域に移動するため、コンデンサの値を大きくすることでもシステムの安定領域を広げることができる。

〈3.4〉安定化ゲインによるインダクタ電流位相への影響

安定化ゲインはインバータ指令値におけるインダクタ電流 I_{L1} にかかるゲインを小さくしているため、制御性能はデッドビート制御と応答が異なる。ここでは安定化ゲインによる系統連系システムにおける応答性への影響について検討を行う。

図1(b)の安定化ゲインを含んだ電流制御系のブロック図に示す通り、外乱要素であるコンデンサ電圧 V_c は制御に使用するために検出される。インバータ電圧 V_{inv} は $V_{L1}+V_c$ であり、コンデンサ電圧と打ち消しあうため、電流制御ブロック図の伝達関数は(10)式となる。

$$\frac{I_{L1}(k)}{I_{L1}^*} = \frac{\frac{T}{K}}{1+s\frac{T}{K}} \dots\dots\dots (10)$$

式(11)に指令値 I_{L1}^* と I_{L1} の位相誤差の計算式を示す。

$$\phi = -\tan^{-1}\left(\omega\frac{T}{K}\right) \dots\dots\dots (11)$$

図6に系統電圧周波数 50Hz において安定化ゲイン K を 1 から 0.1 まで変動させたときの、指令値と制御対象の位相誤差 ϕ の関係を示す。図6より、 K を低下させることでインダクタ電流の位相が指令値に対して遅れ、出力電流 I_o の位相が変化することから、追従性が悪化することがわかる。しかし、この偏差は事前に計算より求められるため、 K による位相誤差は指令値の角度情報を事前に算出した角度誤差分だけ引くことで、補償することができる。

4. シミュレーション結果

本章ではシミュレーションにより、安定化ゲインの動作について検討する。ここで、シミュレーション条件は $E_{dc}=200V$, $L_1=6.28\%(2mH)$, $C_1=1.04\%(3.3\mu F)$, $L_2=0.119\%(0.038mH)$, サンプル周波数 $f_s=1/T=20kHz$ とする。

〈4.1〉安定化ゲインによる安定性への影響

本節では電流指令値 10A とし、安定化ゲイン $K=1$, $K=0.8$ とした場合のインダクタ電流 I_{L1} , コンデンサ電圧 V_c , 出力電流 I_o について検討を行う。

図7, 図8に安定化ゲイン $K=1$, $K=0.8$ のシミュレーション波形を示す。図7より、出力電流 I_o とコンデンサ電圧 V_c が発散していることから、シミュレーション結果が極配置の結果と一致していることが確認できる。また、図8より、安定化ゲインを $K=0.8$ に設定することで出力電流とコンデ

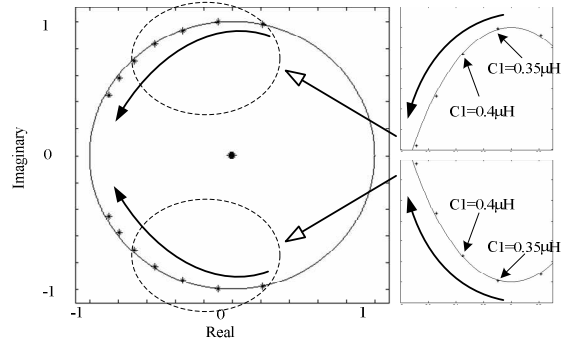


図5 コンデンサによる極配置

Fig. 5. Pole assignment of system ($C_1=0.35\mu H - 0.65\mu H$)

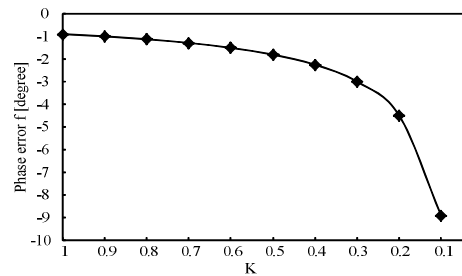


図6 安定化ゲインによる位相誤差

Fig. 6. Phase error by K.

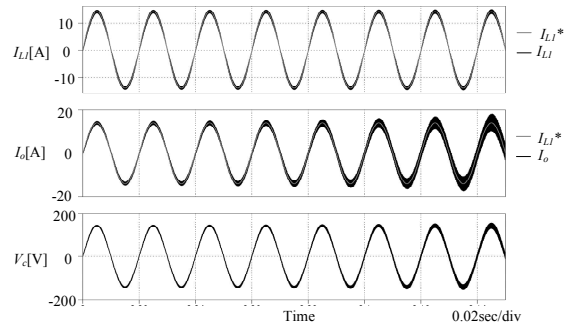


図7 シミュレーション波形($K=1$)

Fig. 7. Simulation results ($K=1$).

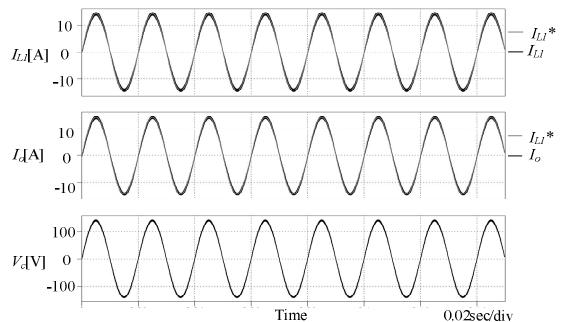


図8 シミュレーション波形($K=0.8$)

Fig. 8. Simulation results ($K=0.8$).

ンサ電圧が安定化していることが確認できる。これより、極配置が安定領域内に入るように安定化ゲインを設計することでシステムを安定化できることがわかる。

〈4.2〉安定化ゲインによる応答性への影響

本節では電流指令値 I_{L1}^* を 5A から 10A にステップ変化さ

せた時のインダクタ電流 I_{Ll} , コンデンサ電圧 V_c , 出力電流 I_o について検討を行う。

図 9, 図 10 に $K=1$ と $K=0.3$ におけるインダクタ電流 I_{Ll} , コンデンサ電圧 V_c , 出力電流 I_o のシミュレーション波形を示す。図 9 より, $K=1$ において I_{Ll}^* のステップ変動時に出力電流 I_o に振動成分が現れていることが確認できる。このときのオーバーシュート量 A_{max} は 2.06A であり, ステップ変動時から出力電流 I_o が指令値に追従するまでに 3.64msec 必要であることを確認した。一方, 図 10 においても I_{Ll}^* のステップ変動時に出力電流 I_o に振動成分が現れていることが確認できるが, このときのオーバーシュート量 A_{max} は 0.552A であり, $K=1$ に対してオーバーシュート量が低減されている。また, 電流指令のステップ変動時から出力電流 I_o が指令値に追従するまでに 1.36msec 必要であることを確認した。これより, 安定化ゲインを導入することで, 応答速度が約 1/3 程度になっていることがわかる。これは安定化ゲインを導入することにより, 制御速度が若干低下したため, 電流指令の急激な変動による出力電流の共振振動が抑制されたためである。

次に, コンデンサ容量と安定性の関係について検討する。

図 11 にコンデンサの容量を 2 倍に設定した場合のシミュレーション結果を示す。3 章より, コンデンサの容量が大きくなることにより安定領域が広がることを示したが, 図 11 より, I_{Ll}^* のステップ変動時に出力電流 I_o に振動成分が大きく現れていることが確認できる。また, オーバーシュート量 A_{max} は 3.05A であり, 整定時間は 13.4msec であることが確認できた。つまり, コンデンサ容量を上げることによる安定化は応答性の悪化につながるがわかる。

これらより安定化ゲインを導入することで電流応答時のオーバーシュートを低減し, 電流応答速度が上昇していることが確認できる。

5. 実験結果

本章では, 実験機による安定化ゲインの動作を確認するために, 図 1 のシステム構成において, 直流電圧 $E_{dc}=200V$, インダクタ $L_1=2mH$, 系統連結インダクタ $L_2=1mH$, サンプリング周波数 $f_s=1/T=20kHz$, キャリア周波数 $f_c=20kHz$ に設定し, 電流指令値 $I_{Ll}^*=3A$ から 6A にステップ変動させたときのインダクタ電流 I_{Ll} , コンデンサ電圧 V_c , 出力電流 I_o の応答波形を検討する。

図 12 に $K=1$ に設計したときの実験波形を示す。出力電流 I_o は指令値に追従するまでに 1.94msec 必要であり, オーバーシュート A_{max} は 2.75A であることを確認した。

図 13 に $K=0.5$ に設計したときの実験波形を示す。出力電流 I_o は指令値に追従するまでに 0.78msec 必要であり, オーバーシュート A_{max} は 2.50A であることを確認した。図 12, 13 の結果より, 安定化ゲインを導入した場合, シミュレーションと同様にオーバーシュート量を 0.25A 減少, 整定時間を約 1/2 にできることを確認した。

図 14 に $K=1$ においてフィルタパラメータである $C_f=6.6\mu F$

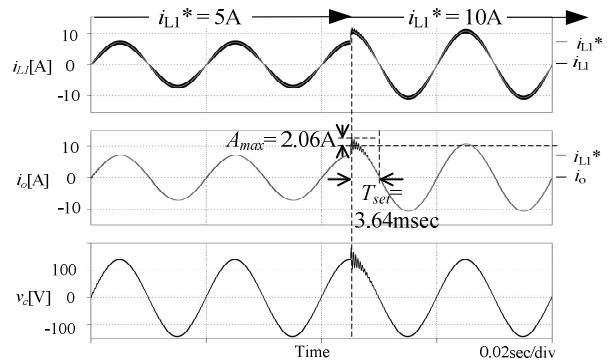


図 9 電流ステップ応答($K=1$)

Fig. 9. Step response of current ($K=1$).

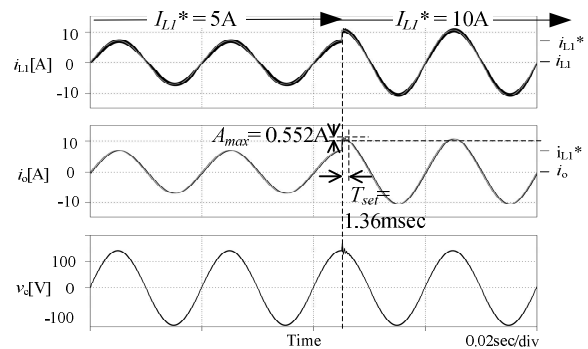


図 10 電流ステップ応答($K=0.3$)

Fig. 10. Step response of current ($K=0.3$).

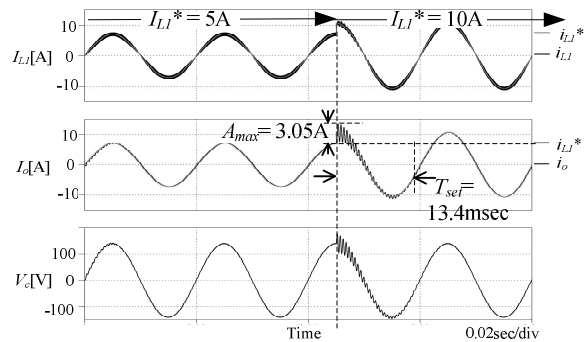


図 11 電流ステップ応答($C_f=6.6\mu F$)

Fig. 11. Step response of current ($C_f=6.6\mu F$).

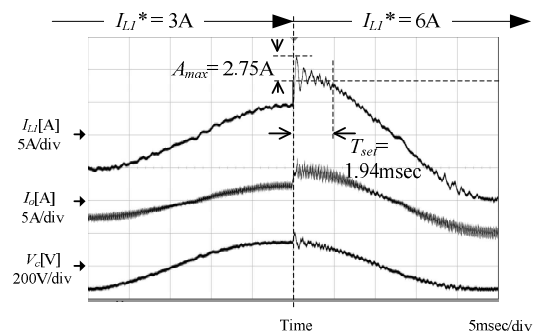


図 12 電流ステップ応答($K=1$)

Fig. 12. Step response of current ($K=1$).

に変更したときの実験波形を示す。出力電流 I_o は指令値に追従するまでに 2.54msec 必要であることを確認した。また、オーバーシュート量 A_{max} は 5.30A であることを確認した。3章において極配置よりコンデンサ容量を増やして安定化することを確認したが、実験より整定時間の増加とオーバーシュートの増加という問題があることが確認できた。一方、安定化ゲインを導入する手法は出力電流の整定時間が早くなり、オーバーシュート量も抑制されていることを実験により確認した。表 2 に応答特性をまとめたものを示す。

6. まとめ

本論文では系統連系システムの制御系に安定化ゲインを導入し、システムの安定性を検討した。安定化ゲインの動作を確認するために、まず、システムの離散化状態方程式から極配置を算出し、システムが不安定になる系統インダクタンスの境界を示した。次に、安定化ゲインを導入した場合、システムの極配置が安定化領域へ移動することを示し、計算シミュレーションによりが安定化することを確認した。また、安定化ゲイン $K=0.3$ に設計することで、安定領域が広がり、極配置よりインダクタ L_2 は通常時に対して 23.7% 小さい値でも安定化することを確認した。

本稿では、回路シミュレーションと実験により安定化ゲインの有効性を確認した。まず、シミュレーションにおいて安定化ゲインによるステップ応答速度について検討した。これより、安定化ゲイン $K=0.3$ において、応答速度が通常運転に比べ約 1/3 程度になることが確認できた。また、オーバーシュートは 1.50A 抑制されたことを確認した。また、コンデンサによる安定領域の拡大にはオーバーシュート、整定時間の増加という問題があることがわかった。実験においても指令値のステップ変動を与えた場合の安定化ゲインによる出力電流応答についての検討を行った。安定化ゲインを 0.5 に設定することで、応答速度が約 1/2 になり、オーバーシュート量 A_{max} を 0.25A 減少できていることを確認した。また、コンデンサ容量を増やすことでシステムの安定領域を広げることができるが、システムを安定化する方法においては整定時間の増加とオーバーシュートの増加という問題がある。

これらより、安定化ゲインの有用性を確認した。

文 献

- (1) T. Yokoyama, T. Komiya and E. Shimada : "Current Control for Utility Interactive Inverter Using Multisampling Method Based on FPGA" IEEJ Trans.1A, Vol.130, No.1, 2010, pp.51-59
横山智樹, 小宮山剛, 島田永悟 「FPGA によるマルチサンプリングを適用した単相系統連系インバータの電流制御」 電学論 D, Vol.130, No.1, 2010, pp.51-59
- (2) 渋谷貴之, 伊東淳一 "デッドビート制御を用いた系統連系システムにおける極配置安定化に関する検討" 第 20 回電気学会東京支部新潟支所研究発表会 p112
- (3) M. Sakane, M. Wang, F. Li and L. Huang : "Application of Deadbeat Control to Parallel Operation of Mini UPS Inverter" GS Yuasa Technical Report, 2007, vol.4.No2, pp49-54

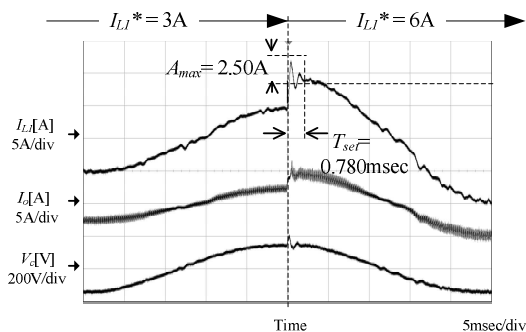


図 13 電流ステップ応答($K=0.5$)

Fig.13. Step response of current ($K=0.5$).

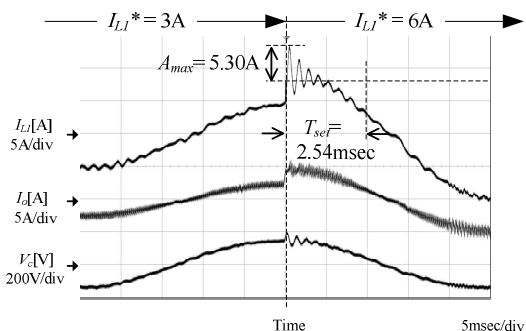


図 14 電流ステップ応答($C_1 = 6.6\mu\text{F}$)

Fig.14. Step response of current ($C_1 = 6.6\mu\text{F}$).

表 2. ステップ応答特性

Table.2. Step response characteristics.

	A_{max} [A]	Setting time[msec]
$K=1$	2.75	1.94
$K=0.5$	2.50	0.78
$C_1=6.6\mu\text{F}$	5.30	2.54

- (4) 荻野 大介, 藤本 博志, 近藤 正示 "PWMインバータのフィードフォワードデッドビート高速制御法", 平成 14 年電気学会新潟支所研究会, p. 76, 2002.
- (5) D. Ogino, H. Fujimoto and S. Kondo "Analysis of Stability Robustness on Multirate 2-degree-of-freedom Deadbeat Control" Annual Meeting 4-046, pp.71-72, 2004
荻野大介, 藤本博志, 近藤正示"マルチレート 2 自由度デッドビート制御におけるロバスト安定性の検討" 平成 16 年電気学会全国大会, 4-046, pp.71-72, 2004
- (6) H. Abe, H. Fujimoto "Perfect Tracking Control of Single Phase Inverter with Inter Sampling for Arbitrary Waveform" JIASC IEEJ, H18, 安部洋則, 藤本博志, "任意波形に対するインターサンプリングを用いた単相インバータの完全追従制御", 平成 18 年産業応用部門大会