

# アクティブ中性点クランプ形マルチレベルインバータの 損失分析と評価

榎原 有吾\* 伊東 淳一 (長岡技術科学大学)

A consideration and Loss analysis of an Active Neutral-Point-Clamped Multilevel Inverter

Yugo Kashihara\*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper discusses a loss analysis method for an active neutral-point-clamped (ANPC) multilevel inverter. The ANPC consists of a neutral point clamp circuit and flying capacitor topology. In this circuit, the number of switching device can be decreased in comparison to conventional multilevel converters. This circuit operation is confirmed by experiment. The loss analysis based on the parameters of switching devices is performed by simulation. This analysis results agrees well with loss experimental results.

**キーワード** : インバータ, マルチレベル, アクティブ中性点クランプ, インバータ損失  
(Inverter, multilevel, Active Neutral-Point-Clamped, Inverter loss)

## 1. はじめに

電力変換器の出力電圧の高調波低減, 電流応答の高速化の観点から, マルチレベル電力変換器が研究されている<sup>(1-11)</sup>。マルチレベル電力変換器は従来の2レベルの電力変換器と比較すると比較すると, レベル数  $n$  に対しスイッチング素子の耐圧を  $n-1$  分の1に低減できること, 複数レベルの電圧を出力するので出力電圧の高調波を低減できることが利点としてあげられる。そのため, 主に大容量アプリケーションに適応されている。

さらに近年では, 高効率化の手段としてマルチレベル電力変換器を低圧用変換器へ適用する研究が盛んに行われている<sup>(12)</sup>。低圧の用途においてもマルチレベル電力変換器は低耐圧, 高速スイッチングが可能な素子が選択できるため, 2レベル電力変換器より高効率な電力変換器を構成できる可能性がある。

マルチレベル電力変換器にはいくつかの回路構成が提案されている。代表的なマルチレベル変換器の回路構成として, 中性点クランプ(以下 NPC)方式<sup>(10)</sup>と, フライイングキャパシタ(以下 FC)方式<sup>(11)</sup>があげられる。NPC方式は, ダイオードによって中性点電圧をクランプすることで複数の電圧レベルを出力する。しかし, 出力レベルに応じてスイッチング素子が増加するため, 各スイッチング素子の損失増加が懸念される。FC方式は, 直流リンクコンデンサとFC電圧を合成することで複数の電圧レベルを出力する。しかし, レベル数の増加に伴い, コンデンサが多数必要となり, 各コンデンサの電圧バランス制御が困難になる。これらのマ

ルチレベル変換器の有用性を検討する手段として, シミュレーションにより損失と効率を検討可能な損失シミュレーションがあげられる。しかし, 損失シミュレーション以外で特に5レベル以上のマルチレベルインバータの損失を定量化する方法は報告されていない。

そこで筆者らは, マルチレベル電力変換器の一方式として, 5レベルアクティブ中性点クランプ形(ANPC)インバータに注目している<sup>(13)</sup>。ANPC方式は, NPC方式とFC方式を組み合わせた回路構成となっており, 従来方式と比較すると, 主回路を構成するスイッチング素子数が少なく, コンデンサの数も低減できるなど, 従来方式の短所を解決でき, 低コスト化, 高効率化が期待できる。

そこで, 筆者らはこれまで, ANPCが高効率を得るために最適なデバイス条件を選定することを目的とし, 5レベルANPCインバータ回路の損失の定量化を行ってきた<sup>(14)</sup>。本論文では, 2種類の制御方式を5レベルANPCインバータに適用してシミュレーションを行い, それぞれの制御方式により発生する損失を計算して比較する。損失計算は5レベルANPCインバータを構成する各スイッチング素子のオン電圧, ターンオン時間, ターンオフ時間, リカバリ時間のパラメータを用いる。また, 本稿では, 5レベルANPCインバータの実機実験を行い, 損失シミュレーションを用いて損失の定量化及び評価を行ったので報告する。

## 2. 5レベルANPCインバータの動作原理

図1に5レベルANPCインバータの回路図を示す。図1より, 5レベルANPCインバータ回路は一相あたり8つの素

子と3つのキャパシタで構成される。図1より5レベルANPCインバータ回路はa-b間から2つの回路に分割して見ることができる。

図2にANPCの等価回路図を示す。図2よりANPCインバータ回路は、電源回路のFC3レベルインバータ回路に分けることができる。まず、電源回路に注目すると、この回路は、直流中点を基準として $\pm 1/2 E_{dc}$ の電圧を出力する。3レベルインバータ回路は入力電圧に対して、 $\pm 1/2 E_{dc}$ , 0の電圧を出力する。電源回路の出力電圧をスイッチング素子によって3レベルインバータに適切に入力することで電圧の加算減算を行い、複数レベルの電圧を出力できる。

ANPC回路の特徴は次のことがあげられる。電源側のスイッチング素子群 Cell3( $S_5 \sim S_8$ )は Cell1( $S_1, S_2$ ), Cell2( $S_3, S_4$ )のスイッチに比べ2倍の耐圧が必要となるが、スイッチング周波数は出力周波数と同じ周波数であるのでスイッチング損失は小さくなる。また、フライングキャパシタ  $C_1$ の電圧が制御可能なので電圧バランス回路が不要である。以上より、特長ある素子を選定することで効率の向上が期待できる。

### 3. 制御方式

#### 3.1 位相シフト三角波比較方式

図3にANPC回路のPWM信号生成法を示す。これは、位相シフト型のPWM信号生成法を応用したものである<sup>(15)</sup>。図3より、Cell1とCell2のゲート信号は正弦波指令値と位相が互いに反転した2本の三角波を比較してPWM信号を得る。本制御方式では、出力位相角に応じて指令値を図3中に示すように指令値半周期ごとに変形させている。各領域におけるデューティ比は(1), (2)式で得られる。

$$\text{正の半周期: } 2a \sin x \quad (0 < x < \pi) \dots\dots\dots (1)$$

$$\text{負の半周期: } 2a \sin x + 1 \quad (\pi < x < 2\pi) \dots\dots\dots (2)$$

ここで、 $a$ は指令値の振幅、 $x$ は任意の出力角度である。また、Cell3のスイッチング素子は、指令値の極性判定を行い、指令値が正のときに $S_5, S_7$ をオンし、負のときに $S_6, S_8$ をオンする。これにより、各Cellの対になっている素子ごとにスイッチングする。また同時に、フライングキャパシタの充放電モードを定期的に変更するため、コンデンサの電圧バランスを行いながら、電圧指令値に追従したマルチレベル電圧が出力される。

表1にANPC回路のスイッチングテーブルを示す。まず図3中に示す指令値波形に注目する。指令値1周期の期間において、ANPC回路のゲート信号は表1のスイッチングテーブル中のパターンをとる。例えば、正の半周期における指令値のピーク付近であればNo1とNo2、もしくはNo3のスイッチパターンをとる。この3つのスイッチパターンは、入力電圧を $E_{dc}$ すると、No1では $+1/2 E_{dc}$ の電圧を出力し、No2とNo3では $+1/4 E_{dc}$ の電圧を出力する。No2とNo3は電流極性に応じてフライングキャパシタの充放電をおこなう。以上の動作を各電圧レベルの領域で行い2つ電圧レベルをPWM出力することでマルチレベル変換器の特徴で

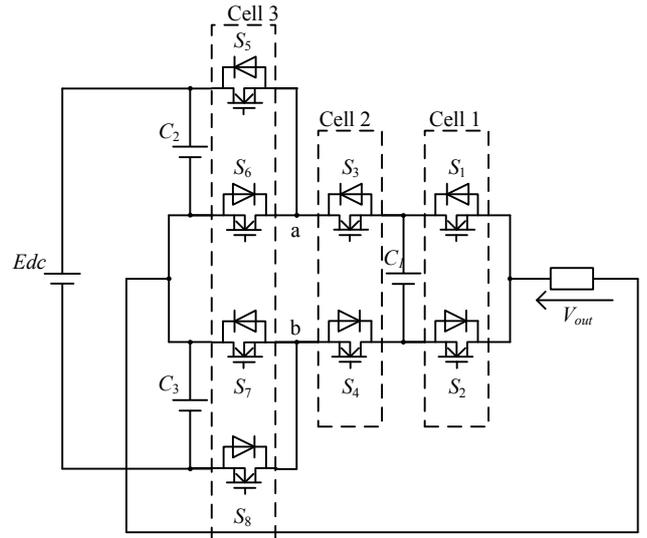


図1 5レベルANPCインバータの回路図

Fig.1 5-level ANPC inverter circuit topology.

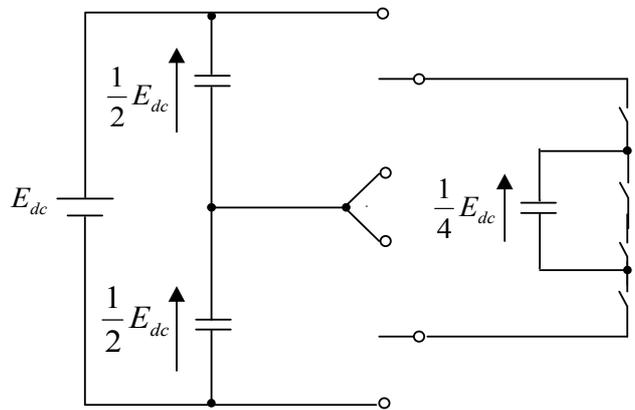


図2 ANPC 等価回路図

Fig.1 ANPC equivalent circuit topology

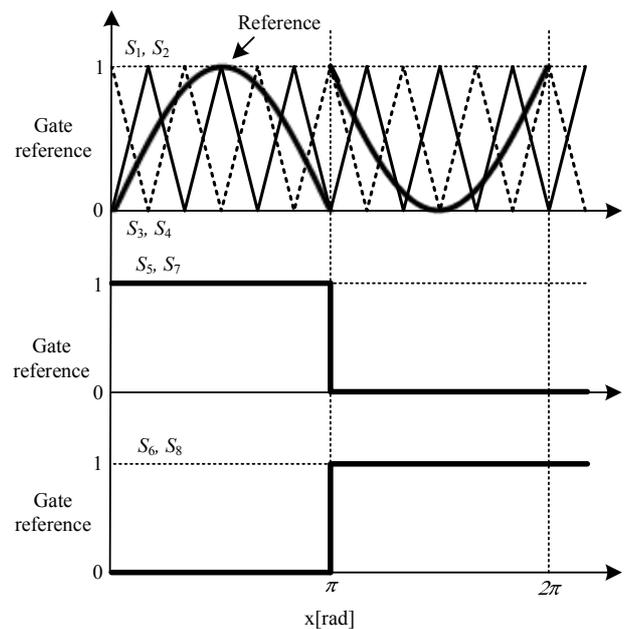


図3 PWM信号生成法

Fig.3. Control block diagram.

ある階段状の波形を出力する。

本制御方式の特徴として、フライングキャパシタの充放電モードを周期的にとるので充放電制御なしで、キャパシタの電圧バランスが容易に行えることがあげられる。

### 3.2 瞬時空間電圧ベクトル選択式三角波比較方式

次に、瞬時空間電圧ベクトル選択式三角波比較方式について説明する。この制御方式は、指令値の振幅と指令値角によって任意の出力電圧ベクトルを出力する方式である。空間ベクトル図によって指令値に応じて出力電圧ベクトルを任意に選択できるため、出力電圧ベクトルを適切に選択することでスイッチング回数を小さくできる。しかし、オープンループではキャパシタの電圧変動が大きくなるのでキャパシタ電圧の充放電制御が必要になる。

図4に瞬時空間電圧ベクトル選択式三角波比較方式の制御ブロック図を示す。本制御方式では指令値と三角波の比較と、指令値の領域判定、指令値極性判定、出力電流極性判定、充放電制御を行い、それぞれの信号から出力電圧ベクトルを決定するためのスイッチングテーブルが読み出され、電圧指令値に追従した電圧ベクトルが出力される。

図5に最大振幅の時( $a=1$ )の指令値波形図を示す。本回路では、出力角度に応じて指令値を図5中に示す領域ごとに变形させている。各領域におけるデューティ比は(3)式から(6)式で得られる。

$$\text{領域 I: } 2a \sin x - 1 \left( \frac{\pi}{6} < x < \frac{5}{6}\pi \right) \dots\dots\dots (3)$$

$$\text{領域 II: } 2a \sin x \left( 0 < x < \frac{\pi}{6}, \frac{5}{6}\pi < x < \pi \right) \dots\dots\dots (4)$$

$$\text{領域 III: } 2a \sin x + 1 \left( \pi < x < \frac{7}{6}\pi, \frac{11}{6}\pi < x < 2\pi \right) \dots\dots (5)$$

$$\text{領域 IV: } 2a \sin x + 2 \left( \frac{7}{6}\pi < x < \frac{11}{6}\pi \right) \dots\dots\dots (6)$$

ここで、 $a$ は指令値の振幅、 $x$ は任意の出力角度である。

## 4. シミュレーションによる動作確認

5レベルANPCインバータの基本的な動作を確認するため、位相シフト三角波比較方式のシミュレーションを行った。表2にシミュレーションパラメータを示す。ここでは、スイッチング周波数10kHz、出力電力1kWとして行った。

図6に5レベルANPCインバータのシミュレーション結果を示す。5レベルの出力電圧波形と正弦波出力電流が得られていることがわかる。また、フライングキャパシタ電圧が $1/4E_{dc}$ にバランスしていることがわかる。さらに、スイッチング素子の電圧に注目すると、 $S_1, S_2$ は $1/4E_{dc}$ に低減できていることが確認できる。また、 $S_5, S_6$ は出力周波数の半周期ごとにスイッチングを行っていることが確認できる。

図7に瞬時空間電圧ベクトル選択式三角波比較方式シミュレーション結果を示す。位相シフト三角波比較方式シミュレーション結果と同様に、5ステップの出力電圧波形、正弦波出力電流波形が確認できる、またフライングキャパシタ電圧がバランスしていることが確認できる。

表1 スwitchングテーブル

Table1 Switching table.

No	Cell 1		Cell 2		Cell 3				C <sub>1</sub>		V <sub>out</sub>
	S <sub>1</sub>	S <sub>2</sub>	S <sub>3</sub>	S <sub>4</sub>	S <sub>5</sub>	S <sub>6</sub>	S <sub>7</sub>	S <sub>8</sub>	i>0	i<0	
1	1	0	1	0	1	0	1	0	-	-	+1/2E <sub>dc</sub>
2	0	1	1	0	1	0	1	0	C	D	+1/4E <sub>dc</sub>
3	1	0	0	1	1	0	1	0	D	C	+1/4E <sub>dc</sub>
4	0	1	0	1	1	0	1	0	-	-	0
5	1	0	1	0	0	1	0	1	-	-	0
6	0	1	1	0	0	1	0	1	C	D	-1/4E <sub>dc</sub>
7	1	0	0	1	0	1	0	1	D	C	-1/4E <sub>dc</sub>
8	0	1	0	1	0	1	0	1	-	-	-1/2E <sub>dc</sub>

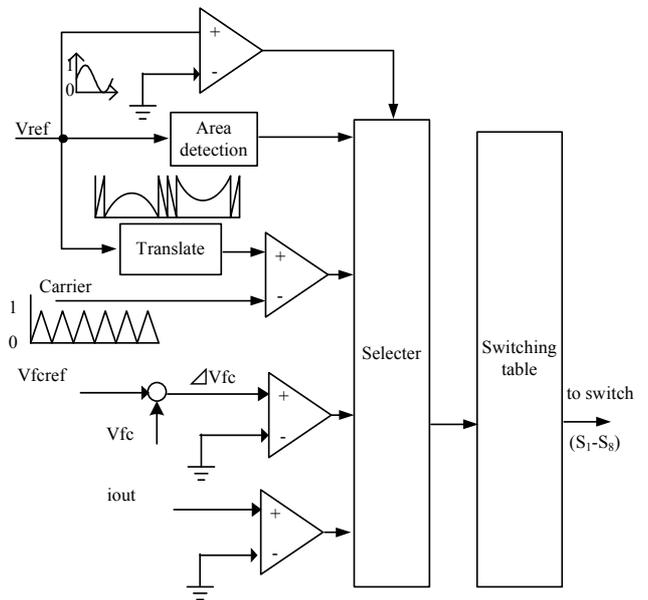


図4 制御ブロック図

Fig.4. Control block diagram

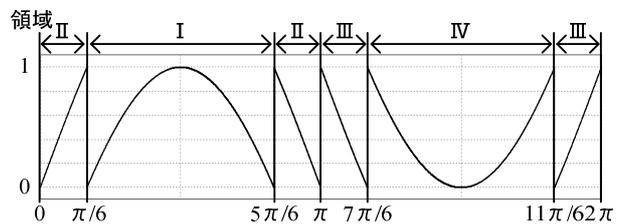


図5 指令値波形図

Fig.5. Reference waveform.

表2 シミュレーションパラメータ

Table 2. Simulation parameters.

Input voltage	283V	Carrier frequency	10kHz
Output current	16.7A	Output power factor	0.96
Rated power	1.0kW	RL load	resistance 7.54Ω
Output frequency	50Hz		inductance 5mH

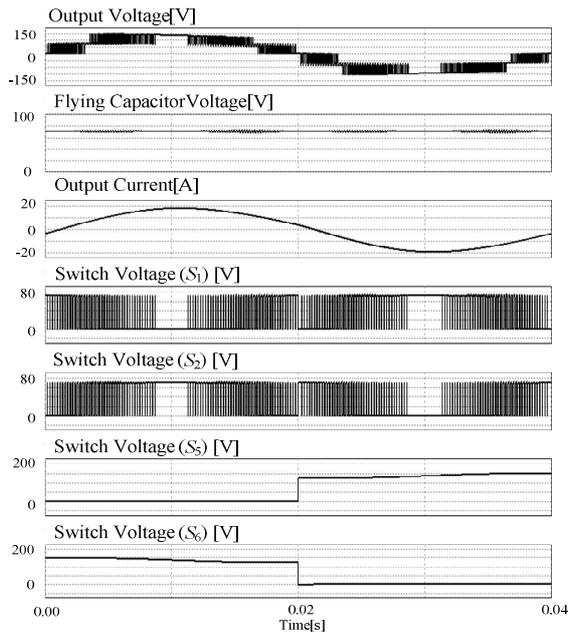


図 6 シミュレーション結果シミュレーション結果  
(位相シフトキャリア比較方式)

Fig.6 Simulation waveform

(phase shift carrier comparison method)

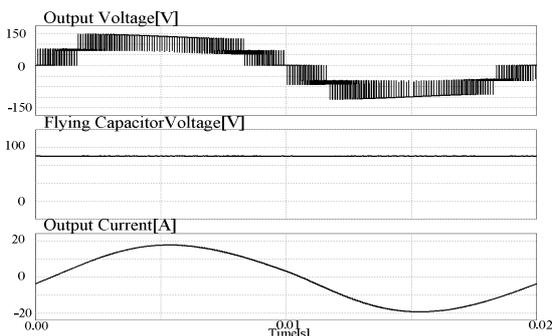


図 7 シミュレーション結果

(瞬時空間電圧ベクトル選択式三角波比較方式)

Fig.7 Simulation waveform

(space vector choice carrier comparison method)

## 5. 実験

定格 1kW の試作機を製作して位相シフト三角波比較方式での実験を行った。図 8 に実験波形を示す。図 8 より出力電流は良好な正弦波が出力されている。また、出力電圧は直流中点を基準とする出力相電圧は指令値に追従し、5レベルの出力相電圧波形が得られた。さらに、フライングキャパシタ電圧は入力 の 1/4 である 71V になっていることを確認した。

図 9 に、出力電力に対する効率の変化を示す。測定範囲において効率 96%以上となり、最大効率は 900W 時に 97.5% が得られた。

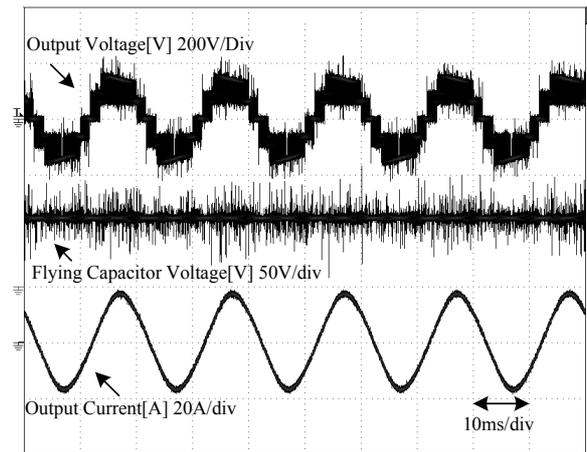


図 8 実験結果

Fig.8 Experimental Results. ( $V_{in}$ :283V, $P_{out}$ :1kW,  
 $f_{sw}$ :10kHz, $L$ :5mH, $C_1$ :100 $\mu$ F, $C_2$ , $C_3$ :1800 $\mu$ F)

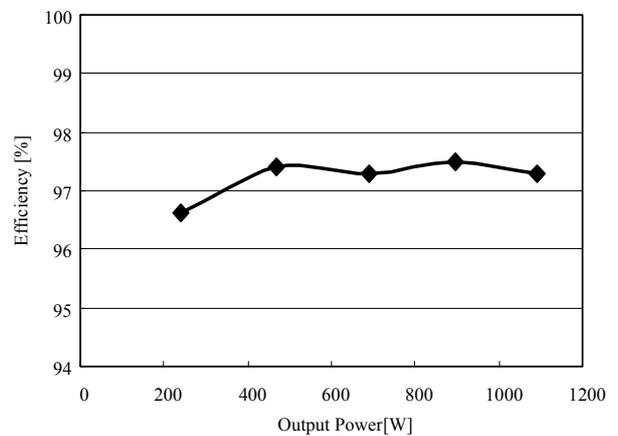


図 9 出力電力に対する効率

Fig.9 Efficiency

## 6. 損失解析

5章では、5レベル ANPC インバータの動作試験を行った。ANPC インバータ回路の損失を解析するために、回路シミュレータ (PSIM: Powersim Tech.Inc) を用いて損失解析シミュレーションを行う。損失解析をするために、実機のパラメータを用いてシミュレーションモデルを立て損失分離を行った。

表 3 にスイッチング素子パラメータを示す。表 3 より 2 つの MOSFET を用いるのは、スイッチング素子  $S_1$ - $S_4$  と  $S_5$ - $S_8$  にかかる電圧が異なるからである。

図 10 に 5レベル ANPC インバータ回路の損失分離を示す。シミュレーション条件は表 2 と同じである。図 10 より、全体的に導通損失が支配的であり、重負荷ほど導通損失の割合が増加することがわかる。また、シミュレーション結果と比較した結果、約 2% の誤差が生じている。これは、シミ

シミュレーションを行う際に、スイッチング素子のパラメータを線形近似してモデリングを行っているためである。

図 11 に 2 つの制御方式で定格運転させたときの損失分離図を示す。図 11 より、位相シフト三角波比較方式のほうが総合損失は少ないことがわかる。2 つの制御方式の損失分布に注目すると導通損失はほぼ同じであり、FWD の損失が大きく違うことがわかる。これらのことから、位相シフト三角波比較方式はオン抵抗の低い素子を、瞬時空間電圧ベクトル選択式三角波比較方式は、オン抵抗とリカバリ時間が小さい素子を選択することで ANPC インバータ回路のさらなる高効率化が期待できる。

図 12 に、2 つの制御方式の出力電圧の高調波解析結果を示す。図 12 よりそれぞれの解析結果の各高調波成分は基本は成分の 3%以下に低減できている。さらに(b)は、第 10 次から 40 次までの高調波成分を抑制していることが確認できる。また、各制御方式の THD は、位相シフト三角波比較方式が 3.1%、瞬時空間電圧ベクトル選択式三角波比較方式は 2.9%であった。

損失分離と出力電圧の高調波解析結果の観点から、2 つの制御方式を比較すると、位相シフト三角波比較方式は、変換器の損失を小さい、瞬時空間電圧ベクトル選択式三角波比較方式は高調波を低減できることがわかった。

## 5. まとめ

本論文では、スイッチング素子のパラメータを用いた、5 レベル ANPC 電力変換器の損失を 2 つの制御方式を用いて実機実験とシミュレーションモデルにより定量化を行った。実験では、変換器最大効率が 97.5%( $P_{out}$ :900W 時)となったことを確認した。また、損失解析では、ANPC 回路は導通損失が支配的であり、導通損失の低い素子を用いることで、ANPC インバータ回路のさらなる高効率化が期待できることがわかった。2 つの制御方式を比較すると、位相シフト三角波比較方式は、変換器の損失を小さくできる、瞬時空間電圧ベクトル選択式三角波比較方式は高調波を低減できることがわかった。

今後は、変換器の損失をシミュレーションなしに評価できるように、損失計算の定式化、変換器設計の最適化を行い、実機によって検討する予定である。

表 3 スイッチ素子パラメータ

Table 3 Switch device parameter.

(a) MOSFET1 parameter ( $S_1$ - $S_4$ )

On resistance	0.008 $\Omega$	Body-Drain diode forward voltage	1.3V
Rise time	105ns	Body-Drain diode reverse recovery time	130ns
Fall time	74ns		

(b) MOSFET2 parameter ( $S_5$ - $S_8$ )

On resistance	0.018 $\Omega$	Body-Drain diode forward voltage	1.3V
Rise time	29ns	Body-Drain diode reverse recovery time	200ns
Fall time	16ns		

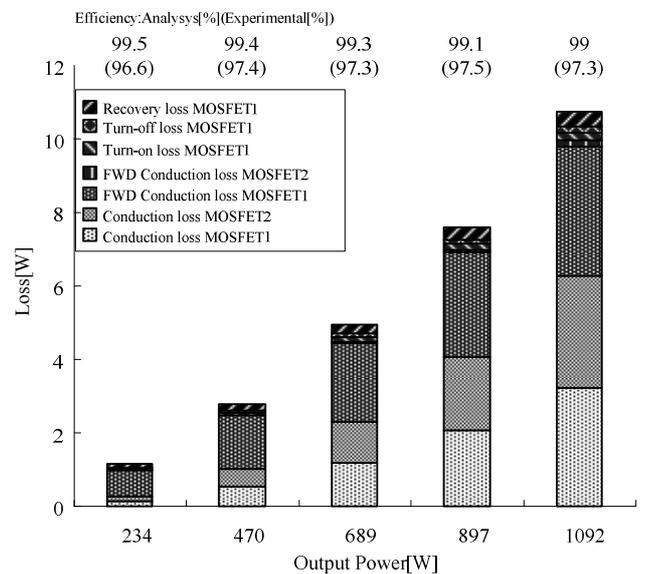


図 10 損失分離

Fig5 Components of the loss in the ANPC Inverter.

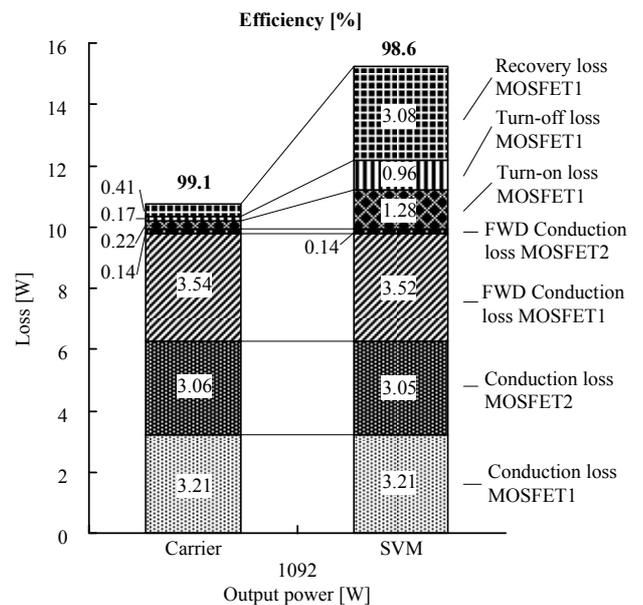
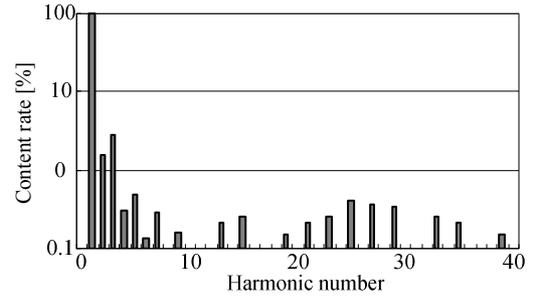


図 11 損失分離比較

Fig.11 Comparison of Components of the loss

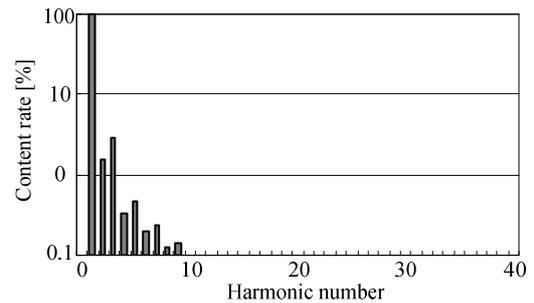
文 献

- (1) 岩谷一生・高橋勲：「マルチレベルインバータを用いたスイッチング形電力増幅器」, 電学論 D, Vol.123, No.11 pp.1339-1344 (2003)
- (2) F. Z. Peng : “A Generalized Multilevel Inverter Topology with Self Voltage Balancing”, IEEE Transactions on industry applications, Vol.37, No.2, pp. 2024-2031 (2001)
- (3) B. Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey, and D. P. Kothari : “A Review of Three-Phase Improved Power Quality AC-DC Converters”, IEEE Transactions on industrial electronics, Vol.51, No.3, pp.641-660 (2004)
- (4) J. Rodriguez, J. Lai, and F. Z. Peng: “Multilevel Inverters: A Survey of Topologies, Controls, and Applications “, IEEE Transactions on industrial electronics, Vol.49, No.4, pp.724-738(2002)
- (5) U. Drofenic, J. W. Kolar, Y. Nishida, Y. Okuma, and J. Sun : “Three-Phase PFC Rectifier Systems“, PCC-Osaka 2002 Tutorials, pp.2-93(2002)
- (6) Yasuyuki Nishida : “Passive and Hybrid PFC Rectifiers -A Survey and Exploration of New Possibilities-” , IEEJ Transaction, Vol.126, No.7, pp.927-940 (2006)
- (7) I. Ashida, J. Itoh : “A Novel Three-Phase PFC Rectifier Using a Harmonic Current Injection Method”, PCC-Nagoya 2007, pp.1302-1307(2007)
- (8) I. Takahashi, K. Iwaya : “High Efficiency Low Harmonic Distortion Switching Type Power Amplifier Using Multilevel Inverter,” PCC Osaka 2002, vol.2, pp.353-358 (2002).
- (9) T. Adachi, J. Itoh : “An Investigation of a Reduced Switches Simplify Three-phase Five-level PWM Rectifier”, JIASC IEEJ, pp.1-147-1-150 (2008)  
安達健人, 伊東淳一: 「スイッチ数を削減した簡易型三相 5 レベル PWM 整流器の検証」, 平成 20 年電気学会産業応用部門大会, pp.1-147-1-150 (2008)
- (10) Z. Pan, F. Z. Peng, K. A. Corzine, V. R. Stefanovic, J. M. Leuthen, and S. Gataric : “Voltage Balancing Control of Diode-Clamped Multilevel Rectifier/Inverter Systems”, IEEE Transactions on industry applications, Vol.41, No.6, pp.1698-1706(2005)
- (11) X. Kou, K. A. Corzine, and Y. L. Familant : “A Unique Fault-Tolerant Design for Flying Capacitor Multilevel Inverter”, IEEE Transactions on power electronics, Vol.19, No.4, pp. 979-987 (2004)
- (12) 岸田行盛 他: 「ミニモデルにおける磁気浮上式鉄道用トランスレス階調制御型インバータの切り替えサージ抑制法の検証」
- (13) Barbosa, P.; Steimer, P.; Steinke, J.; Meysenc, L.; Winkelkemper, M.; Celanovic, N: “Active Neutral-point-Clamped Multilevel Converter”, [Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th](#) 16-16 June 2005 Page(s):2296 – 2301
- (14) 樫原有吾, 伊東淳一: 「アクティブ中性点クランプ形マルチレベルインバータの損失に関する一考察」 電気学会研究会資料, SPC-10-025(2010)
- (15) 釜我 晶武, 成 慶珉 他 「フライングキャパシタマルチレベル電力変換器の集積化の基礎検討」 平成 20 年電気学会産業応用部門大会, pp.1-373-1-376 (2008)



(a)位相シフトキャリア比較方式

(a) phase shift carrier comparison method



(b)瞬時空間電圧ベクトル選択式三角波比較方式

(b)space vector choice carrier comparison method

図 12 高調波解析結果

Fig.12 Output voltage THD