# 低インダクタによる高昇圧比向け DC-DC コンバータの基礎検討

## 学生員 松浦 浩一 正 員 伊東 淳一 (長岡技術科学大学)

# Fundamental Investigation of a DC-DC Converter with Small Inductance for High Boost Ratio Koichi Matsuura, Student Member, Jun-ichi Itoh, Member (Nagaoka University of Technology)

This paper discusses static characteristics of a multi level switched capacitor converter (SCC). This SCC has input reactor, in order to control an output voltage. The feature of this circuit is that the most energy for boost up function is transferred by a flying capacitor. As a result the input reactor can be composed by small inductor. A 60W-five-level SCC prototype has been built. The efficiency achieves 90% at 5 times boost and the maximum efficiency is 98% at 1.3 times boost.

キーワード: DC-DC コンバータ,スイッチドキャパシタコンバータ,昇圧コンバータ **Keywords**: DC-DC converter, Switched capacitor converter, Boost converter.

## 1. はじめに

燃料電池を使用するシステムや電気自動車などでは高い 昇圧比を持った DC-DC コンバータが必要とされている。し かし,高昇圧比を得るためには,リアクトルにエネルギー を蓄積する時間を長くする必要があり,リアクトルの電流 を連続で制御するには大きなリアクトルが必要である。そ の結果,リアクトルの体積増加やそれに伴う鉄損,銅損の 増加により回路の効率低下が問題となる。そのため,高昇 圧比をもつ昇圧コンバータでは,小型・低インダクタンス の入力リアクトルが要求される。

一方, リアクトルレスな DC-DC コンバータとして, スイ ッチドキャパシタコンバータ(以下, SCC)が注目されてい る。これは, 従来の DC-DC コンバータと異なり, フライン グキャパシタの充放電を利用して,昇圧または降圧を行う 回路である。キャパシタはリアクトルよりもエネルギー蓄 積密度が高いため,回路の小型化,軽量化が期待でき,主 に小容量の回路で利用されている。しかし, SCC には 2 つ の欠点がある。1つは,フライングキャパシタの充放電を, 何ら素子を介さずスイッチング動作を行うため,振幅の大 きなスパイク電流が発生することである。そのため効率低 下や EMI が問題となり,大容量電力変換回路での応用が困 難である。2つ目は、出力電圧の制御ができないこと、また、 出力電圧が回路構成に依存することである。SCC はフライ ングキャパシタの数により出力できる電圧が決まる。スイ ッチとフライングキャパシタを追加し,レベル数 N を多段 化することで,昇圧比を増やすこと,素子耐圧を低減する ことができるが,入力電圧の(N-1)倍以上の電圧を出力する ことはできない。以上のことから,応用範囲が限定される。

近年,数十Wから数kW程度の電力変換に適したSCCの研究が盛んに行われている<sup>(1)-(8)</sup>。特に共振形 SCC(以下,RSCC)は有力な手段である<sup>(4),(5),(7)-(10)</sup>。この方法は,共振リアクトルをフライングキャパシタと直列接続することで直列共振回路を構成し,ソフトスイッチングとスパイク電流のピーク値抑制を達成する。RSCCの制御法として,位相シフト<sup>(7),(8)</sup>,デューティ比<sup>(9)</sup>,スイッチング周波数<sup>(10)</sup>により出力電圧を制御する方法や,フライングキャパシタ形変換器の電圧制御法<sup>(11)</sup>が提案されているが,いずれの制御方法も回路構成に依存しない出力電圧の制御については詳しく報告されていない。

本論文では,低インダクタによる昇圧形 DC-DC コンバー タを実現することを目的とし,SCC のレベル数とインダク タンスの関係を明らかにする。本回路はSCC の入力側にリ アクトルを追加した構成となっており,リアクトル電流が 連続である期間であれば,出力電圧の制御が可能である。 主な特徴は,エネルギー伝送の大部分をリアクトルでなく, キャパシタを利用して行うことである。従来の昇圧チョッ パと比べ,リアクトルにエネルギーを蓄積する時間が短く なるため入力電流リプルが小さく,低インダクタンスの入 カリアクトルで回路を構成することができる。なお,多レ ベル化しているため,昇圧チョッパよりも必要な素子数は 多いが,低耐圧な素子を使用できる。

ここでは,SCC のレベル数を多段化したときの入力リア クトルの計算方法を示す。計算結果から,5倍に昇圧する場 合,昇圧チョッパと比べてインダクタンスを1/10以下にで きることを明らかにした。また,5レベル SCC を試作し, 実機実験を行い,負荷 60W,入力電圧 12V,出力電圧 60V において効率90%を得られたので報告する。

#### 2. 原理

2・1 スイッチドキャパシタコンバータ

図1に昇圧形3レベル SCC の回路図を示す。この回路は フライングキャパシタ *C* の充放電により,負荷に出力電圧 *V<sub>out</sub>=2V<sub>in</sub>*の電圧を供給する。従来の DC-DC コンバータと比 較すると,リアクトルが不要のため小型化,軽量化が期待 できる。

図 2 に 3 レベル SCC をデューティ 50%で動作したときの スイッチングパターンとそれぞれのパターンにおける動作 モードを示す。SCC の動作モードは(I)入力電圧  $V_{in}$  で C を充 電するモードと,(II)C を負荷に放電するモードの 2 つに大 別される。モード(I)ではスイッチは  $S_2 \ge S_4$  がオン状態であ り,フライングキャパシタ C は入力電圧  $V_{in}$  で充電される。 従ってフライングキャパシタ電圧  $V_C$  は  $V_C=V_{in}$  となる。モー ド(II)では,スイッチ  $S_1$ , $S_3$  がオン状態であり,フライング キャパシタ C は入力電圧  $V_{in}$  と直列に接続される。 $V_C$  は,モ ード(I)で入力電圧  $V_{in}$  により充電されているため,負荷へは  $2V_{in}$ の電圧が供給される。従って,3レベル SCC の出力電圧  $V_{out}$  は(1)式で表すことができる。

 $V_{out} = 2V_{in} \tag{1}$ 

しかし,(1)式より,SCCの出力電圧最大値は回路構成に 依存することがわかる。

2•2 出力電圧制御形 SCC

図3 に検討回路の回路図を示す。この回路は昇圧チョッ パ回路に直列電圧補償回路を組み合わせた構成であり,エ ネルギーの大部分をキャパシタにより伝送するため,昇圧 チョッパと比ベインダクタンスを小さくすることができ る。昇圧チョッパを元に構成しているため,出力電圧は回 路構成に依存することなく制御することができる。(2)式に 入出力電圧の関係を示す。

α :		$=\frac{V_{out}}{V_{}}$	=	1		(2)
	=			1-	λ	

ここで $\alpha$ は昇圧比, $\lambda$ は指令値であり,デューティ dと同 じく $\lambda=T_{on}/T$ である。ただし $\lambda$ は,昇圧チョッパにおけるデュ ーティ dとは異なる意味を持つ。

図 4 に 3 レベル SCC のスイッチングパターンを示す。昇 圧チョッパにおけるデューティ d は ,1 周期中のスイッチの オン時間  $T_{on}$ の時間比であり ,さらに L にエネルギーを蓄積 する時間比である。一方で ,  $\lambda$ はオン時間  $T_{on}$  の時間比では あるが , L にエネルギーを蓄積する時間 $\Delta t$  の時間比ではな い。SCC ではキャリアを複数設けるため ,  $\Delta t$  は各三角波キ ャリアのオン時間が重なり合う時間となる。

図 5 に検討回路の動作モードを示す。入力側にリアクト ルがないときは、電源が短絡するためモード(IV)で動作させ ることはできないが、リアクトルを追加することでこのモ ードでの動作が可能となる。指令値んに対して、0<ん<0.5 の とき、モード(I)、(II)、(III)で動作し、0.5<ん<1 のとき、モー ド(I)、(IV)で動作する。



3. インダクタンスの計算法



本節では, SCC の入力リアクトルの計算法について検討 する。まず,3 レベル SCC において最も入力電流リプルが 大きくなる条件の下,インダクタンス L の式を導き,その 式を4節で N レベルに拡張する。ただし,この設計では以 下の条件のもと計算を行う。

- (1) フライングキャパシタ電圧を一定とする
- (2) 入出力電圧を一定とする
- (3) スイッチのオン抵抗は無視する
- (4) デッドタイムは考慮しない
- (5) 出力電圧一定として昇圧比を変化させる

昇圧チョッパではスイッチング 1 周期にリアクトルに蓄 えるエネルギーと放出するエネルギーが等しいことから, *L* にエネルギーを蓄積するときの電流リプルについて検討す る。入力電流リプル*Ai*は, *L* にエネルギーを蓄積する時間 *At*とリアクトル両端電圧 *VL*から(3)式にて求められる。

(3)式より,  $V_L \ge \Delta t$  の積が最も大きい時に入力電流リプル が大きくなることがわかる。 $V_L \ge \Delta t$  の積が最大となるのは, 指令値 $\lambda$ が 0.25 または 0.75 のときで,これは L のエネルギ ー蓄積時間  $\ge L$  のエネルギー放出時間が共に 50%になると きである。この指令値は,それぞれ 0< $\lambda$ <0.5  $\ge$  0.5<  $\lambda$  <1 の 中間値から求められる。なお,レベル数 N が変化しても, 各動作モードを決める指令値範囲の中間値が電流リプルの 最大となる指令値である。

3.2 計算法

ここでは,電流リプルが最大となる指令値*λ*=0.25 を例に3 レベル SCC のインダクタンスの設計方法を示す。(4)式に, (3)式を変形したインダクタンス*L*を求める式を示す。

L にエネルギーを蓄積するときの動作モードは図 5 のモ ード(I)とモード(II)である。このときの $V_L$ はそれぞれ(5),(6) 式で表すことができる。

 $V_{L} = V_{in} - (V_{out} - V_{C})$ (5)  $V_{L} = V_{in} - V_{C}$ (6)

なお, *V<sub>c</sub>*は出力電圧の半分の電圧で充電されるため(7)式 となる。そのため(5)式と(6)式は等しくなる。

$V - \frac{V_{out}}{V}$	(7)
v <sub>c</sub> – 2	(7)

次にΔt の導出について説明する。3 レベル SCC のエネル ギー蓄積時間Δt は(8)式で表すことができる。

$$\Delta t = \frac{1}{2} \times \frac{1}{2}T \tag{8}$$

3 レベル SCC では Lのエネルギー充放電をスイッチング 1 周期中で 2 回行うため,1 回の充放電サイクルを考えると At は T/2 時間となる。さらに,L の充放電時間の時間比が 等しいためLにエネルギーを充電する時間はT/2の半分であ る。よってAt は周期 T の 1/4 倍となる。

以上をまとめると,インダクタンスの式は(9)式となる。



#### 4. 多レベル化におけるインダクタンス計算

図6にNレベルにおける電圧制御形SCCの回路図を示す。 SCC はスイッチを2つ,フライングキャパシタを1つ追加 することで,レベル数を増加させることができる。(10)式に 入力リアクトルがない場合の出力電圧最大値の式を示す。

 $V_{out} = (N - 1)V_{in}$ (10)

入力リアクトルがない場合,出力電圧の限界値は(10)式で 決まるが,リアクトルを追加することで出力電圧の制御が 可能となる。電圧制御形 SCC の N レベルにおける出力電圧 と指令値2の関係式は,3 レベルと同様に(2)式で表すことが できる。

また,フライングキャパシタ電圧は,入力電圧に近い内 側のキャパシタから順に $\frac{1}{N-1}V_{out}$ , $\frac{2}{N-1}V_{out}$ … $\frac{N-2}{N-1}V_{out}$ で

バランスされる。

制御はレベル数の増加に伴い三角波キャリアの数を増や し,さらに,それらの位相をシフトすることで実現される。 キャリア数 *M* とシフトする位相差θは回路のレベル数 *N* に 関係し,それぞれ,(11)式と(12)式で表される。

$M = N - 1 \cdots$	••••••	(11)
$\theta = \frac{M}{2\pi} [rad] \cdots$		(12)

(11)

多レベル化した場合のインダクタンスは,(9)式を N レベルに拡張することで,(13)式として得られる。

 $L = V_L \frac{T}{2 \times (N-1) \times \Delta i}$ (13)

(12)式からインダクタンスは(N-1)に反比例することがわ かる。レベル数を多段化することで,1回の充放電時間を短 くできるため,インダクタンスを低減できる。なお,V<sub>L</sub>は 各レベルの電流リプルが最大となる動作モードから決ま る。

5. 設計例

ここでは,以下の設計条件のもと(9)式から3レベル SCC のインダクタンス設計例を示す。

- (1) 入力電圧 V<sub>in</sub>=12V,出力電圧 V<sub>out</sub>=60V,負荷 P<sub>out</sub>=60W,スイッチング周波数 f<sub>s</sub>=100kHz を定格と する
- (2) 電流リプルの設計値は定格入力電流 5A の 30% である 1.5A とする
- (3) V<sub>out</sub>=60V 一定とし, V<sub>in</sub> を変化させた場合について 検討する

ここで,指令値 $\lambda$ =0.25 のときを考えると,出力電圧  $V_{out}$ =60Vより入力電圧 $V_{in}$ は(2)式より45V である。また,フ ライングキャパシタ電圧 $V_C$ は $V_{out}$ の半分の電圧が充電され るため30Vとなる。従って,Lの両端電圧 $V_L$ は,(5)式及び (6)式から15Vと求められる。Lにエネルギーを蓄積する時 間 $\Delta t$ は,1周期が10 $\mu$ secであるため,(8)式より,2.5 $\mu$ secと なる。リプル電流設計値 $\Delta i$ は,設計条件より1.5A であるた め,以上より,3レベルSCCのインダクタンスは,25 $\mu$ Hと なる。同様にして4,5レベルのインダクタンスを求める。

図7にレベル数とインダクタンスの関係を示す。なお,2 レベルは昇圧チョッパを意味する。昇圧チョッパにおいて, 電流リプルが最大となるときはデューティ d=0.5 なので,こ の点で設計している。図7より,5 レベル SCC では昇圧チ ョッパの 1/10 以下のインダクタンスで入力リアクトルを設 計できることがわかる。また,インダクタンスがレベル数 に対して,反比例していることが確認できる。一般に昇圧 チョッパでは昇圧比が高くなると,入力電流リプルが大き くなるのでリアクトルが大型化する。しかし,SSC を用い ることで,高い昇圧比でも小さいインダクタンスで昇圧で きる。本論文では,マルチレベルの効果が大きいと見られ る5 レベル SCC に注目する。

6. 5 レベル SCC

ここでは,最大5倍程度の昇圧比と仮定し,低インダク タンスで実現できる5レベルSCCについて検討する。

図 8 に電圧制御形 5 レベル SCC の回路図を示す。5 レベ



ル SCC は 8 個のスイッチと 3 個のフライングキャパシタに より構成される。スイッチ S<sub>1-4</sub> はそれぞれ S<sub>5-8</sub> の負論理に なっている。従来の 5 レベル SCC と異なり,入力側にリア クトルを追加することで,4 倍以上の電圧を出力することが できる。

図 9 に三角波キャリアと指令値λの関係を示す。5 レベル SCC は 4 本の三角波キャリアを用意し,それぞれのキャリ アをπ/4 ずつ位相をずらす。指令値λが 0.25,0.5,0.75 のと きを境にそれぞれ動作モードが変わる。電流リプルが最大 となる指令値は ,0<<br/> $\lambda<0.25$ ,0.25<br/> $\lambda<0.5$ ,0.5<br/> $\lambda<0.75$ ,0.75<br/> $\lambda<1$  それぞれの中間値である ,<br/>  $\lambda=0.125$ ,0.375 ,0.625 ,0.875 となる。

図 10 に本実験における 5 レベル SCC の制御ブロック図を 示す。本実験では,ファンクションジェネレータにより位 相 0 とπ/2 の三角波を生成し,これら 2 つの信号を位相シフ ト回路により位相を反転することで,π/4 ずつ位相をずらし た 4 つの三角波キャリアを生成している。このキャリアと 直流指令値 λを比較し,各スイッチングパルスを生成してい る。

7. シミュレーション結果

7.1 動作波形

図 11 に,最も入力電流リプルが大きくなる条件の1つで あるλ=0.625 での5 レベル SCC のシミュレーション結果を 示す。インダクタンスは5章で設計した 6.3µH である。な お,シミュレーションは4章及び5章で示した条件で行っ ている。図 11より電流リプルは1.44A であり設計値以内で あることから,(13)式の妥当性が確認できる。なお電流リプ ルは,フライングキャパシタ電圧の充放電に伴う変動とス イッチのオン抵抗によって増加する場合がある。

7・2 入力電流リプル特性

図 12 に出力電圧を一定として,昇圧比α=1.3~5 倍の入力 電流リプルの理論計算結果を示す。縦軸は,入力電流リプ ルを設計値で規格化した値である。なお,電流リプル設計 値は定格電流の 30%であり,1.0p.u.のときに 1.5A であるこ とを意味する。最も大きな電流リプルが表れるときは,α=1.6 と 2.67 のときで,それぞれλ=0.375,0.625 である。図 12 よ り,すべての昇圧比において電流リプルが 1.0p.u.以下であ ることから,(13)式の妥当性が確認できる。

8. 実験結果

#### 8·1 定格動作確認

表1に実機実験条件を,図13に定格である5倍昇圧時の 入力電流波形とリアクトル電圧波形を示す。図12のシミュ レーション結果より,定格時は1.0p.u.以下の電流リプルで あるため,リプル最大点よりも小さなインダクタンスで設 計することができる。電流が大きい領域で,必要なインダ クタンスが小さいため,コアが飽和し始めてインダクタン スが低下しても設計値内に抑えることができると考え小型 のコアを使用した。

Lにエネルギーを蓄積する期間において,最も大きな電流 リプルは約2.7Aであり設計値の1.5Aよりも大きい約1.8p.u. である。また,この時の効率は90%である。

電流リプルが設計値よりも大きい理由は,昇圧リアクト ルの飽和である。定格動作では入力電流の平均値が 5.7A で あり,コアの飽和により 40%程度インダクタンスが小さく なりリプル電流が増加する。特に,本実験で使用したトロ イダル状のコアはギャップを設けることができないため, コア材料の選定や寸法の設計が難しくなる。今後は,コア



の飽和を考慮し,コア体積を最小にする設計法について検討する。

## 8·2 入力電圧特性

図 14 に入力電圧を変化させたときの入力電流リプルの変

化を,図15に効率特性を示す。ここでは負荷60W,出力電 圧を60Vとし,昇圧比を1.3倍から5倍に変化させた。7・ 2 と同様に,縦軸は電流リプルの測定値を設計値1.5Aで 規格化した値である。

図 14 より,昇圧比 5 倍以外では,1.0p.u.以下に電流リプ ルを抑えていることが確認できる。電流リプル値はシミュ レーション結果と比べ大きくなっているが,シミュレーシ ョン結果と同じ傾向を得ている。入力電流リプルが最も大 きくなったのは,昇圧比 5 倍のときで,理由は 8・1 で言 及した通り,コアの飽和であると考えている。

図 15 より, 効率は昇圧比 1.3 倍のときに最も高く 98.1%, 定格である 5 倍昇圧時では 90%を達成した。効率は昇圧比 の増加に伴い低下する傾向を持つ。主な損失はスイッチの 導通損,スイッチング損,入力リアクトルによる損失であ る。昇圧比が低いときは,入力電圧が高いため入力電流が 小さくなる。そのためスイッチの導通損,スイッチング損, リアクトル損失が小さくなる。一方,昇圧比が高いときは, 入力電圧が低いため入力電流が大きくなり,効率が悪化す る。しかし,検討回路は広い範囲で良好な効率を得ている ことが確認できる。

9. まとめ

本論文では,高い昇圧比を低インダクタンスで実現する ための多レベル SCC に注目し,5 レベル SCC の静特性を検 討した。本検討回路は,従来形 SCC の入力側にリアクトル を付加することで,出力電圧の制御を可能とする。主な特 徴は,エネルギー伝送の大部分をリアクトルでなく,フラ イングキャパシタを利用して行うことである。その結果, 従来の昇圧チョッパと比べて,昇圧リアクトルの小型化が 可能で,低インダクタンスのリアクトルにより構成できる。 以上のことから昇圧リアクトルにおける損失が小さく,結 果として高効率な回路が実現できる。

ここでは,SCC のレベル数を多段化したときの入力リア クトルの計算方法を示した。また,5倍昇圧5レベル SCC を試作し,実機実験を行った。計算結果と実験結果から以 下の結果を得た。

- 5 レベル SCC のインダクタンスが,昇圧チョッパと 比べて 1/10 以下にできることを明らかにした。
- (2) 定格時(P<sub>out</sub>=60W, V<sub>in</sub>=12V, V<sub>out</sub>=60V, α=5)に 90%
  の効率を得た。
- (3) 電流リプルは昇圧比 5 倍のときを除き,設計値内に 抑えられることを確認した。

今後は,コアの最適化及び設計方法の検討,各部の損失 を明らかにするための損失解析を行う。



- (1) Faisal H. Khan, and Leon M. Tolbert: "A Multilevel Modular Capacitor-Clamped DC–DC Converter" IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS, VOL. 43, NO. 6, pp. 1628-1638(2007)
- (2) F. Zhang, L. Du, F. Z. Peng and Z. Qian: "A New Design Method for



Fig. 15. Efficiency characteristics.

High-Power High-Efficiency Switched-Capacitor DC-DC Converters", IEEE Trans. on Power Electronics, Vol.23, No.2, pp.823-840 (2008)

- (3) M. Shen, F. Z. Peng and L. M. Tolbert: "Multilevel DC-DC Power Conversion System With Multiple DC Sources" IEEE Trans. on Power Electronics, Vol.23, No.1, pp.420-426 (2008)
- (4) O. Keiser, P.K. Steimer, and J.W. Kolar, "High power resonant switched-capacitor step-down converter," Proc. IEEE PESC'08, pp.2772–2777 (2008)
- (5) Dong Cao and Fang Zheng Peng:"Zero-Current-Switching Multilevel Modular Switched-Capacitor DC-DC Converter"ECCE 2009, pp.3516-3522 (2009)
- (6) Mummadi Veerachary: "Control of Switched Capacitor Step-Down Buck Converter", IECON 2006, pp. 2073 – 2076 (2006)
- (7) K. Sano and H. Fujita: "Dynamic Control and Performance of Resonant Switched-Capacitor Converter Based on Phase-Shift Control", IEEJ Trans., Vol.128-D, No.10, pp.1190-1197(2008) 佐野憲一朗・藤田英明:「位相シフト制御法を適用した共振形スイッ チトキャパシタコンバータの過渡特性の改善」,電学論 D, Vol.128, No.10, pp.1190-1197(2008)
- (8) K. Sano and H. Fujita: "Improving Dynamic Performance and Efficiency of a Resonant Switched-Capacitor Converter Based on Phase-Shift Control", ECCE 2009, pp.3509-3515 (2009)
- (9) Qiu, B. Zhang and C.Zheng: "Duty Ratio Control of Resonant Switched Capacitor DC-DC Converter" ICEMS 2005, Vol.2, pp.11338-1141 (2005)
- (10) M. Shoyama and T. Ninomiya: "Output Voltage Control of Resonant Boost Switched Capacitor Converter", PCC-Nagoya2007, LS3-44, pp.899-903 (2007)
- (11) Guillaume Gateau, Maurice Fadel, Pascal Maussion, Redha Bensaid, and Thierry A. Meynard: "Multicell Converters: Active Control and Observation of Flying-Capacitor Voltages", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 49, NO. 5, pp.998-1008(2002)