

12 スイッチ 5 レベル PWM 整流器の高周波電源下での動作検証

野下 裕市* 伊東 淳一 (長岡技術科学大学)

A Experimental Verification of Simplified Five-level PWM Rectifier on High-Frequency Power Supply Systems
Yuichi Noge*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper evaluates a reduced switch count five-level PWM rectifier as an aircraft power supply systems, which has high frequency power grid. The rectifier proposed by authors is combined a diode clamp type topology with flying capacitor type topology. The proposed rectifier only uses four switches per leg in spite of five-level converter. This paper describes the feature of the proposed topology and the corresponding method of the high input frequency. Finally, the performance of the input current control of the proposed circuit is confirmed by experimental setup. In addition, the high-frequency 800Hz operation of the proposed circuit is confirmed by experimental results.

キーワード : PWM 整流器, マルチレベル, 空間ベクトル変調, 航空機電源
(PWM rectifier, Multilevel, Space vector modulation, Aircraft power supply)

1. はじめに

近年, 航空機では従来の油圧式アクチュエータを用いた飛行制御システムに代わり, 小型軽量化が可能な電気式アクチュエータの採用が進んでいる。航空機に電力を供給する発電機はエンジンに接続されるため, その運転状態に応じ, 出力周波数変動する。現在は機械的な無段階変速機を用いて発電機を一定の回転数で駆動するシステムや, 移相変圧器とダイオード整流器を用いた多パルス整流回路とインバータを組み合わせたシステムが用いられている⁽¹⁾。しかし, いずれも変速機や変圧器が大型で重いという欠点がある。特にダイオード整流器を用いたシステムでは, 航空機に搭載する電子機器の誤作動を防ぐための厳しい高調波規制を達成するため, 整流器から発生する入力電流高調波を抑制するためのフィルタが大型化したり, 負荷に応じて出力電圧が変動したりする。これらの理由から小型軽量で入力電流高調波が少ない整流回路が必要とされている。

入力電流高調波を抑制できる整流回路として, 力率改善(PFC)整流器があり, さまざまな回路構成や適用例が報告されている⁽²⁻¹¹⁾。中でも PWM 整流器はスイッチ素子で構成されるため入力電流の制御性が高く, 入力電流高調波抑制に効果的であることから実用化が進んでいる。

PWM 整流器を航空機電源システムに適用する場合, エンジンに接続された発電機の出力周波数が 400~800Hz と高く, 一般的な商用電源に用いる PWM 整流器に比べてスイッ

チング周波数を大幅に上昇させる必要がある。しかし一般的な 2 レベル PWM 整流器では高耐圧素子を用いる必要があり, スイッチング周波数を向上させるのが困難である。

そこで高速スイッチングを実現する技術として, マルチレベル構成が考えられる。n レベル構成でスイッチ印加電圧を $1/(n-1)$ に低減できるため, 低耐圧で高速な MOSFET が使用できることから, スイッチング周波数が向上し, 入力リアクトルの小型化や入力電流高調波の低減が実現できる。しかし従来から提案されているダイオードクランプ方式またはフライングキャパシタ方式マルチレベル PWM 整流器はスイッチ素子が多く, 回路構成と制御方法が複雑化する問題がある。

そこで本論文では航空機電源用途として, 著者らが提案しているスイッチ素子数を半減した新たな 5 レベル PWM 整流器を適用する。提案する 5 レベル PWM 整流器はフライングキャパシタ方式とダイオードクランプ方式を組み合わせた回路構成を持ち, 外側クランプダイオードに出力電圧 V_{dc} の $1/2$ を持たせることで電流の通過素子数を削減し, 同時にスイッチ素子の印加電圧を $1/4V_{dc}$ に保つことができる。

本論ではまず, 提案する整流回路の特徴及び動作を紹介する。次に高周波入力において問題となる波形ひずみについて, 発生原因と補償法を説明し, 動作特性を実機検証する。電源周波数 800Hz 時の動作を示し, 航空機電源システムに適用可能であることを示す。

2. 提案回路の構成と制御法

(2-1) 従来回路

図1に従来の5レベルPWM整流器1相分の回路構成を示す。図1(a)はダイオードクランプ形、図1(b)はフライングキャパシタ形で、 $1/4V_{dc}$ 耐圧の素子を用いた場合の構成である。いずれもスイッチ素子耐圧は V_{dc} の $1/4$ となるが、1相あたり8個のスイッチ素子が必要であり、コストアップや制御系が複雑化する欠点がある。

(2-2) 提案回路

図2に提案回路を示す。提案回路はダイオードクランプ形とフライングキャパシタ形とを組み合わせた構成になっている。さらにパワーフローをAC-DC方向に限定することで従来回路と比較してスイッチ数を半分に削減する。 C_1 はフライングキャパシタで、 $1/4V_{dc}$ の電圧を保つようにスイッチングパターンを切り替えて充放電制御する。 C_3 の電位はダイオード D_{R1} , D_{S1} , D_{T1} を経て出力平滑コンデンサ C_2 の中性点電位にクランプされ、バランス制御は不要である。

表1に提案回路の出力電圧とスイッチングパターンを示す。提案回路は2種類のゼロレベルを含む5レベルを出力できる。フライングキャパシタ電圧を $V_{C1}=V_{dc}/4$ 一定とすると、No.2と3、No.6と7が同一のレベルとなる。つまり、同一のレベルを保ちながら C_1 の充電、放電モードを切り替えられるため、スイッチングパターンを使い分けることによる C_1 の充放電制御が可能となる。

表2は従来回路と提案回路の回路素子数の比較を示している。提案回路の最大の利点はスイッチ素子数が従来回路の半分となることである。またダイオードが少なく、フライングキャパシタ形よりもコンデンサが少ない。また、補助回路なしにコンデンサの電圧を制御できる特徴がある。以上から提案回路は他の5レベルPWM整流器よりも低コストで実現できる。

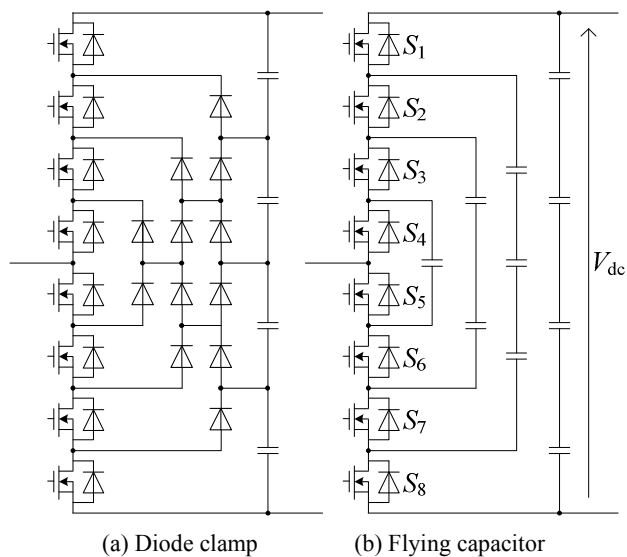


図1 従来回路(同耐圧の素子で記述)
Fig. 1. Conventional circuit (single leg)

(2-3) 制御方式

図3に提案回路の制御ブロック図を示す。制御ブロックは、入力電流制御と出力電圧制御からなる。三相入力電流を入力電圧から検出した電源角度を用いて回転座標変換し、d-q軸上で制御する。d軸が有効電流、q軸が無効電流を表し、q軸電流指令値 $I_q^*=0$ とすることで入力力率1制御を行う。電流制御系のPI制御器で得られた出力電圧指令値を α - β 座標に変換し、空間ベクトル変調により出力する3種類の電圧ベクトル V_1 , V_2 , V_3 と、それぞれの電圧ベクトル

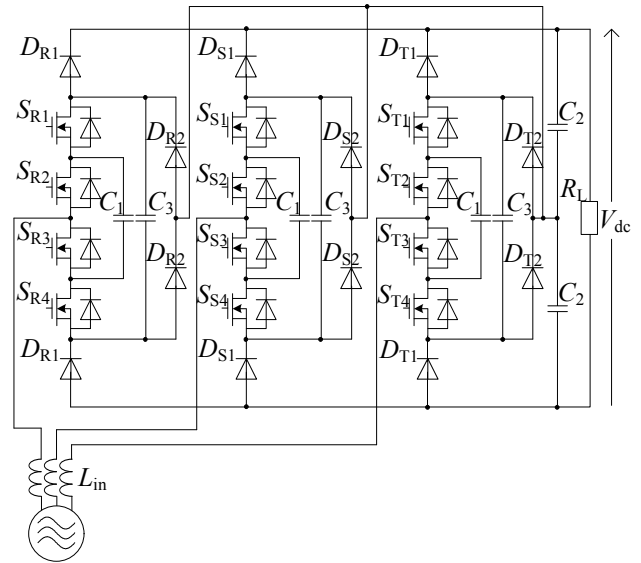


図2 提案回路

Fig. 2. Proposed circuit

表1 スwitchingパターン

Table 1. Switching patterns

No.	v_{in} polarity	Flying capacitor	Output voltage	On state switch
1	+	-	$+1/2 V_{dc}$	S_1, S_2
2		Discharge	$+1/4 V_{dc}$	S_1, S_3
3		Charge	$+1/4 V_{dc}$	S_2, S_4
4		-	$+0$	S_3, S_4
5	-	-	-0	S_1, S_2
6		Charge	$-1/4 V_{dc}$	S_1, S_3
7		Discharge	$-1/4 V_{dc}$	S_2, S_4
8		-	$-1/2 V_{dc}$	S_3, S_4

表2 同耐圧の素子を用いた場合の素子数比較

Table 2. Comparing of device number.

	Diode clamp	Flying capacitor	Proposed circuit
Switch	24	24	12
Diode	60	24	36
Capacitor	4	30	13
Voltage Control of C	Impossible	Possible	Possible

ル出力時間 T_1, T_2, T_3 を決定し、キャリア比較により PWM パルスを得る。

空間ベクトル変調方式を採用した理由は、キャリア変調に比べてフライングキャパシタ制御に伴うスイッチングパターンの切り替えを単純化するため、および全体のスイッチング回数を低減するためである。空間ベクトル変調により計算された電圧ベクトル出力時間に加えて、入力電圧極性とフライングキャパシタの充放電モード判定結果を用いてスイッチングパターンが選択される。

〈2・4〉 回路動作の制限

提案回路はスイッチ数を削減するために、パワーフローを AC から DC の一方に限定している。これは航空機のエンジンに向かってパワーを流し込まないことが保証されており、保護上の観点から都合がよい特性である。しかし、制御領域の切り替わり時に入力電流にひずみが生じる。以下に詳細に説明する。

図 4 に入力電圧とコンバータ出力電圧領域の分割を示す。図 3 の入力電圧 V_{in} 極性判定からスイッチングパターンの選択までにサンプリング時間の遅れがある場合、電流経路の制限により意図しない電圧が出力され、入力電流ひずみが発生する。この問題は提案回路のスイッチングパターン表 1 No.1, 4, 5, 8 において、電流経路にクランプダイオードが存在することから入力電流が一方に制限されることが原因である。遅れ時間を短縮すると誤ったスイッチングパターンの出力時間が減少し、入力電流ひずみを低減できる。

図 5 を用いて入力電圧が負から正に切り替わるゼロクロス点(図 4 領域 VI~ I)における問題点を説明する。領域 IV におけるスイッチングパターンは表 1 No.5 に示す 0V 出力である。(a) は通常動作であり、入力電流は中性点から流出する方向となる。入力電圧が正に切り替わる点の極性検出が遅れた場合、スイッチングパターンは領域 VI の状態に保持される。入力電流はクランプダイオードにブロックされるため中性点に流れず(b)の経路を通り $+1/2V_{dc}$ に接続される。この結果、本来は $+0V$ と $+1/4V_{dc}$ でスイッチングすべき図 5 領域 I が検出遅れの間 $+1/2V_{dc}$ と $+1/4V_{dc}$ となり、入力電流ゼロクロス点にひずみが生じる。

〈2・5〉 ゼロクロスひずみの波形改善

制御系の遅れに起因するひずみを改善するため、d-q 座標の位相を補償する。提案回路では d-q 座標の角度情報を入力電源から検出するため、入力リアクトルに印加される電圧により位相遅れを生じる。図 6 に入力等価回路図と電圧ベクトル図を、図 7 に補償器の構成を示す。電源相電圧 V_s 、電源周波数を f_m [Hz]、リアクトル電流を I_s [A] とすると電源角度の変化 $\Delta\theta$ [rad] は(1)式で表される。

$$\Delta\theta = \tan^{-1} \frac{2\pi f_m L_m I_s}{V_s} [\text{rad}] \dots\dots\dots(1)$$

f_m は常時変動するが、制御器内の d-q 座標回転速度から検出可能である。この $\Delta\theta$ を電源電圧より検出した角度に加算する。

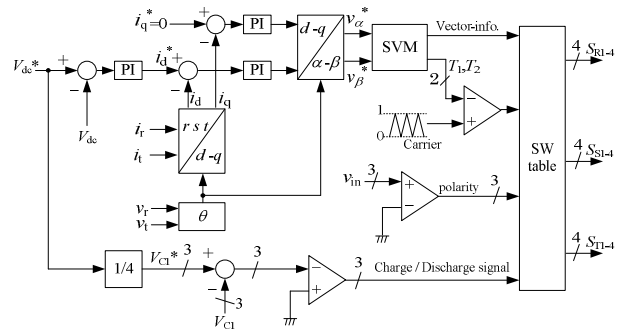


図 3 制御ブロック図
Fig. 3. Control block diagram

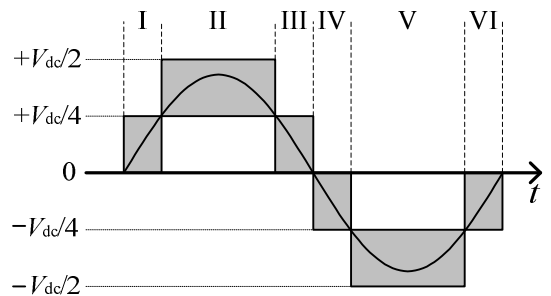


図 4 入力電圧領域
Fig. 4. Input voltage area.

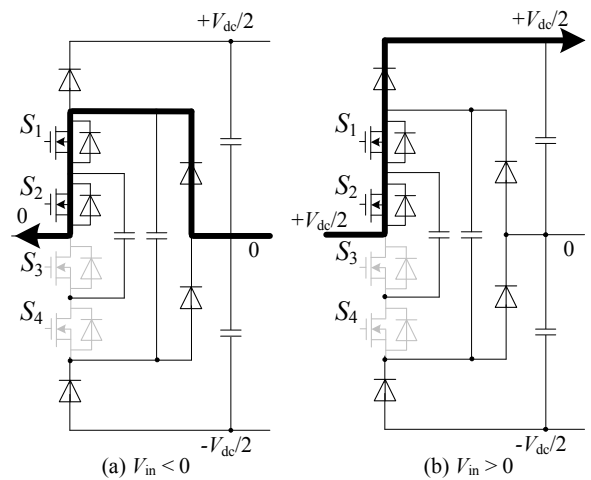
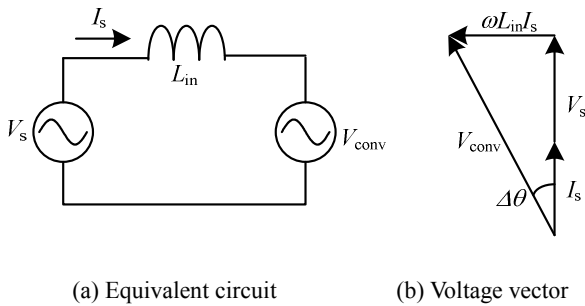


図 5 入力電圧検出遅れ期間の動作例
Fig. 5. Example of switching sequence error

3. 実験結果

実験条件は表 3 に示すように、キャリア周波数 20kHz、電源周波数を航空機電源における最大周波数である 800Hz とした。また提案補償法の有効性を確認するためには補償しない場合との比較が必要であるため、補償無しでも動作する 100 [Hz] から 300 [Hz] の範囲を実験に加えた。



(a) Equivalent circuit (b) Voltage vector
 図6 入力リアクトルの影響
 Fig. 6. Influence of input reactor

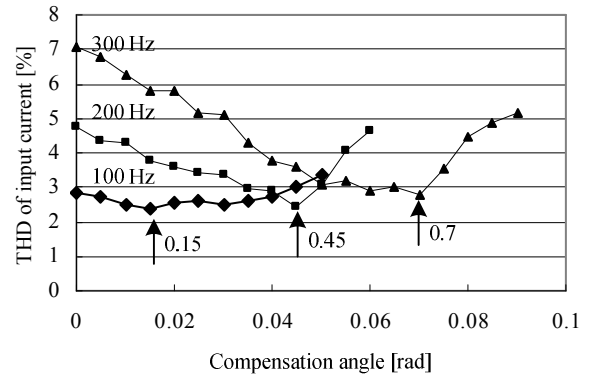


図8 電源周波数に対する最適補償量
 Fig.8 Power supply frequency and optimum compensation time

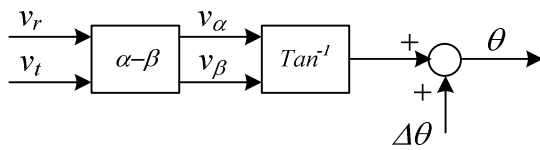


図7 ゼロクロスひずみ補償
 Fig. 7. Zero-cross current distortion compensator

表3 実験パラメータ

Table 3. Experimental parameters

Output power	160[W]
Input AC voltage	81 [V]
Input frequency	800 [Hz]
Switching frequency	20 [kHz]
DC output voltage command	128 [V]
Load resistance	100 [Ω]
Input inductor	2 [mH]
Flying capacitor	47 [μF]
Clamping capacitor	100 [μF]
DC link capacitor	220 [μF]

図8に f_{in} に対する入力電流ひずみ率が最小となる最適補償量の測定結果を示す。横軸を補償する角度 $\Delta\theta$ [rad], 矢印で示した数値は f_{in} が100, 200, 300 [Hz]の条件においてひずみ率が最小となる点である。同様にして800 [Hz]までの範囲を測定した値を, 最小2乗法を用いて遅れ補償角度 $\Delta\theta$ の周波数特性に近似すると(2)式で表される。

$$\Delta\theta = 4 \cdot 10^{-4} f_{in} - 0.0267[\text{rad}] \dots\dots\dots (2)$$

図9に(1)式による計算結果と, (2)式による実験的な結果を比較する。入力周波数に比例する傾向は同様であるが, 変化率が大きく異なる。これは入力電流ひずみの原因が, 入力リアクトルによる電圧位相遅れのみではなく, <2.4>に示した不適切なスイッチングパターンによるひずみも混在しているためである。そこで今回は実験から求めた(2)式の補償量を使用する。

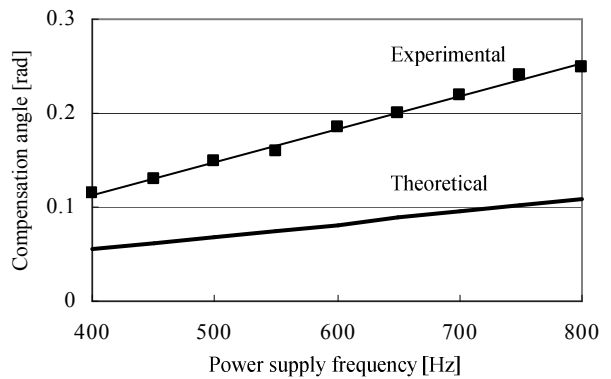
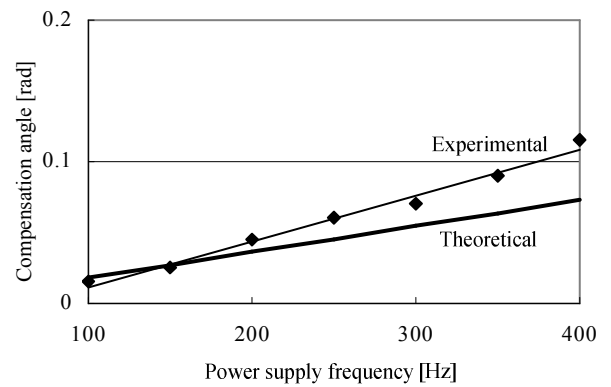
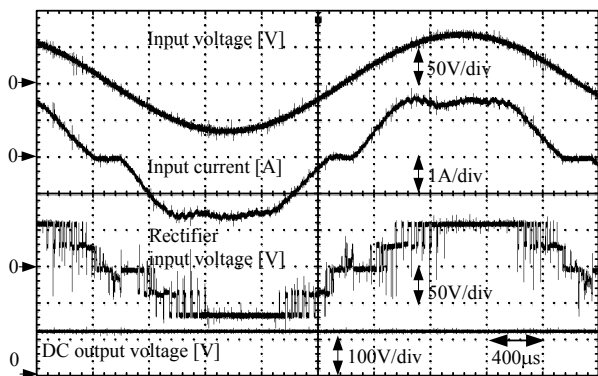


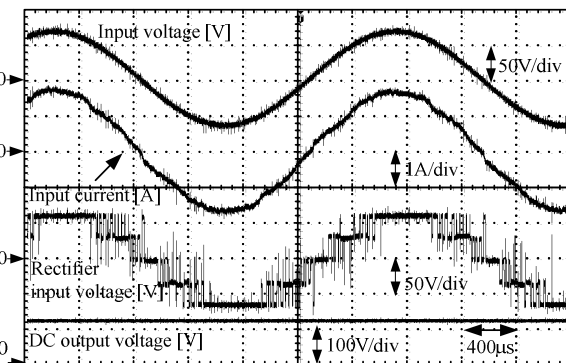
図9 ゼロクロスひずみ補償量
 Fig. 9. Comparison of compensation angle

図10に電源周波数300 [Hz]一定動作時の提案補償法の有無による波形の違いを示す。いずれも5ステップの入力電圧波形と一定の直流出力電圧が得られており, 変換器は正常に動作している。(a)補償無しでは, <2.4>で述べたゼロクロス付近における電流停滞が発生し, 電流制御器がこれを補償するために振動的となる。(b)補償ありでは, ゼロクロス付近のひずみが除去されることが確認できる。

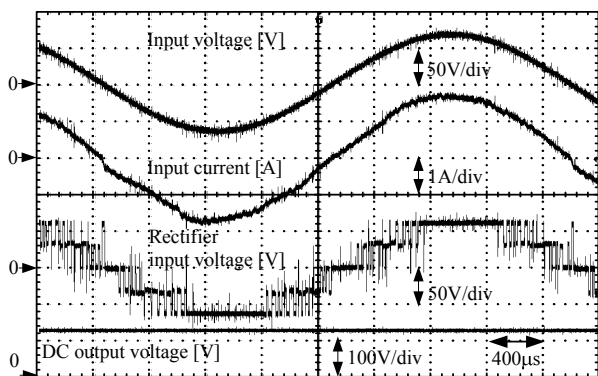
図11に f_{in} を100~400 [Hz]の間で変化させた場合の入力電流ひずみ率を示す。補償しない場合, f_{in} に比例してひずみ率が上昇し, 300 [Hz]以上は制御できない。これに対し提案補償法を適用すると, 入力電流ひずみ率は f_{in} に関わら



(a) Without compensation



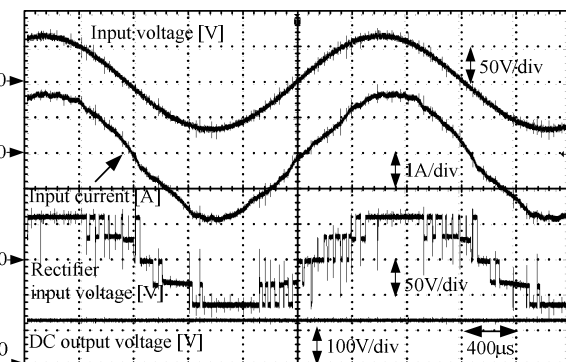
(a) 400Hz operation



(b) With compensation

図 10 動作波形の比較

Fig.10 Comparison of operation waveforms



(b) 800Hz operation

図 12 高周波動作時

Fig.12 High frequency operation

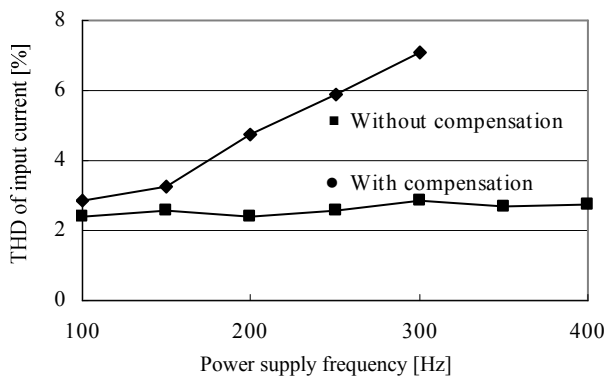


図 11 入力電流ひずみ率と電源周波数

Fig.11 Input current THD and power supply frequency

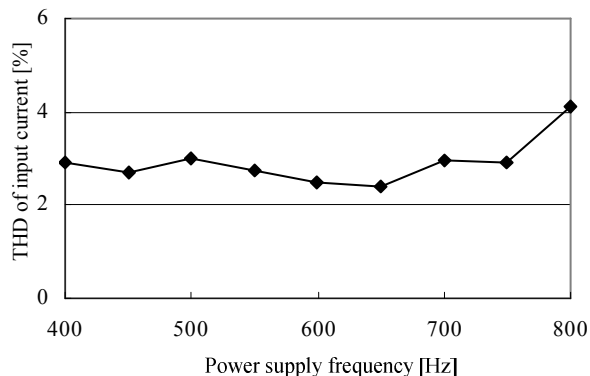


図 13 高周波動作時の入力電流ひずみ率

Fig.13 Input current THD and power supply frequency

ず 3%付近に抑制される。よって f_m が高く、入力電流制御が困難な領域において、良好な補償特性を実現できる。

図 12 に実際の航空機電源システムを想定した電源周波数 400Hz と 800Hz 時の動作波形を示す。いずれも入力電流波形は良好な正弦波となっており、入力電流ひずみ率はそれぞれ 2.4%と 4.1%である。また 800Hz 時の入力電流が、入力電圧に比べてわずかに遅れているが、この時の入力力率は 0.99 であり、問題ない範囲である。図 11 に高周波動作時の入力電流ひずみ率の変化を示す。図 11 同様に、電源周波数

の上昇に対してひずみが急激に増加することなく、3%付近で一定に推移している。このことから提案補償法を適用することで、最高 800 [Hz] の高い電源周波数に対応できることが確認できる。

図 14 に入力電流の高調波解析結果を示す。特に 800 [Hz] 動作時において、2, 4 次などの偶数次のひずみが目立つ。偶数次のひずみは 3 相電流が不平衡の場合に発生する。この原因について、図 12 (a), (b) の入力電圧をそれぞれ拡大したものを、図 15 に示す。いずれの場合も、丸囲み部分で入力

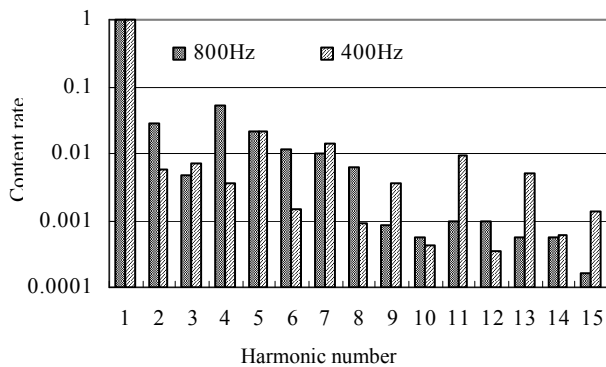
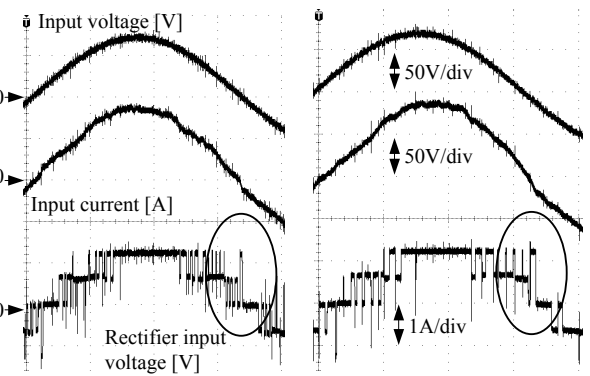


図 14 入力電流高調波解析結果
Fig. 14. Harmonic analysis of input current.



(a) 400Hz (b) 800Hz
図 15 出力電圧誤差の発生部分
Fig. 15. Output voltage distortion.

電圧に誤った電圧パルスが発生している。本来 $0 - 1/4V_{dc}$ でスイッチングする領域に $1/2V_{dc}$ の電圧パルスが生じている。これは<2.4>で述べた、スイッチングパターンと入力電流極性の不一致によるものである。このように提案補償法は、入力電流ひずみを大幅に低減できるものの、サンプリング周期による分解能以下の電圧パルスについては完全に補償できない。図 15 (a), (b) を比較すると、入力周波数に対してキャリア周波数の余裕が少ない 800 [Hz]動作時では、誤った電圧パルスの影響が大きいことがわかる。今後は変換器出力電圧の位相補償のみならず、出力電流極性の変化も考慮したスイッチングパターン選択法を適用することで、誤った電圧パルスの抑制が可能と考える。

4. まとめ

本論文では航空機電源システムに対する簡易型 5 レベル PWM 整流器の適用を検討した。提案回路の制御方式を紹介し、実機を用いた高周波電源下での動作検証を行った。この結果、最高 800Hz の高い電源周波数において、入力電流ひずみ率 4.1%を達成した。また提案回路の課題である、電流経路の制限による入力電流ゼロクロスひずみを大幅に改善する補償法を提案し、実機実験により効果を確認した。今後は誤った電圧パルスの発生をさらに低減する手法を検討し、入力電流制御性能の改善を図る。

文 献

- (1) H. Wolf, T. Gathmann : "Active Three-Phase Rectifier for Aircraft Equipment", IEEE EPE.2005.219263 (2005)
- (2) B. Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey, and D. P. Kothari : "A Review of Three-Phase Improved Power Quality AC-DC Converters", IEEE Transactions on industrial electronics, Vol.51, No.3, pp.641-660 (2004)
- (3) J. Rodriguez, J. Lai, and F. Z. Peng : "Multilevel Inverters: A Survey of Topologies, Controls, and Applications", IEEE Transactions on industrial electronics, Vol.49, No.4, pp.724-738(2002)
- (4) U. Drofenic, JW. Kolar, Y. Nishida, Y. Okuma, and J. Sun : "Three-Phase PFC Rectifier Systems", PCC-Osaka 2002 Tutorials, pp.2-93(2002)

- (5) Yasuyuki Nishida : "Passive and Hybrid PFC Rectifiers -A Survey and Exploration of New Possibilities-", IEEE Transaction, Vol.126, No.7, pp.927-940 (2006)
- (6) I. Ashida, J. Itoh : "A Novel Three-Phase PFC Rectifier Using a Harmonic Current Injection Method", PCC-Nagoya 2007, pp.1302-1307(2007)
- (7) F. Z. Peng : "A Generalized Multilevel Inverter Topology with Self Voltage Balancing", IEEE Transactions on industry applications, Vol.37, No.2, pp.2024-2031 (2001)
- (8) X. Yuan, I. Barbi : "Fundamentals of a New Diode Clamping Multilevel Inverter", IEEE Transactions on power electronics, Vol.15, No.4, pp.711-718(2000)
- (9) Z. Pan, F. Z. Peng, K. A. Corzine, V. R. Stefanovic, J. M. Leuthen, and S. Gataric : "Voltage Balancing Control of Diode-Clamped Multilevel Rectifier/Inverter Systems", IEEE Transactions on industry applications, Vol.41, No.6, pp.1698-1706(2005)
- (10) A. A. Sneh, M. Wang : "Novel Hybrid Flying-Capacitor -Half-Bridge 9-Level Inverter", TENCON 2006(2006)
- (11) X. Kou, K. A. Corzine, and Y. L. Familliant : "A Unique Fault-Tolerant Design for Flying Capacitor Multilevel Inverter", IEEE Transactions on power electronics, Vol.19, No.4, pp. 979-987 (2004)
- (12) 野下裕市・伊東淳一 : 「航空機電源用簡易型 5 レベル PWM 整流器の一検討」, 平成 21 年電気学会産業応用部門大会, pp.I-40-I-43 (2009)
- (13) J. Itoh, Y. Noge and T. Adachi : "A novel Five-level PWM Rectifier Using 12 switches", ECCE IEEE, P8-3 1394 (2009)
- (14) 安達 健人・伊東淳一 : 「スイッチ数を削減した三相 5 レベル PWM 整流器の回路パラメータ設計法」, 平成 20 年電気学会全国大会, 4-003 (2009)