

中性点クランプ形3レベルインバータのコンデンサ容量設計指針

◎ 田中 孝明 伊東 淳一
(長岡技術科学大学)

1. はじめに

中性点クランプ形インバータは、3レベルの出力を得るには2つのコンデンサの中性点から供給される電圧が必要となる。中性点の電位変動は高調波発生の原因となることから、種々のバランス制御法が提案されている⁽¹⁾。しかしながら、負荷力率や変調率によってはバランス制御が不十分となり電位変動が生じる。

本稿では、適切なオフセットを各相電圧指令に重畳するバランス制御法に着目し⁽²⁾、定常状態における最小の中性点電位変動とコンデンサ容量の関係を明らかにする。

2. バランス制御法の原理

図1に3レベルインバータの回路構成を示す。中性点電流 i_{np} は、 i_u, i_v, i_w を各相の電流値、 v_u^*, v_v^*, v_w^* を各相の電圧指令、 v_0^* を各相電圧指令に重畳するオフセット電圧とすれば、(1)式にて表せる。(1)式を解いて $i_{np} = 0$ となる v_0^* を各相電圧指令に重畳することでバランス制御を実現する。

$$i_{np} = (1 - |v_u^* + v_0^*|) \times i_u + (1 - |v_v^* + v_0^*|) \times i_v + (1 - |v_w^* + v_0^*|) \times i_w \quad \cdots (1)$$

図2にシミュレーションによる相電圧指令と中性点電位 v_{np} の波形を示す。ただし、電圧指令には電圧利用率の向上を図るために出力周波数の3倍高調波を注入している。バランス制御の実現に必要な v_0^* を重畳した指令値がインバータの出力電圧限界を超えることから、中性点電位は出力周波数の3倍で20V程度の脈動が生じている。

3. コンデンサ容量の設計指針

中性点電位変動幅 Δv_{np} と片側のDCリンクコンデンサ容量 C の関係は(1)式をバランス制御不可範囲 T (図2の条件では $\phi_1 \sim \phi_2$ と $\phi_3 \sim \phi_4$) で積分することで求まり、(2)式で表せる。ここで I_{uv} は線間電流、 ω は出力角周波数、 ϕ は出力角である。

$$\Delta v_{np} = \frac{\sqrt{2} I_{uv}}{2C\omega} \int_T |i_{np}| / \sqrt{2} I_{uv} d\phi = \frac{\sqrt{2} I_{uv}}{2C\omega} k_{(a, \cos\theta)} \quad \cdots (2)$$

しかし、(2)式中の電荷係数 $k_{(a, \cos\theta)}$ は非線形である上、積分範囲も非線形なので係数を規格化する。図3に電荷係数 $k_{(a, \cos\theta)}$ と変調率 a 及び力率 $\cos\theta$ の関係を示す。負荷力率と変調率に応じて(3)式に $k_{(a, \cos\theta)}$ を代入することで定常状態の任意の負荷条件に対して所望の Δv_{np} に抑制可能なDCリンクコンデンサ容量がアドミッタンス Y_{pu} より求まる。なお、(3)式は表1に記す標準値で規格化している。

$$Y_{pu} = \frac{I_{uv, pu}}{2\Delta v_{np, pu}} k_{(a, \cos\theta)} \quad \cdots (3)$$

例として、定格電流時の電位変動を10%以下にできる最小の C を図3中の破線の交点(負荷力率0.9, 変調率 $a=1.1$) で設計すると、アドミッタンス Y_{pu} は $61.3\% (=313\mu\text{F}@10\text{kW},$

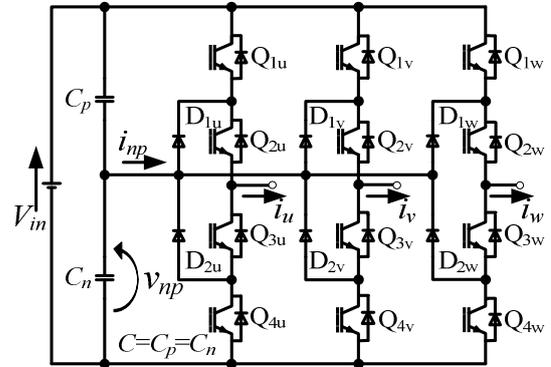


Fig.1. Circuit configuration of 3-level inverter.

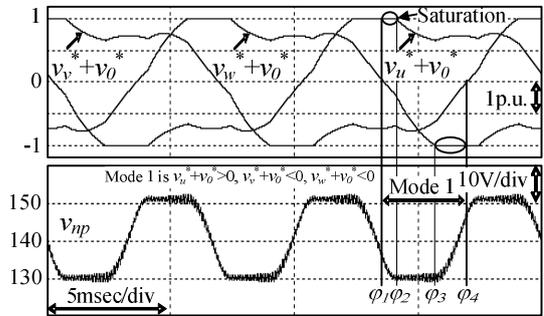


Fig.2. Simulation result with balance control.
(Power factor:0.8, Modulation factor:1.0,
Phase current: $I_{uv} = 22.7\text{Arms}$, $C = 312\mu\text{F}$)

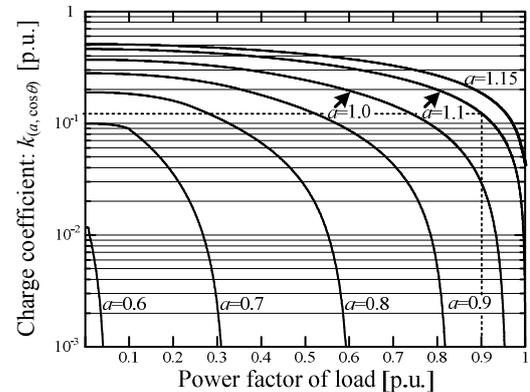


Fig.3. Relation between charge coefficient and power factor of load and modulation factor.

Tab.1. Definition of normalized value.

Normalized value	Standard value
$\Delta v_{np, pu}$	V_{in}
$V_{uv, pu}$	Line voltage rating: $V_{uv, n}$ [Vrms]
$I_{uv, pu}$	Line current rating: $I_{uv, n}$ [Arms]
Y_{pu}	$I_{uv, n} / V_{uv, n}$

200Vrms, 50Hz 出力時)となる。

今後は、負荷変動時を考慮したコンデンサ容量設計指針を明らかにし、実機による検証を行う。

参考文献

- (1) Lazhar: IEEE Trans., Vol. 23, No. 4, pp.1057-1063 (2008)
- (2) 小笠原・沢田他: IEEJ, Vol.113-D, No.1, pp.41-48 (1993)