

# ゼロ電圧スイッチング制御法を適用した インダイレクトマトリックスコンバータの波形改善

正員 伊東 淳一\* 学生員 日向 敏文\*

## Improvement of Waveforms for an Indirect Matrix Converter Using Zero-Voltage Switching

Jun-ichi Itoh\*, Member, Toshifumi Hinata\*, Student Member

This paper proposes a method for error compensation in an indirect matrix converter using zero-voltage switching (ZVS). ZVS helps reduce the junction temperature of switching devices on the inverter-stage by reducing the switching loss of the inverter. However, an input current error is generated by the commutation operation. In this paper, two compensation methods are proposed: one is used for compensating errors in the software commands (command error compensation), and the other is used for compensating errors in the pulse width (pulse width error compensation). The efficiency of the compensation methods have been confirmed by the experimental results. The total harmonic distortion (THD) of the input current using the command compensation and pulse width compensation is 1.5% and 1.4%, respectively. These results prove effectiveness of the proposed compensation methods.

キーワード：インダイレクトマトリックスコンバータ，直接形電力変換器，電流形整流器，誤差補償

Keywords : Indirect matrix converter, Direct power converter, Current source rectifier, Error compensation

### 1. はじめに

近年，モータ駆動などの可変速制御を必要とする産業用途において交流から交流へ電力を変換する AC-AC 電力変換器が盛んに用いられている<sup>(1)~(6)</sup>。従来の回路構成としてダイオード整流器と電圧形 PWM インバータを組み合わせたシステムがある。しかし，ダイオード整流器は電源の高調波電流が問題となる。従って，用途，容量に応じて，高調波規制を満たすために電圧形 PWM 整流器と電圧形 PWM インバータを組み合わせた Back-to-Back (以下，BTB) システムが一般に使用される。

これらの回路は，モータ始動時に高トルクを必要とする場合や，低速駆動時，サーボロック動作時に，負荷電流がインバータ側の特定素子に長時間集中して流れる問題がある。素子への電流集中が生じるとジャンクション温度が動作温度範囲を超え，破壊に至る恐れがある。また，スイッチング素子のジャンクション温度が大きく変動し，熱膨張率の違いからワイヤボンディングやはんだ層に大きな応力ひずみを与えるため，寿命が低下する。

一般に，素子の使用限界はジャンクション温度により制

約を受けるため，エレベータやサーボシステムのような低速大トルク運転を必要とする用途では連続定格容量に対して大きな電流容量を持つ素子が選定される。この結果，インバータ容量の増加，高コスト化を招く。また前述の BTB システムは，直流リンクに平滑用の電解コンデンサが使用されるため，大型化や短寿命化の一因となっている。

一方，直流リンク部に電解コンデンサなどのエネルギーバッファを介すことなく交流を直接，周波数が異なる交流電力に変換することが可能なマトリックスコンバータが研究されている<sup>(2,3)</sup>。マトリックスコンバータは高効率，小型，長寿命が期待できることに加え，負荷電流の流れるスイッチング素子は電源周波数で切り替わるため，低い出力周波数での電流集中の問題を低減できる。しかし，素子数が多く，保護回路が複雑であるため，中小容量では周辺回路のコストが比較的高くなる問題がある。

近年注目されている回路構成として，従来変換器の素子を転用できるインダイレクトマトリックスコンバータ(以下，IMC)がある。双方向スイッチを 9 つ必要とする従来のマトリックスコンバータと比べて，IMC のインバータ側には従来の一般的な IGBT モジュールが使用でき，保護回路も単純化できることなどから小容量でも比較的低コストで実現できる。また，平滑用のコンデンサを必要とせず，整流器側をゼロ電流スイッチングできるため，従来の BTB シス

\* 長岡技術科学大学  
〒940-2188 新潟県長岡市上富岡町 1603-1  
Nagaoka University of Technology,  
1603-1, Kamitomioka, Nagaoka Niigata 940-2188

テムに比べて高効率、小型化の利点を有する。しかし、IMCはBTBシステム同様、低速運転時にインバータ側素子に電流集中が発生する。

本論文ではインバータ側素子の温度上昇を低減することを目的とし、インバータ側にゼロ電圧スイッチング(以下、ZVS)を適用した制御法と、それに付随する入力電流波形改善法を提案する。ZVS 制御法を適用することでスイッチング損失を低減し、発熱を抑制することができる。しかし、ZVS 制御法では整流器側の転流動作に設けたオーバーラップ時間に伴い誤差が生じ、入力電流波形にひずみが生じる。そこで、波形改善方法として、電圧指令値に補償量を重畳する方法(指令値補償法)と、ハードウェアにより直接パルス进行操作する方法(パルス幅補償法)を提案する。指令値補償法はソフトウェアによる指令値の変更のみで良いため、簡単であるが出力電流波形にひずみが残存する。一方、パルス幅補償法は PWM 回路に変更が必要なためハードウェア(FPGA)の修正が必要であるが、オーバーラップ時間を付加する前のパルス幅を復元できるため入出力波形ともに改善できる。

ここではまず、提案する ZVS 制御法の特徴および動作を紹介する。次に電流形整流器に発生する誤差の解析を行い、指令値補償法とパルス幅補償法のそれぞれについて説明する。最後に、1.5kW 負荷を用いた実験により入出力電流波形の改善を確認する。

## 2. 回路構成と制御法

### (2・1) 回路構成

図1にBTBシステムの回路構成を示す。BTBシステムは入力に昇圧リアクトルと直流リンク部に平滑用の電解コンデンサが必要となる。電解コンデンサの寿命は周囲温度に左右され、用途によってはメンテナンスを必要とする。

図2にIMCの回路構成を示す。IMCは電流形PWM整流器と電圧形PWMインバータで構成されている。入力にはフィルタ用リアクトルとフィルタ用コンデンサが必要であるが、カットオフ周波数はスイッチング周波数の1/10程度なので、ともに昇圧用リアクトルや平滑用コンデンサに比べ大幅に小型化できる。

### (2・2) ゼロ電流スイッチング制御法

IMCの制御法として一般的に用いられている方式は、整流器側にゼロ電流スイッチング(ZCS)を適用する制御法である<sup>(4)</sup>。ZCS制御法では、インバータ側のゼロベクトル、すなわちインバータ側の上アームもしくは下アームのスイッチが全てオンしている期間中に整流器側の素子をスイッチングする。インバータのゼロベクトル期間中は負荷電流がインバータ側を還流し、整流器側には負荷電流が流れないためZCSが達成される。しかしながら、インバータ側にはBTBシステムと同様にスイッチング損失と導通損失分のジュール熱が発生する。

### (2・3) ゼロ電圧スイッチング制御法

提案する制御法では、インバータ側にZVSを適用するこ

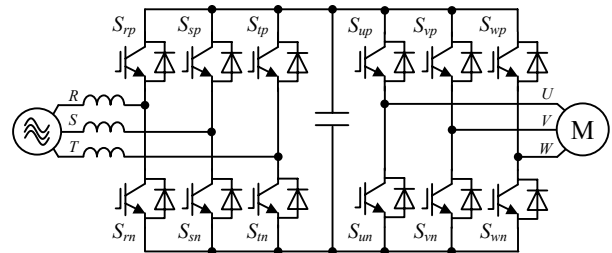


図1 Back to Back システム  
Fig. 1. Back to Back converter.

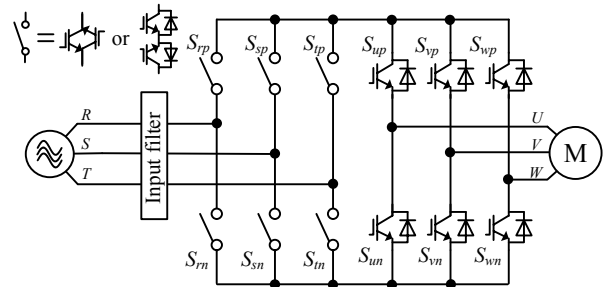


図2 インダイレクトマトリックスコンバータ  
Fig. 2. Indirect matrix converter.

とで、インバータ側の電力損失が導通損失のみとなるため、損失が低減し、スイッチング素子のジャンクション温度を下げることができ、同時に温度の変動幅も抑制することができる。

IMCの制御は整流器側とインバータ側に分けることができるが、直流リンク部にエネルギーバッファを持たないため出力電圧制御は入力電流制御に影響を与える。入力電圧 $[v_r, v_s, v_t]$ と出力電圧 $[v_u, v_v, v_w]$ の関係を(1)式に示す。

$$\begin{bmatrix} v_u \\ v_v \\ v_w \end{bmatrix} = \begin{bmatrix} s_{up} & s_{un} \\ s_{vp} & s_{vn} \\ s_{wp} & s_{wn} \end{bmatrix} \begin{bmatrix} s_{rp} & s_{sp} & s_{tp} \\ s_{rn} & s_{sn} & s_{tn} \end{bmatrix} \begin{bmatrix} v_r \\ v_s \\ v_t \end{bmatrix} \dots\dots\dots(1)$$

ここで、スイッチング関数 $s=1$ でスイッチSはオン、 $s=0$ でスイッチSはオフと定義する。IMCは入力と出力を同時に制御する必要があり、出力電圧はインバータ側のスイッチング関数だけでなく、整流器側のスイッチング関数によっても変化する。

### (2・4) 一相PWM変調によるインバータ側制御

図3にインバータ側一相PWM変調の原理を示す。一相PWM変調は三相PWM変調と比較して各相のスイッチング期間を1/3周期に低減できる。一相PWM変調では、直流リンク電圧 $e_{dc}$ に出力線間電圧の6倍の周波数を持つ脈動を重畳することで、1/3周期のスイッチングでも正弦波電圧を得ることができる。脈動を重畳した直流リンク電圧指令 $e_{dc}^*$ は相電圧指令 $v_{phase}^*$ ( $=v_u^*, v_v^*, v_w^*$ )を振幅1の基準正弦波とすると、(2)式で表される。

$$e_{dc}^* = \max(|v_u^* - v_v^*|, |v_v^* - v_w^*|, |v_w^* - v_u^*|) \dots\dots\dots(2)$$

一相PWM変調の出力電圧指令 $v_{phase}^{**}$ ( $=v_u^{**}, v_v^{**}, v_w^{**}$ )は各相のスイッチング期間を1/3周期とするため、相電圧指令

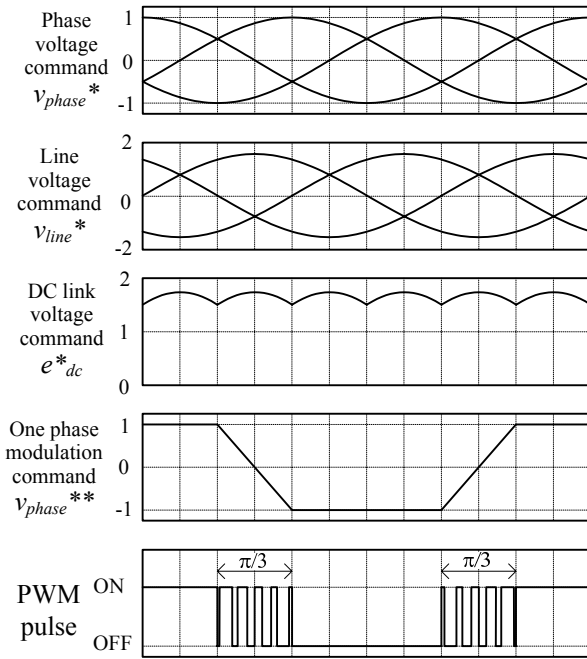


図3 インバータ側の一相 PWM 変調制御  
Fig. 3. One phase modulation method for the inverter side.

$v_{phase}^*$  ( $=v_u^*, v_v^*, v_w^*$ )を直流リンク電圧指令  $e_{dc}^*$  で除算し, (3)式により表される。

$$v_{phase}^{**} = \frac{3v_{phase}^*}{e_{dc}^*} \dots \dots \dots (3)$$

ただし,  $|v_{phase}^{**}| < 1$  とする。

(2.5) 整流器側制御

次に, 電流形 PWM 整流器の制御を説明する。電流形 PWM 整流器はゼロベクトルにあたるキャリアピーク付近では, 整流器の 1 相を上下アーム同時にオンすることにより直流リンク部にゼロ電圧を出力する。ZVS 制御法では整流器側のゼロベクトル期間を利用し, インバータ側で ZVS を実現する。

図 4 にゼロ電圧スイッチング制御法の動作を示す。整流器側ではインバータ側のスイッチングタイミングでゼロベクトルを出力するように, キャリアピーク位置を変化させる。したがって, インバータ側素子のスイッチング時は, 直流リンク電圧がゼロであるため, ZVS が実現され, スwitching 損失が発生しない。整流器側キャリアはピーク位置をインバータ側デューティから求め, FPGA 内でアップダウンカウンタを用いて生成する。ここで注目すべき点は整流器側キャリア波形のピーク位置が移動しても, 1 周期間ではデューティ比は一定に保たれるため, 平均入力電流は変化しないことである。

なお, 整流器側のゼロベクトルは三相のうちどの相を使用しても生成することができる。ここでは, スwitching 回数低減の観点からゼロベクトルを出力する相を決定する。すなわち, ゼロベクトル出力直前のスイッチング状態を参照し, 最もスイッチング回数が少ないようにゼロベクトルの出力パターンを決定する。例えば, 図 4 のように  $S_{tp}$  がオ

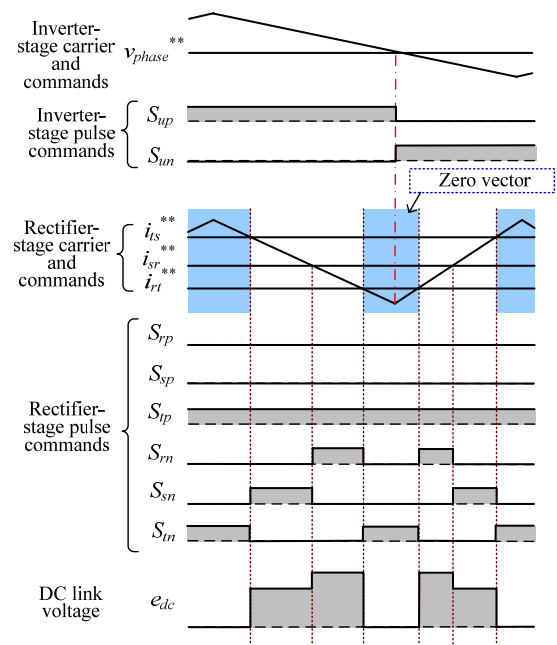


図4 ゼロ電圧スイッチング制御法  
Fig. 4. Zero voltage switching method.

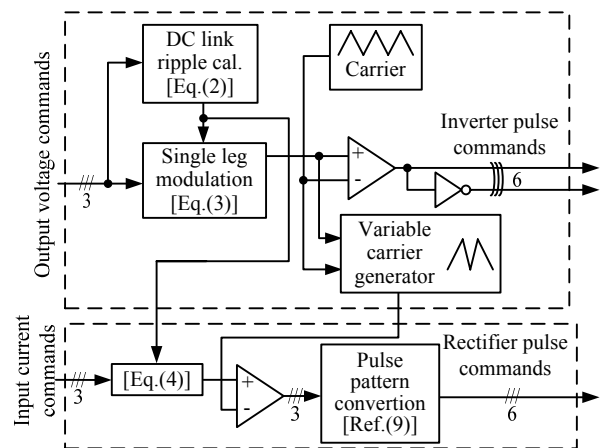


図5 制御ブロック図  
Fig. 5. Control block diagram of the proposed method.

ンしている場合, R 相や S 相でゼロベクトルを生成するとスイッチング回数が増え損失が増加する。よって,  $S_{tp}$  をオンしたまま,  $S_{tn}$  をオンすることで T 相にてゼロベクトルを生成するようパルスパターンを設定している。

直流電圧の制御は, 出力電圧波形を正弦波にするために, 直流リンク電圧  $e_{dc}$  に(2)式で計算した脈動を重畳する。このため, 整流器側の指令値にも脈動分を乗ずる必要がある。入力相電流指令を  $i_{phase}^*$  ( $=i_{rt}^*, i_{sr}^*, i_{ts}^*$ ) とすると, 補正した入力相電流指令  $i_{phase}^{**}$  ( $=i_{rt}^{**}, i_{sr}^{**}, i_{ts}^{**}$ ) は(4)式により表される。

$$i_{phase}^{**} = i_{phase}^* \cdot \frac{e_{dc}}{\sqrt{3}} \dots \dots \dots (4)$$

電流形 PWM 整流器のスイッチングパターンは(4)式で補正した相電流指令とキャリアを比較した後に, 電圧形コンバータから電流形コンバータのスイッチングパターンに双

対変換することにより得られる<sup>(9)</sup>。

図5に提案するZVS制御法の制御ブロック図を示す。インバータ側の制御と整流器側の制御の干渉は整流器側キャリアの生成と直流リンク電圧の脈動重量である。ZVS制御法では、インバータ側に一相PWM変調を適用しているため、インバータ側では周波数のみ制御し、出力電圧の振幅は整流器側の入力電流指令 $i^{**}_{phase}$ の振幅、すなわち整流器側のゼロベクトルの幅により制御する。

### 3. 熱解析によるジャンクション温度の比較

図6に出力電力7kW、出力周波数1Hz、スイッチング周波数10kHzにおけるインバータ側IGBTのジャンクション温度のシミュレーション結果を示す。熱解析では、IGBTの過渡熱抵抗より求めた熱解析モデルと損失解析から得られた瞬時損失を用いて、ジャンクション温度を計算する<sup>(7)</sup>。図6より、ZVSを適用したIMCはBTBシステムに比べて、最大温度を8°C引き下げることができ、加えて、ジャンクション温度の変動幅を25%低減できる。この結果、低い電流定格の素子が使用できる。さらに、素子への熱応力を低減できることから、素子寿命の向上が期待できる。また、逆の見方をすれば同一定格の素子を用いる場合、ZVS制御法を用いればより低速、高トルクでの運転が可能となる。

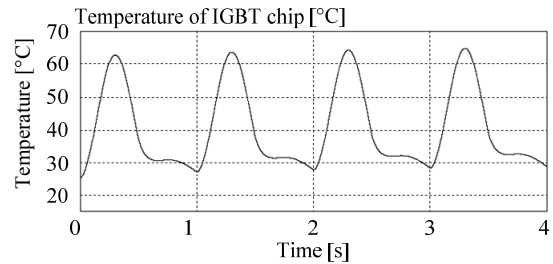
### 4. 転流誤差補償法

ZCS制御法では〈2・2〉節で説明したように整流器側の素子はゼロ電流期間中にスイッチングする。よって、負荷電流の開放を防ぐために設けている電流形変換器のオーバーラップ期間を省略することができる。一方、ZVS制御法では整流器側素子に負荷電流が流れている状態でのスイッチングとなるため、オーバーラップ期間を設ける必要がある。このオーバーラップ期間により入力電流波形がひずみ、高調波電流が発生する。本論文では二つの誤差補償法を提案する。まずソフトウェアによる指令値の変更のみの簡便な指令値補償法を説明し、次にPWMパルスごとの補償が可能なパルス幅補償法を説明する。

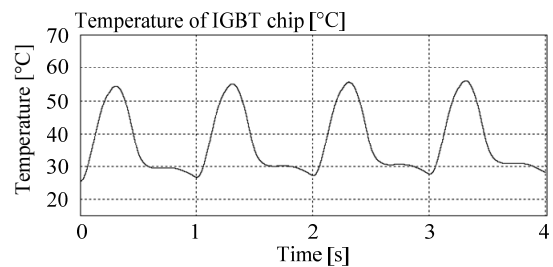
#### 〈4・1〉 指令値補償法

図7(a)に電流形整流器の回路図を示す。いま、図7(a)において電源電圧 $v_r > v_s$ の場合を考える。オーバーラップ期間中は電位の高いR相が導通している状態であり、S相へは電流は流れない。よって、 $S_{rp}$ から $S_{sp}$ への転流では、 $S_{sp}$ のゲート指令の立ち上がりよりオーバーラップ時間分だけ遅れてS相に直流リンク電流が流れ始める。一方、 $S_{rp}$ から $S_{rn}$ へ転流する場合、ゲート指令と同時に電位の高いR相が導通する。すなわち誤差は発生しない。

図7(b)にキャリア1周期の整流器側スイッチングパターンと入力電流誤差の例を示す。図7(b)の電源電圧大小関係は $v_r > v_s > v_t$ であり、図中の $T_o$ はオーバーラップ期間を示している。電流形整流器で発生する入力電流誤差は負荷電流の開放を防ぐために設けたスイッチ間のオーバーラップ時間により発生する。図7(b)においてオーバーラップ期間中に発

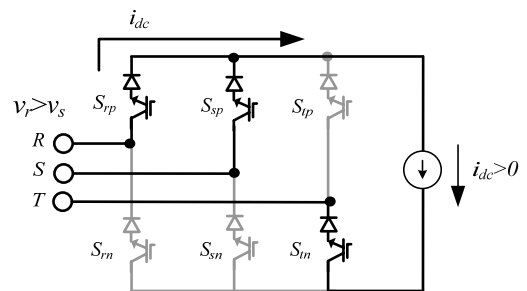


(a) Back to Back converter.

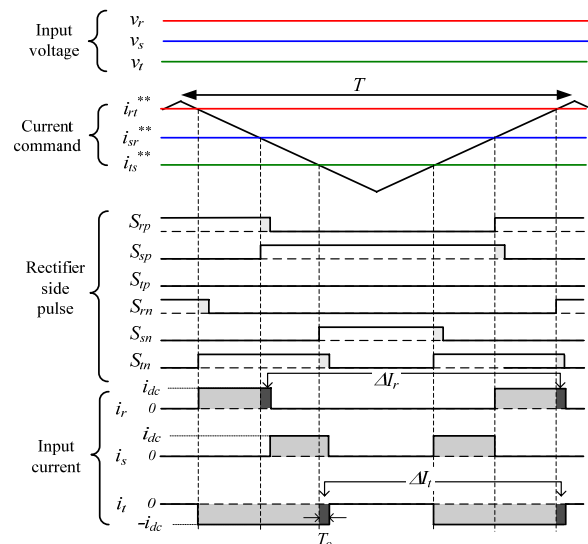


(b) Indirect matrix converter.

図6 ジャンクション温度の熱シミュレーション  
Fig. 6. Junction temperature of the IGBT.  
(Output power: 7kW, Output frequency: 1Hz)



(a) Current source rectifier.



(b) Relationship between reference pulse and current error.

$$(V_r > V_s > V_t)$$

図7 オーバーラップ期間に発生する電流誤差  
Fig. 7. An error current occurrence at overlap time period.

生ずる電流誤差は、電源相電圧  $v_r, v_s, v_t$  の大小関係に依存しており、キャリア 1 周期間のスイッチングタイミング 6 回のうち 3 回で転流誤差が発生する。図 7(b)より、キャリア 1 周期中のオーバーラップ時間による平均線電流誤差  $\Delta I_r, \Delta I_s, \Delta I_t$  は(5)式で表せる。

$$\left. \begin{aligned} \Delta I_r &= 2f_c I_{dc} T_o \cdot D(v_r) \\ \Delta I_s &= 2f_c I_{dc} T_o \cdot D(v_s) \\ \Delta I_t &= 2f_c I_{dc} T_o \cdot D(v_t) \end{aligned} \right\} \dots\dots\dots (5)$$

ここで、 $f_c$  はスイッチング周波数、 $I_{dc}$  は直流リンク電流、 $T_o$  はオーバーラップ時間、 $v_r, v_s, v_t$  は電源相電圧である。また、 $D(v_{in})$  は電源電圧大小関係の判別式であり、例えば、 $D(v_r)$  は R 相が三相の中で最大相のときに  $D = 1$ 、中間相のときに  $D = 0$ 、最小相のときに  $D = -1$  とする。(5)式より、入力電流の誤差量は直流リンク電流  $I_{dc}$  とスイッチング周波数  $f_c$ 、オーバーラップ時間  $T_o$  のみ依存することがわかる。

次に、電流形整流器の制御は相電流を指令値として変調しているため相電流に対する誤差量  $\Delta I_{rt}, \Delta I_{sr}, \Delta I_{ts}$  を求める。線電流と相電流の関係より、線電流に発生する誤差量  $\Delta I_r, \Delta I_s, \Delta I_t$  と相電流に発生する誤差量  $\Delta I_{rt}, \Delta I_{sr}, \Delta I_{ts}$  の関係は(6)式で表される。

$$\left. \begin{aligned} \Delta I_{rt} &= \frac{1}{3}(\Delta I_r - \Delta I_t) \\ \Delta I_{sr} &= \frac{1}{3}(\Delta I_s - \Delta I_r) \\ \Delta I_{ts} &= \frac{1}{3}(\Delta I_t - \Delta I_s) \end{aligned} \right\} \dots\dots\dots (6)$$

(6)式から得られた相電流誤差を電流形整流器の指令値に加算することにより入力電流誤差を補償する。

図 8 に指令値補償法のブロック図を示す。電源電圧の大小関係から判別式  $D$  により補償する相を確定し、相電流誤差を指令値に加算する。

〈4・2〉 パルス幅補償法

図 9(a)にパルス幅補償法のブロック図を示す。本補償法は文献(10)でインバータに対して提案された補償法を電流形整流器に応用している。パルス幅補償法では図 9(b)に示す入力電圧値の電圧大小関係  $v_{area}$  に基づき PWM パルスを補償する。

図 10 に力行時におけるパルス幅補償法の動作を示す。上アームスイッチでは、電源電圧の高い相のスイッチ  $S_{high}$  から低い相のスイッチ  $S_{low}$  への転流時(A)で入力電流誤差が発生する。よって、パルス幅補償法では電位の低い相のスイッチ  $S_{low}$  から高い相のスイッチ  $S_{high}$  への転流指令(A')を  $T_o$  分遅らせることにより誤差を補償する。パルス幅補償を適用することで電流の通流期間が本来のゲート指令期間  $T_s$  と一致する。一方、下アームスイッチでは、オーバーラップ期間中は電位の低い相  $S_{low}$  が導通する。よって、上アームとは反対に、電位の低い相から高い相への転流指令(B')を  $T_o$  分遅らせることで補償する。補償量の加減算は DSP からの入力電圧大小関係  $v_{area}$  を FPGA で参照し、論理回路により

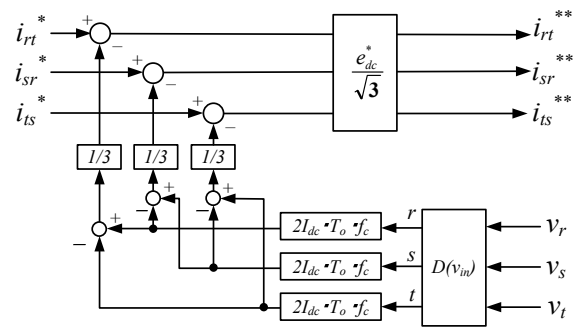
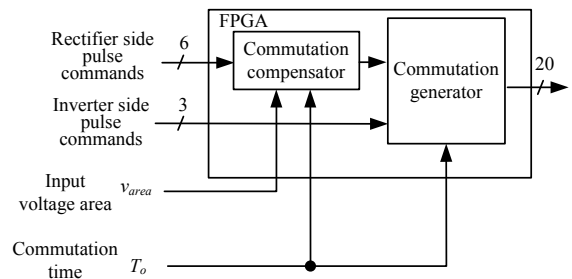
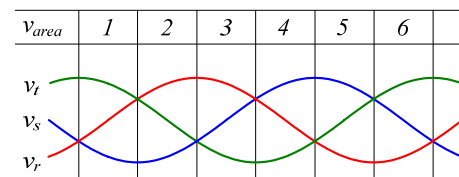


図 8 指令値補償法  
Fig. 8. Command compensation.



(a)誤差補償制御ブロック図  
(a)Control block diagram.



(b)入力電圧大小関係の領域  
(b)The area of the input voltage relation.

図 9 パルス幅補償法  
Fig. 9. Pulse width error compensation.

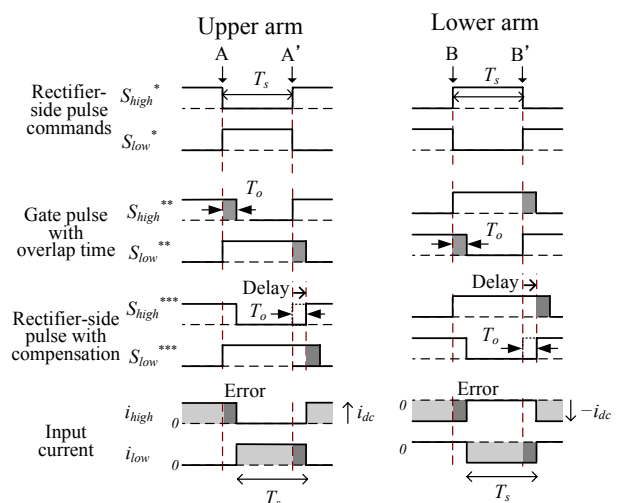


図 10 パルス誤差補償の動作  
Fig. 10. The method of the pulse width compensation.

ゲート指令と補償量を合成する。

表 1 実験条件

Table 1. Experimental parameters.

Input line voltage	200 [Vrms]	
Input frequency	50 [Hz]	
Output frequency	40 [Hz]	
Overlap time	3 [ $\mu$ s]	
Carrier frequency	10 [kHz]	
Cut-off frequency of input filter	1.1 [kHz]	
Load	R	12.6 [ $\Omega$ ]
	L	3 [mH]

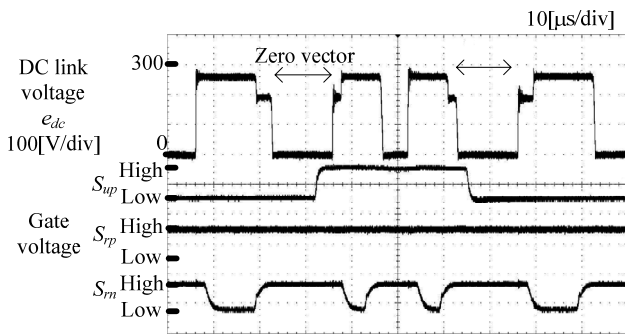


図 11 ZVS 制御法の動作波形拡大図

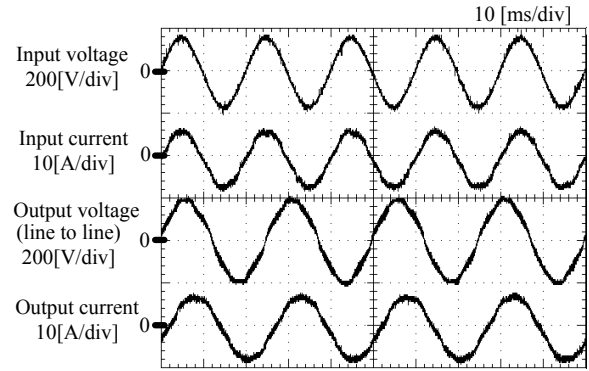
Fig. 11. Expansion of the operating waveforms to confirm the zero voltage switching.

### 5. 実機検証

図 11 に ZVS 制御法の動作波形の拡大図を示す。図 11 より直流リンク電圧がゼロの期間にインバータ側スイッチのゲート指令が変化していることが確認できる。また、直流リンク部は整流器側の R 相の上下スイッチを同時にオンすることにより短絡し、ゼロ電圧を生成している様子がわかる。

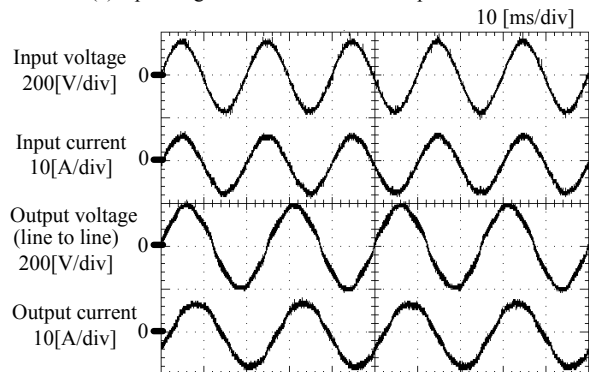
図 12 に ZVS 制御法において、オーバーラップ時間を  $3\mu$ s とした場合の (a) 転流誤差補償なし, (b) 指令値補償法, (c) パルス幅補償法の入力相電圧, 入力線電流, 出力線間電圧, 出力線電流波形を示す。負荷は RL 負荷を用いており、実験条件を表 1 に示す。なお、図 12 の出力電圧波形は低周波成分を観測するためにカットオフ周波数 1kHz のローパスフィルタを介した波形である。図 12(a) の補償なしの場合、整流器側に設けた  $3\mu$ s のオーバーラップ期間により、入力電流ひずみ率(THD)は 4.8%, 出力電流ひずみ率は 4.1% である。図 12(b) に示すように、指令値補償法を適用することにより、入力電流ひずみ率を 1.5% と 1/3 以下に低減できる。しかし、指令値補償法では入力電流波形は改善されるが、出力電流ひずみ率は 4.0% と波形にひずみが残存する。一方、図 12(c) に示すパルス幅補償法では、入力電流, 出力電流ともに良好な正弦波に改善されており、入力電流ひずみ率は 1.4%, 出力電流ひずみ率は 1.4% である。

図 13 に出力電力と総合ひずみ率の関係を示す。誤差補償法を適用することで広い出力範囲で入力電流ひずみ率を改善できる。指令値補償法では入力電流指令値に誤差量を加算するため入力電流波形は改善できるが、出力電流波形は改善されない。一方、パルス幅補償法では、オーバーラッ



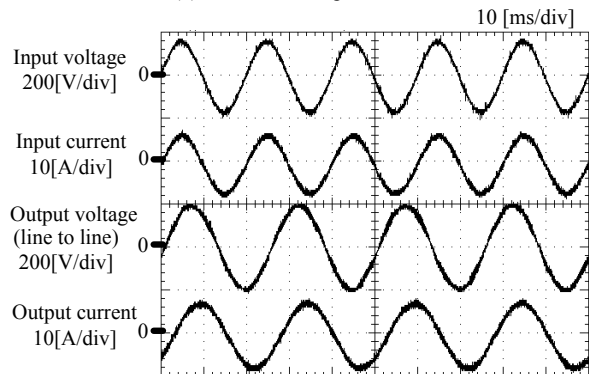
(a) 転流誤差補償なし

(a) Operating waveforms without compensation.



(b) 指令値補償法

(b) Command compensation.



(c) パルス幅補償法

(c) Pulse width compensation.

図 12 実験結果 ( $T_o=3\mu$ s)

Fig. 12. Experimental results.

プ時間によるひずみを PWM パルスごとに直接補正するため、入出力波形ともに良好な結果が得られる。

図 14 に出力電力と効率, 入力力率の関係を示す。本論文では、入出力波形のひずみ率を評価するために出力の電圧振幅を同じ値にしている。よって、補償なし, 指令値補償法, パルス幅補償法ともに効率は同程度となる。最高変換器効率は 94.2% を達成した。

### 6. まとめ

本論文では、インバータ側素子の温度上昇を低減することを目的としたインダイレクトマトリックスコンバータのゼロ電圧スイッチング制御法と、転流誤差補償法を提案した。熱解析により出力電力 7kW, 出力周波数 1Hz において

ZVS 制御法を適用することで BTB システムに比べて、ジャンクション温度の変動幅を 25%低減できる。よって、ワイヤボンディングやはんだ接合面への熱応力を低減でき、素子寿命の向上が期待できる。

さらに、電流形整流器のオーバーラップ期間により発生する入力電流誤差の改善を目的とし、二つの補償法を提案した。1.5kW の誘導性負荷を用いた実験により各誤差補償法の動作を検証し、以下の結果を得た。

(1)指令値補償法

入力電流ひずみ率：1.5%

出力電流ひずみ率：4.0%

(2)パルス幅補償法

入力電流ひずみ率：1.4%

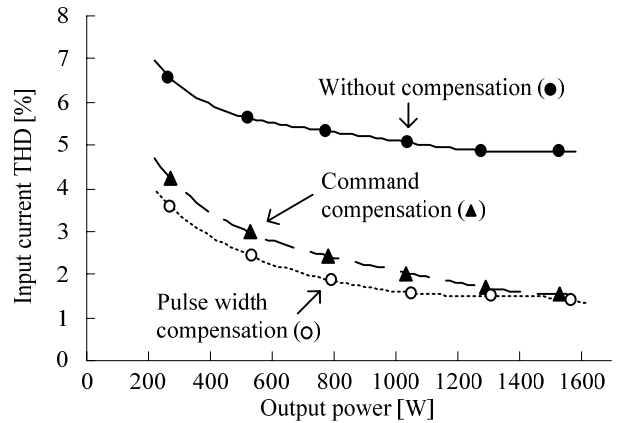
出力電流ひずみ率：1.4%

指令値補償法はソフトウェアによる指令値の変更のみで良いため、非常に簡単に実現できるが、出力電流波形にひずみが残存する。一方、パルス幅補償法は PWM 回路を変更するため指令値補償法に対して複雑となるが、転流時間を付加する前のパルス幅が復元されるため入力電流、出力電流ともに改善できる。以上により、提案するゼロ電圧スイッチング制御法と二つの誤差補償法の有効性を確認した。

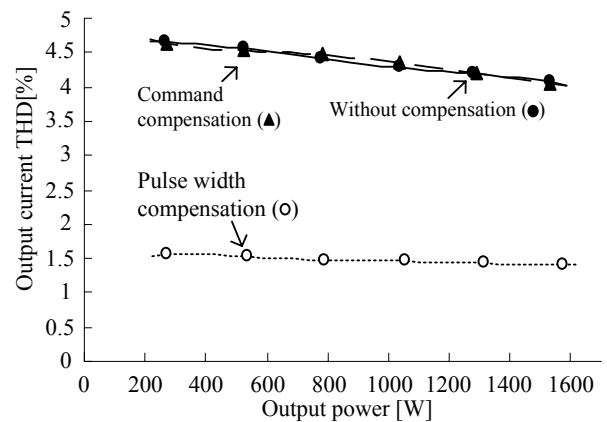
(平成●●年●月●日受付, 平成●●年●月●日再受付)

文 献

- (1) J. W. Kolar, F. Schafmeister, S. D. Round, H. Ertl: "Novel Three-Phase AC-AC Sparse Matrix Converters", IEEE Transactions on Power Electronics, Vol.22, No.5, pp.1649-1661 (2007)
- (2) K. Shinohara, K. Yamamoto: "Technical Trends of Direct AC/AC Converters", IEEJapan Transaction on Industry Applications, Vol.126, No.9, pp.1161-1170 (2006) (in Japanese)  
篠原 勝次, 山本 吉朗: 「直接形交流電力変換回路の技術動向」, 電学論 D, 126 巻, 9 号, pp.1161-1170 (2006)
- (3) J.Itoh, I.Sato, H.Ohguchi, K.Sato, A.Odaka, N.Eguchi: "A Control Method for the Matrix Converter Based on Virtual AC/DC/AC Conversion Using Carrier Comparison Method", IEEJapan Transaction on Industry Applications, Vol.124, No.5 pp.457-463 (2004) (in Japanese)  
伊東 淳一, 佐藤 以久也, 大口 英樹, 佐藤 和久, 小高 章弘, 江口直也: 「キャリア比較方式を用いた仮想 AC/DC/AC 変換方式によるマトリクスコンバータの制御法」, 電学論 D, 124 巻, 5 号, pp.457-463 (2004)
- (4) B. Wang, G. Venkataramanan: "A Carrier Based PWM Algorithm for Indirect Matrix Converters", Power Electronics Specialists Conference 2006 (2006)
- (5) T. Friedli, M.L. Heldwein, F. Giezendanner, J.W. Kolar: "A High Efficiency Indirect Matrix Converter Utilizing RB-IGBTs", Power Electronics Specialists Conference 2006 (2006)
- (6) J. Itoh, I. Sato, A. Odaka, H. Ohguchi, K. Kodachi: "A Novel Approach to Practical Matrix Converter Motor drive System with RB-IGBT", IEEE Power Electronics Specialists Conference 2004, Vol.3, pp.2380-2385 (2004)
- (7) J. Itoh, T. Hinata, K. Kato, D. Ichimura: "A Novel Control Method to Reduce an Inverter Stage Loss in an Indirect Matrix Converter", The 35th Annual Conference of the IEEE Industrial Electronics Society, pp.4511-4516 (2009)
- (8) T. Hinata, J. Itoh, K. Kato: "A Suppression Method of Rise in Temperature for Inverter Stage Devices at Low-Speed Region", Proc. of IEEJapan IAS 2009, pp.369-372 (2009) (in Japanese)



(a) 入力電流 THD  
(a) Input current THD.



(b) 出力電流 THD  
(b) Output current THD.

図 13 総合ひずみ率

Fig. 13. Total harmonics distortion.

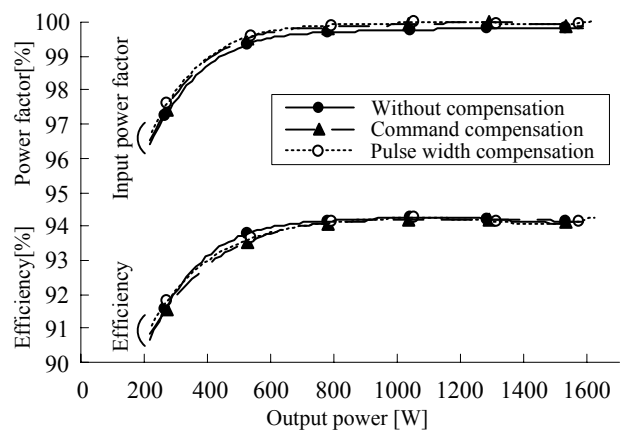


図 14 効率, 入力力率

Fig. 14. Efficiency and input power factor.

日向 敏文, 加藤 康司, 伊東 淳一: 「低速運転時のインバータ素子温度の上昇回避法」平成 21 年産業応用, pp.369-372 (2009)

- (9) T. Takeshita, K. Toyama, M. Matsui: "PWM Scheme for Current Source Three-Phase Inverters and Converters", IEEJapan Transaction on Industry Applications, Vol.116, No.1, pp.106-107 (1996) (in Japanese)  
竹下 隆晴, 外山 浩司, 松井 信行: 「電流形三相インバータ・コンバータの三角波比較方式 PWM 制御」, 電学論 D, 116 巻, 1 号, pp.106-107 (1996)
- (10) Koji Kato, Jun-ichi Itoh: "Development of AC and DC Power Supply

Direct Interface Converter", IEEJapan Transaction on Industry Applications, Vol.128, No.5, pp.623-630 (2008) (in Japanese)

加藤 康司, 伊東 淳一:「交流及び直流電源連系用昇圧形直接電力変換器の開発」, 電学論 D, 128 巻, 5 号, pp.623-630 (2008)

伊 東 淳 一



(正員) 1972 年 1 月 6 日生まれ。1996 年 3 月長岡技術科学大学大学院工学研究科修士課程修了。同年 4 月, 富士電機 (株) 入社。2004 年 4 月長岡技術科学大学電気系准教授。現在に至る。主に電力変換回路, 電動機制御の研究に従事。博士 (工学) (長岡技術科学大学)。2007 年第 63 回電気学術振興賞進歩賞受賞。IEEE 会員。

日 向 敏 文



(学生員) 1986 年 4 月 9 日生まれ。2009 年 3 月長岡技術科学大学卒業。同年 4 月同大学大学院工学研究科修士課程電気電子情報工学専攻に進学。主に電力変換回路に関する研究に従事。