

出力側に直列補償を用いた高効率絶縁形 DC/DC コンバータの損失解析法

宮脇 慧*, 伊東 淳一 (長岡技術科学大学), 岩谷 一生 (TDK ラムダ(株))

Loss Analysis for a High Efficiency Isolated DC/DC Converter using Series Voltage Compensation in Secondary Side

Satoshi Miyawaki, Jun-ichi Itoh (Nagaoka University of Technology), Kazuki Iwaya (TDK-Lambda, Ltd.)

1. はじめに

近年、基幹系通信や移動体通信基地局において、分散給電システムが広く用いられており、変換器にはさらなる高効率化が求められている⁽¹⁾⁽²⁾。高効率な絶縁形 DC/DC コンバータの回路方式としては共振形コンバータが有効だが、最適条件下での出力電圧の制御範囲に制約がある。

これに対して、著者らはこれまで、入力の変動幅に注目し、高効率な共振形コンバータに対して、補助回路により入力電圧の変動分のみを直列に補償する絶縁形 DC/DC コンバータを提案している。提案回路では共振形コンバータの高効率を維持したまま出力電圧を制御できる利点がある。

本論文では、提案回路において効率による最適な設計を行うため、回路の損失要素を明らかにして損失を定式化する⁽³⁾。そして、計算により回路で発生する損失を求め、計算結果と実験結果が一致することを確認した。

2. 提案回路

図 1 に提案回路図を示す。提案回路は、高効率な電流共振形ハーフブリッジコンバータをメイン回路とし、全電力を変換する。さらに、電圧制御用の補助回路としてフルブリッジコンバータを用い、2つのトランスを用いて補助回路の出力電圧を直列に重畳して負荷に供給する電圧を制御する。この結果、提案回路では負荷に供給する電力のうち、目標とする出力電圧と入力電圧の差分のみを補助回路で変換する。したがって、電力の大部分は補助回路を通過しないため、損失の低減を実現できる。

3. 回路損失の定式化

提案回路の損失は、メイン回路と補助回路の損失に分離できる。メイン回路では1次側 FET と整流器 (FET による同期整流) は ZCS を達成するため、スイッチング損失はゼロとなり、FET や巻線抵抗、コンデンサの等価直列抵抗による導通損失と、トランス鉄損や無負荷損失などの固定損が発生する。また、補助回路では導通損失、固定損に加えてスイッチング損失が発生する。

〈3・1〉 半導体素子の損失

提案回路においては、共振インピーダンスが適切に設計

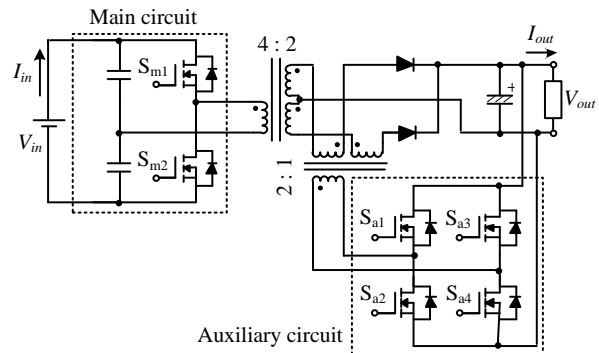


Fig. 1. Proposed circuit.

Table 1. Circuit parameters.

Element	Symbol	Value
Input voltage	V_{in}	48 V
Output voltage	V_{out}	12 V
Switching frequency	f_{sw}	210 kHz
Resonant capacitance	C	0.1 μ F
Resonant inductance	L	2.4 μ H

されていれば⁽⁴⁾、回路に流れる共振電流はほぼ正弦波となる。したがって、メイン回路の FET による損失は素子のオン抵抗を $R_{on_FET}[\Omega]$ とすると、1 次側 FET 1 個当たりで発生する損失: $P_{loss_FET}[\text{W}]$ は(1)式となる。

$$P_{loss_FET} = \frac{1}{2} \cdot \frac{\pi^2}{8} R_{on_FET} (2I_{in})^2 \dots\dots\dots (1)$$

ただし、式中の $\pi^2/8$ は正弦波平均値の 2 乗を積分したものを、正弦波の 2 乗を積分したものに換する係数である。同期整流器や補助回路 FET も同様に求められる。

補助回路 FET のスイッチング損失: $P_{swloss}[\text{W}]$ は、FET の端子電圧と流れる電流に比例すると仮定すると(2)式となる。

$$P_{swloss} = \frac{\pi}{2} (2I_{in}) V_{out} (e_{on} + e_{off}) f_{sw} \sin\left\{\frac{\pi}{2}(1 - f_{sw} t_{on})\right\} \dots (2)$$

ただし、 $e_{on}[\text{J}]$ はスイッチング 1 回のターンオン損失、 $e_{off}[\text{J}]$ はターンオフ損失、 $f_{sw}[\text{Hz}]$ はスイッチング周波数、 $t_{on}[\text{sec}]$ は 1 周期における補助回路の補償時間である。

〈3・2〉 トランスの損失

トランスで発生する損失は、コアの磁束変化により発生する鉄損と巻線の抵抗成分による銅損に分離できる。

まず、鉄損は電圧変化によりトランスに発生する磁束密度と、コアの特性によって決まる。トランスに矩形波を入力する場合、交流磁束密度： $B_{ac}[T]$ は(3)式で求められる。ただし、 V_{N1} は1次側電圧、 N_1 は1次側巻数、 $A_c[m^2]$ はコアの実効断面積である。

$$B_{ac} = \frac{V_{N1}}{2N_1A_c \cdot 2f_{sw}} \dots\dots\dots(3)$$

したがって、トランス鉄損： P_{trans_fe} はコアロス値—磁束密度特性からコアロス値： $P_{cv}[W/m^3]$ を求めると(4)式となる。ただし、 $V_e[m^3]$ はコアの実効体積である。

$$P_{trans_fe} = P_{cv} V_e \dots\dots\dots(4)$$

トランス銅損は表皮効果を考慮した巻線抵抗から求める。表皮効果を考慮したメイントランス 1次側巻線抵抗を $R_{N1_main}[\Omega]$ とすると、その損失： $P_{loss_N1_main}[W]$ は(5)式となる。

$$P_{loss_N1_main} = \frac{\pi^2}{8} R_{N1_main} (2I_{in})^2 \dots\dots\dots(4)$$

(3・3) コンデンサの損失

コンデンサ損失はコンデンサの等価直列抵抗とコンデンサに充放電される電流から求められる。

共振コンデンサの損失： $P_{loss_C_reso}[W]$ は等価直列抵抗を $R_{C_reso}[\Omega]$ とすると(5)式となる。

$$P_{loss_C_reso} = \frac{\pi^2}{8} R_{C_reso} I_{in}^2 \dots\dots\dots(5)$$

また、出力コンデンサには、正弦波の平均値をゼロとする電流が充放電されるため、出力コンデンサの等価直列抵抗を $R_{C_out}[\Omega]$ とすると、その損失： $P_{C_out}[W]$ は(6)式となる。

$$P_{loss_C_out} = \left(\frac{\pi^2}{8} - 1\right) R_{C_out} I_{out}^2 \dots\dots\dots(6)$$

4. 実験結果と計算結果の比較

損失計算の妥当性を検証するため、実機実験と計算結果の比較検討を行った。回路パラメータは表1に示す。また、実験は負荷と出力電圧を一定とし、入力電圧を変動させている。計算には、3章で示した計算式を用いている。半導体素子のパラメータはデータシートのものを使用し、巻線抵抗や等価直列抵抗はLCRメータを用いて測定している。ただし、実験条件により近づけるため、計算には実験により測定した電流値を用いている。また、無負荷でも損失が発生するため、無負荷時の損失を測定して加算している。

図2に実機実験と損失計算による負荷効率特性を比較検討した結果を示す。結果より、実験結果と計算結果は補償量の少ない範囲でよく一致しており、補償量が大きくなった場合でも、損失誤差15%程度となっている。

また、最高効率率は96% (at $P_{out}=60W$)であり、狙い通り、基準となる入力電圧付近(48V)で最も高い効率を得られていることがわかる。

図3に $P_{out}=100W$ における計算結果の分離を示す。ただし、縦軸は全損失中の割合である。結果より、補償ありの

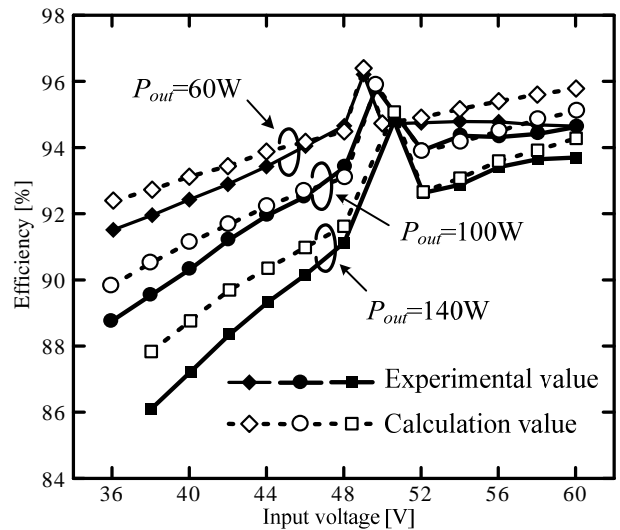


Fig. 2. Comparison between the experimental results and the calculation results by input voltage compensation.

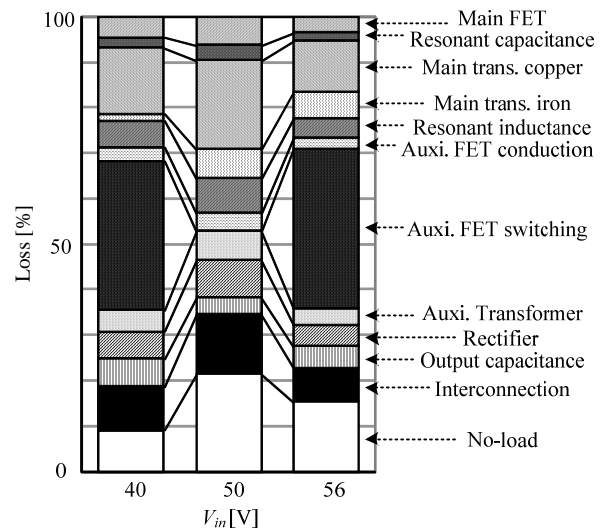


Fig. 3. Loss analysis results by calculations.

場合には、補助回路のスイッチング損失が大きな割合を占めていることが確認できる。

5. まとめ

本論文では、提案回路において効率による最適な設計を行うことを目的とし、回路の損失要素を明らかにして損失を定式化した。そして、計算により回路で発生する損失を求めたところ、計算結果と実験結果が誤差15%以内でよく一致することを確認した。今後はこれをベースとした最適設計法を提案していく予定である。

文献

- (1) P.Alou, et.al. : 16 th Annual IEEE Volume 2, pp715 (2001)
- (2) J.Biela, et.al : IEEE trans. on P.E. Vol.24, No.1, pp288 (2009)
- (3) 宮脇 慧, 伊東 淳一, 岩谷 一生, SPC-10-145, (2010)
- (4) 宮脇 慧, 伊東 淳一, 岩谷 一生, 電学論 D, Vol.130, No.1, pp.43-50 (2010)