

PDM 制御を用いた高周波 単相-三相マトリックスコンバータの 電源側インピーダンスに関する考察

中田 祐樹*, 宮脇 慧, 伊東 淳一 (長岡技術科学大学)

A Consideration about Effect of a Power Source Side Impedance
for a High-frequency Single-phase-to-three-phase Matrix Converter using PDM Control
Yuki Nakata, Satoshi Miyawaki, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年、磁気共鳴や磁気結合方式を用いた非接触給電技術が盛んに研究されている⁽¹⁾。ここで、商用系統に連系するシステムを想定すると、高周波を入力とし、商用周波数の低周波を出力とする交流-交流電力変換器が必要となる。交流-交流電力変換器として、マトリックスコンバータ(以下、MC)は小型化、高効率化の観点から有力である。著者らはこれまでに、非接触給電システムでは出力周波数に対して、入力周波数が十分高いことに着目し、パルス密度変調(PDM)制御を適用した高周波電源用単相-三相MCを提案した⁽²⁾。提案回路はゼロ電圧スイッチング(ZVS)によりスイッチング損失をほぼゼロにできる。

本論文では、MCを高周波電源回路に適用した際の電源側インピーダンスが回路動作に与える影響を明らかにする。まず、実機実験により問題点を検討し、次にシミュレーションにより、電源回路のインピーダンスが入出力の波形に影響を与えることを確認したので報告する。

2. 回路構成

図1に提案する単相-三相MCの回路構成を示す。この回路は6つの双方向スイッチで構成され、簡単な構成で交流連系を実現できる。また、この回路は直流リンクに電解コンデンサを持たないため、小型、軽量、長寿命が期待できる。さらに従来の整流器-インバータシステムと比較して電力変換回数が1回となるため、損失を低減できる。

図2にインダイレクト形単相-三相MCの回路構成を示す。この回路はダイオード整流器と三相インバータの2つの変換器で構成されている。単相-三相MCと比較して導通損失は増加するが、6つの単方向スイッチのみで制御できるため、低コスト化を図ることができる。また、従来の整流器-インバータシステムと比較してスイッチング損失を低減できる。

3. 制御方式

本論文では、パルス密度変調(以下PDM)制御を単相-三相MCに適用する。PDM制御は一定幅のパルスを出力の最小

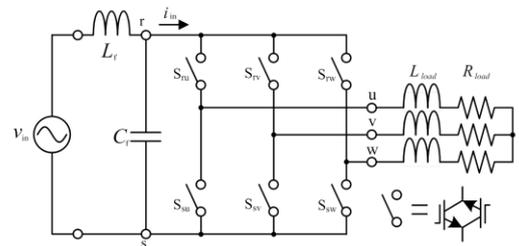


Fig. 1. Single-phase to three-phase matrix converter.

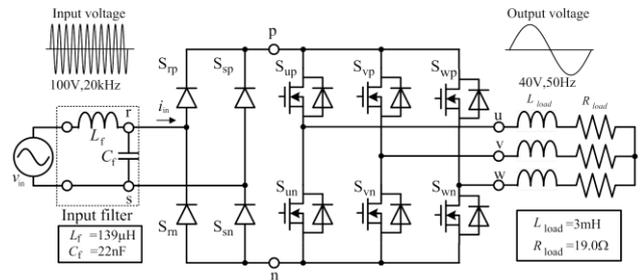


Fig. 2. Indirect single-phase to three-phase matrix converter.

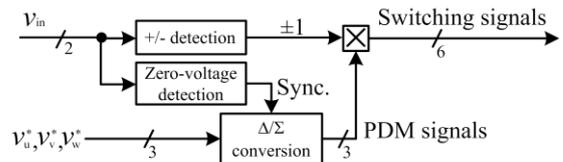


Fig. 3. PDM control block diagram.

単位として、その密度および正負で波形を形成する。非接触給電の場合、単相-三相MCの入力電圧は高周波なので、この半周期をPDM制御の1パルスとする。また、入力波形は正弦波であるため半周期毎にゼロクロス点が現れる。このゼロクロス点でスイッチングを行うことでゼロ電圧スイッチング(ZVS)を実現する。ZVSによりスイッチング損失をほぼゼロにでき、損失を大幅に低減できる。

図3に制御ブロック図を示す。スイッチングに用いるPDM信号は各相の指令値を $\Delta\Sigma$ 変換をすることで得られる。インダイレクト形単相-三相MCでは、この信号を用いてインバータの各相のアームをスイッチングすることで出力に

PDM 波形を得ることができる。ただし、図 1 の単相-三相 MC の入力には単相交流であるため、入力電圧の極性を判別し、負の場合には上下スイッチのスイッチング信号を入れ替える必要がある。

4. 実験結果

提案回路の有用性を確認するため、実機による動作確認を行った。なお、回路方式を図 2 のインダイレクト形とし、ダイオード整流器と三相インバータの間にはクランプスナバ回路を実装している。また、電源は、H ブリッジインバータとフィルタ、変圧器を用いて 20kHz の正弦波を生成した。

図 4(a)は図 2 の入力フィルタを挿入していない場合、図 4(b)は入力フィルタ挿入時の動作波形である。(a)では、入出力波形に、約 330kHz の共振が発生していることがわかる。そこで、(b)では入力側に 22nF のフィルタコンデンサと 136Ω の制動抵抗を挿入した。なお、これらの値は、電源に使用している変圧器の漏れインダクタンス(139μH)をもとにカットオフ周波数が約 90kHz、制動係数 0.85 となるように設定した値である。(b)より、入力側に挿入したフィルタコンデンサと制動抵抗を付加することで共振を抑制できることがわかる。なお、完全に ZVS できず、ひずみが残存しているのはゼロクロス点の検出遅れとデッドタイムが原因である。

5. 電源が与える影響の考察

実験波形において約 330kHz の共振が発生した。この原因として、実機実験に用いた電源回路のインピーダンスの影響が考えられる。そこで、今回シミュレーションにより実験回路を模擬し、共振の原因を考察する。

図 5 に実際に用いた電源の等価回路を示す。電源回路は単相 H ブリッジインバータとローパスフィルタ(LPF)、変圧器からなる。変圧器の漏れインダクタンス、巻き線間容量は LCR メータで測定し、シミュレーションに使用した。

図 6(a)に変圧器の漏れインダクタンスと線間容量を考慮しない場合、図 6(b)に考慮した場合のシミュレーション結果を示す。(a)の条件では、波形には共振は発生しない。一方、(b)では、入出力波形に共振が生じており、変圧器の漏れインピーダンスと線間容量および負荷インダクタンスで共振していることがわかる。この共振周波数は約 300kHz であり実験結果とほぼ一致する。また、共振周波数は、負荷インダクタンスが変化した場合よりも、変圧器の漏れインダクタンスが変化した場合の方が大きく変化する。そして、変圧器の線間容量が変化したとき、共振周波数はもっとも大きく変化する。フィルタコンデンサと制動抵抗を付加することで、漏れインダクタンスのエネルギーは吸収できるが、線間容量が大きいと、制動抵抗は並列に接続されているので共振抑制効果は薄くなることが予想される。

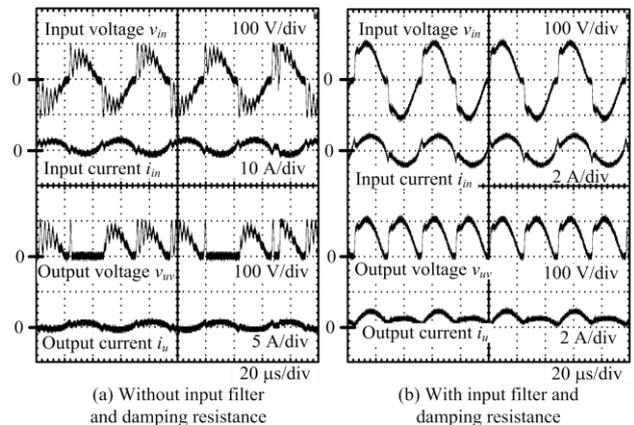


Fig. 4. Operation waveforms of the proposed circuit in the experiment.

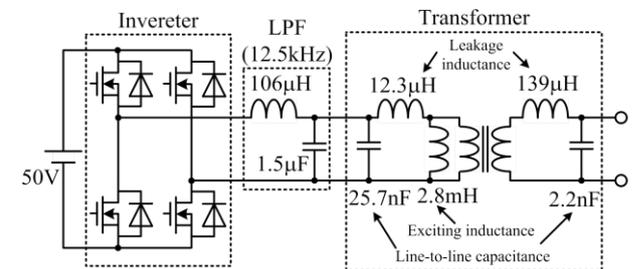


Fig. 5. Equivalent circuit of source circuit.

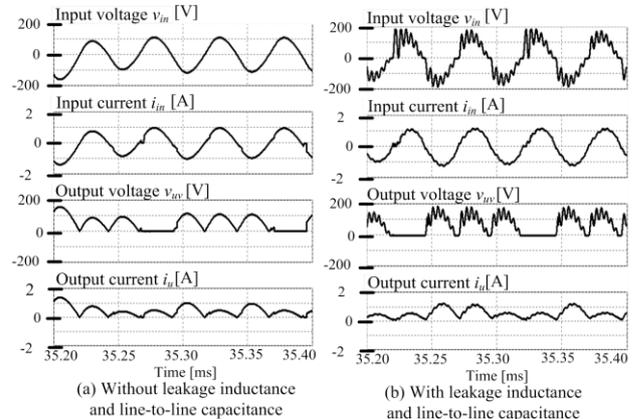


Fig. 6. Simulation results.

6. まとめ

本論文では、単相-三相 MC を高周波電源回路に適用した際の電源が回路動作に与える影響について考察を行った。入力側に発生する共振は電源側変圧器の漏れインダクタンスと巻き線間容量により発生することがわかった。

また、電源側の共振現象を抑制するには、電源回路の線間容量を極力低減する必要があることが明らかになった。したがって、磁気結合回路や磁気共鳴アンテナに静電容量が寄生する際には設計に注意が必要である。

文献

- (1) 黒田：電子情報通信学会誌，Vol.93，No.11 pp.964-968 (2010)
- (2) 中田・伊東：東京支部新潟支所大会，IV-07，p.114 (2010)