

フライングキャパシタ方式を用いたチョップパの最適設計と 実機評価に関する考察

学生員 提橋 郁人, 学生員 檜原 有吾, 正員 伊東 淳一 (長岡技術科学大学)

Considerlation about Converter Performance Experimental verification of Flying Capacitor Chopper Designed Optimization

Ayato Sagehashi, Student Member, Yugo Kashihara, Student Member,

Jun-ichi Itoh, member, (Nagaoka University of Technology)

キーワード : マルチレベルチョップパ, パレートフロントカーブ, パラメータ設計, DC-DC コンバータ, フライングキャパシタ

Keywords : multi-level chopper, pareto front, parameter design, DC-DC converter, flying capacitor

1. はじめに

近年, 数式を用いて変換器の最適化する研究が盛んに行われている。これまで, パレートフロントカーブを用いて太陽光発電系統連系システム用のインバータの効率とパワー密度の評価が行われている⁽²⁾⁽³⁾。しかし, これは理論検討が中心で, 実機と整合性について深く議論されていない。

そこで本論文では, 昇圧回路部にフライングキャパシタ方式 (以下 FC 方式) のマルチレベル回路を適用し, パレートフロントによる性能評価を行う。さらに, スイッチング周波数ごとに素子を設計し, 理論と動揺の性能となるか検証し, 考察する。

2. モデルベースの変換器性能評価

Fig.1.に3レベルFCチョップパの回路構成を示す⁽¹⁾。この回路を用いて Table.1 の変換器の仕様を基に検討を行う。

Fig.2 にスイッチング周波数 f_{sw} が 80kHz, 100kHz 時の実機を設計し, 数式と実験による損失とリアクトルの体積比較結果を示す。Fig.2 より, 各 f_{sw} における理論損失と実機の誤差は最大 97.6% となった。この原因として, 理論検討では, 配線抵抗による損失及び, リアクトルより発生する電流リップルを考慮していないことが挙げられる。またスイッチング損失や導通損失のデータもカタログ値を使用しており, 実機との乖離が予想される。

Fig.3 にスイッチング周波数を 1kHz-1MHz まで変化した時の 3 レベル FC チョップパのパレートフロントカーブを示す。Fig.3 より $f_{sw}=40\text{kHz}$ のときパワー密度 ρ が最大 $1718.2\text{W}/\text{dm}^3$, 効率 η が 97.9% になる。また, $f_{sw}=80\text{kHz}$ のとき, $\rho=1598.6\text{W}/\text{dm}^3$, $\eta=96.9\%$ になり実験値とのパワー密度の誤差が 14.3%, 効率の誤差が 2.1% となった。また, $f_{sw}=100\text{kHz}$ のとき, ρ が $1021.6\text{W}/\text{dm}^3$, $\eta=96.4\%$ になり, 実験値とのパワー密度の誤差が 32%, 効率の誤差が 2.6% となった。パワー密度の誤差が最大 19% となった原因の一つとして, リアクトルの設計において, 巻線が太く計算値よりも実際の体積が大きくなったためである。

今後は, それぞれの誤差に対する詳細な検討と最適化のための理論検討を行う。

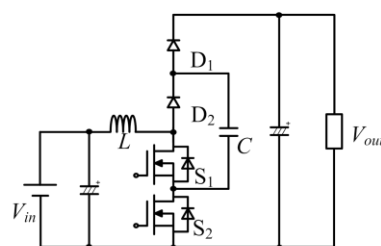


Fig.1. Three-level boost chopper.

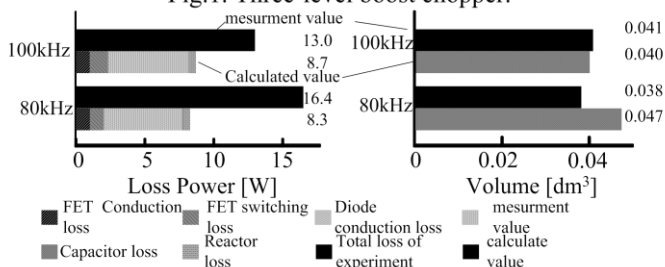


Fig.2. Loss and reactor volume characteristics of the switching frequency.

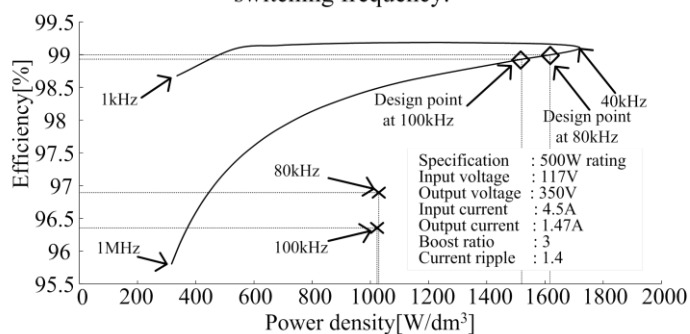


Fig.3. Pareto front of the three-level chopper.

| | | | |
|----------------|-------|---------------------|--------|
| Input voltage | 117V | Rated power | 500W |
| Output voltage | 350V | Switching frequency | 100kHz |
| Output current | 1.47A | | |

文 献

- (1) 松浦浩一・伊東淳一:「スイッチドキャパシタ形 3 レベル DC-DC コンバータの損失評価」SPC-11-098
- (2) Yugo Kashihara, Jun-ichi Itoh "The performance of the multilevel converter topologies for PV invert-er", CIPS2012, pp. 67-72 (2012)
- (3) J. W. Kolar, J Biela and J. Miniböck:「Exploring the Pareto Front of Multi-Objective Single-Phase PFC Rectifier Design Optimization -99.2% Efficiency vs. 7kW/dm³ Power Density」, IP EMC 2009-China, (2009)