

V 結線 3 レベル PWM 整流器を用いた雑音端子電圧低減手法の実験検討

©HUYNH DANG MINH, 野下 裕市, 伊東 淳一 (長岡技術科学大学)

1. はじめに

近年、情報化社会の発展に伴い無停電電源装置の需要が高まっている。無停電電源装置は常時インバータ給電方式が広く採用されており、出力トランスが重量の 4 割を占め、小形化を阻む原因となっている。一方、入出力の共通相を電源側で接地できる V 結線方式を利用すると、絶縁トランスが除去できる。また共通相が接地されるため、直流電位がスイッチングにより変動せず、大地への浮遊容量に流れるノイズが低減できる可能性がある⁽¹⁾。

本論文では 3 レベル NPC 回路を用いた三相結線および V 結線 PWM 整流器を用いて、雑音端子電圧の比較検討を実験的に行った結果を報告する。

2. 実験システムの構成と実験条件

図 1 と表 1 に三相および V 結線 PWM 整流器のシステム構成と仕様を示す。V 結線では、電圧利用率が三相結線の 1/2 であるため、同一の入力電圧において、V 結線の直流電圧が三相結線の 2 倍となる。交流側には連系リアクトルと電源の間に 1 μ F のフィルタコンデンサ、直流部に 1.5nF の接地コンデンサを付加している。また雑音端子電圧の測定は、擬似電源回路網 (LISN) とスペクトラムアナライザを使用する。

入力電流制御は交流電流制御系を使用し、電源電圧の極性を反転したものを電流指令として、直流部へ回生動作を行う。また変調方式はユニポーラ変調を用いる。

3. 実験結果

図 2 に V 結線と三相結線の雑音端子電圧測定結果を示す。150kHz \sim 280kHz の領域では、V 結線の雑音端子電圧は三相結線よりも最大 10dB 程度高い。この領域は入力電流に含まれるキャリア高調波の影響が大きく、直流電圧が 2 倍の V 結線は、連系リアクトルとキャリア周波数が同一の場合、キャリア高調波も 2 倍となる。280kHz \sim 1MHz の領域では三相結線よりも V 結線の雑音端子電圧が最大 5dB 程度低い。これは V 結線方式の直流部電位変動が、接地相により抑制されるため、V 結線の利点と考えられる。また周波数上昇にとまない、V 結線の雑音端子電圧が上昇しているのは、共通相接地線のインピーダンスが上昇するためである。1MHz \sim 30MHz の領域では、三相結線と V 結線でそれぞれ異なる周波数にピークを持つ。三相結線では 1.7MHz と 2.7MHz、V 結線では 1.4MHz および 2.8MHz にピークがある。

図 3 に直流部の 1.5nF 接地コンデンサと、ヒートシンクに取り付けた接地線に流れる電流の高調波解析結果を示す。まず接地コンデンサの電流は、三相結線では 1.4MHz と 2.7MHz、V 結線では 1.4MHz と 2.8MHz にピークがある。このうち 2.7MHz、2.8MHz のピークは、それぞれの雑音端子電圧の測定結果からも確認できる。また 1.4MHz のピークは、V 結線の雑音端子電圧では大きいピークとして観測されるが、三相結線では 1.7MHz の異なる位置にピークがあり、今回未検討の部分から漏洩したと考えられる。また (a) および (c) の 1MHz 以下の成分を比較すると、500kHz のピークを除いたノイズフロアが、V 結線で 5dB 程度低下しており、雑音端子電圧の測定結果と一致する。

以上の結果より、PWM 整流器に V 結線を用いると、直流部の電位変動が抑制されるため、直流部接地コンデンサを流れる漏洩電流が低減することが分かった。その結果、特に 1MHz 以下の領域で雑音端子電圧を低減できる。今後

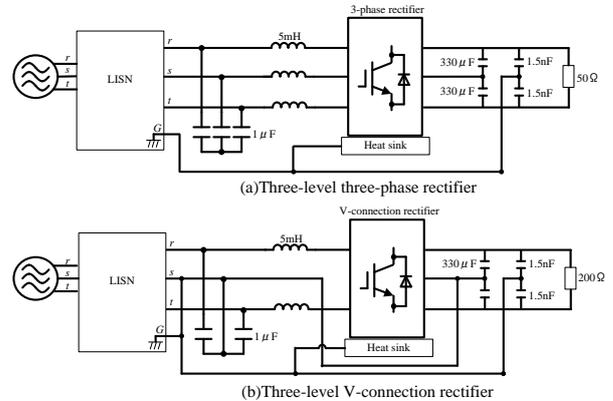


Fig. 1. System configuration of the experiments

Table 1. Experimental conditions

	Three-phase rectifier	V-connection rectifier
Power supply frequency	50 Hz	
Switching frequency	10 kHz	
Input AC voltage (line-to-line)	200 V	
DC link	600 V	300 V
Load	200 Ω	50 Ω
Load power	1800W	
IGBT module	SK150MLI066T (Semikron)	

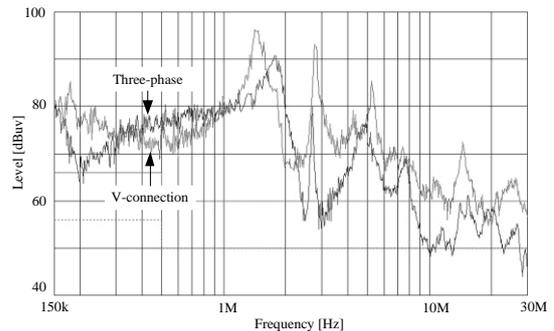


Fig. 2. Experimental result of conducted emission

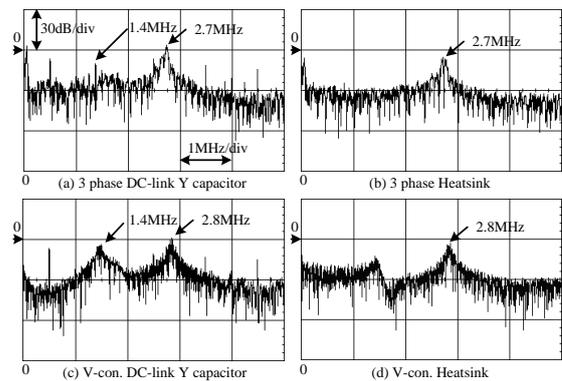


Fig. 3. Experimental results of leakage current harmonics

の予定として、主回路構造と接地線の最適化により、1MHz 以上の雑音端子電圧を低減する手法を検討する。

参考文献

1. 佐藤 明, 佐藤 伸二, 中島 洋一郎 : 「V 結線方式と 3 レベル V 結線方式電力変換器における三角波キャリア比較方式の検討」, 電気学会半導体電力変換研究会, SPC-10-93, IEA-10-20, MS-10-25 (2010)