

# パレートフロントカーブを用いた 5 レベルトポロジーの性能比較

樫原 有吾\* 伊東 淳一 (長岡技術科学大学)

森田 一徳 宗島 正和 小倉 和也(明電舎)

## Performance comparison among five-level topologies using Pareto Front Curve

Yugo Kashihara\*, Jun-ichi Itoh, (Nagaoka University of Technology)

Kazunori Morita, Masakazu Muneshima, Kazuya Ogura (Meidensha Corporation)

This paper discusses the performance of a 5-level ANPC inverter for PV system which is calculated by using the optimization designing method for a 5-level ANPC inverter. In addition, the performance of a 5-level ANPC inverter for PV system is compared with the 5-level SMC-A inverter, 5-level SMC-B inverter and 5-level SGC inverter. The point of the performance comparison of the four converters for PV system is that 5-level ANPC inverter can achieve high efficiency and high power density at switching frequency from 4 kHz to 1 MHz.

キーワード：マルチレベル，インバータ，パレートフロントカーブ

(Multilevel converter, Inverter, Pareto front curve)

### 1. はじめに

近年，太陽光(以下 PV)などの新エネルギー発電用システムを用いた系統連系システムが盛んに研究されている<sup>(1)</sup>。Fig.1 のような系統連系システムに求められる要求として，低高調波，高力率，連系リアクトルの小型化などが挙げられる。一方で，電力変換器の出力電圧の高調波低減，電流応答の高速化の観点から，マルチレベル電力変換器が研究されている<sup>(1)-(3)</sup>。マルチレベル電力変換器は Fig.1 のような従来の 2 レベルの電力変換器と比較すると，①レベル数  $n$  に対しスイッチング素子の耐圧を  $n-1$  分の 1 に低減できること，②複数レベルの電圧を出力するので出力電圧の高調波を低減できること，③1 パルス当たりの電圧変動が小さいのでリップル電流が小さくリアクトルの体積を低減できることが利点としてあげられる。これらのマルチレベル変換器の利点は，系統連系システムの要求を満たしており，系統連系システムに適している。

これまでに，筆者らはマルチレベル変換器の一方式であるアクティブ中性点クランプ(以下 ANPC)形に注目し，数式を用いた ANPC インバータの設計法について検討してきた<sup>(2),(3)</sup>。この数式を用いた設計法方法は，変換器を構成する半導体素子やキャパシタ素子などのデバイスパラメータや変換器の仕様から，解析的に変換器の効率や体積を推定する手法である。この手法の利点は，一度実験により数式の妥

当性を確認すれば，以降どのような仕様でも簡単に変換器性能を推定できる点である。そのため，試作回数を少なくでき(最小 1 回)，高効率化・体積の最小化を目的としてコストとのバランスを見ながら変換器設計が可能で，製品試験時間の短縮化，製品開発の低コスト化につながる。

そして，パレートフロントを用いてスイッチング周波数に応じた変換器の効率やパワー密度について検討し，ANPC 方式と従来の 2 レベルインバータや 3 レベルインバータと比較した<sup>(3),(4)</sup>。この結果から，マルチレベル変換器の電圧レベル数を高くすることで，変換器の効率，パワー密度を向上できることが分かった。

そこで本稿では，出力電圧レベル数を 5 レベルとして ANPC 方式と 3 つの異なる変換器方式と変換器性能を比較する。まず，PV 用系統連系システムに適用する変換器と設計手順について説明する。次に，各変換器の損失及び体積の設計法について説明する。最後に，パラメータ設計法を用いて PV システム用系統連系インバータを設計し，パレートフロントによる変換器性能について検討する。その結果，ANPC 方式が効率，パワー密度共に最も高い変換器であることがわかったので報告する。

### 2. 回路トポロジーおよび変換器の設計手順

#### 〈2・1〉回路トポロジー

Fig.2 に検討するインバータトポロジー図を示す。本論文

では出力電圧レベルを 5 レベルとして、ANPC 方式、SMC(Stacked multicell converter)方式 A、SMC 方式 B、SGC(Switch gear cell)方式の 4 つの変換器について検討する<sup>(5),(6),(7)</sup>。

〈2・2〉変換器設計手順

Fig.3 に変換器の設計フローチャートを示す。Fig.3 の設計チャートは、変換器の仕様やデバイスパラメータを入力とする。これらのパラメータを用いて、半導体素子、キャパシタ、インダクタ、ヒートシンクのパラメータを導出する。個々のパラメータから変換器全体の効率とパワー密度を導出する。まず、これまでの検討で導出した数式と市販品の半導体素子のデバイスパラメータを用いて変換器の半導体素子に発生する損失を評価する。

キャパシタの設計部分では、キャパシタンス、リップル電流、損失、体積の 4 つのパラメータを検討する。特に、キャパシタの体積は変換器の高パワー密度化に対する重要な要素となる。キャパシタの体積は製品から体積係数を導出して計算する。

リアクトルの設計部分では、インダクタ、リップル電流、損失、体積の 4 つのパラメータを検討する。特に、インダクタの体積は変換器の小型化に対して重要な要素である。インダクタの体積は、Area Product を用いて設計を行なう<sup>(5)</sup>。

ヒートシンクの設計では、先に算出した半導体素子の損失に基づき、熱抵抗と体積のパラメータについて検討を行なう。ヒートシンクの体積の見積もりには、CSPI (Cooling System Performance Index)を用いて検討を行なう。CSPI は、単位体積当たりの熱抵抗の逆数で、この数値が大きいほど単位体積当たりの冷却能力が大きいことを示す。

3. マルチレベル変換器への適用

2章で述べた変換器の設計フローチャートを用いて4つの5レベルインバータを設計する。

〈3・1〉半導体素子の損失計算法

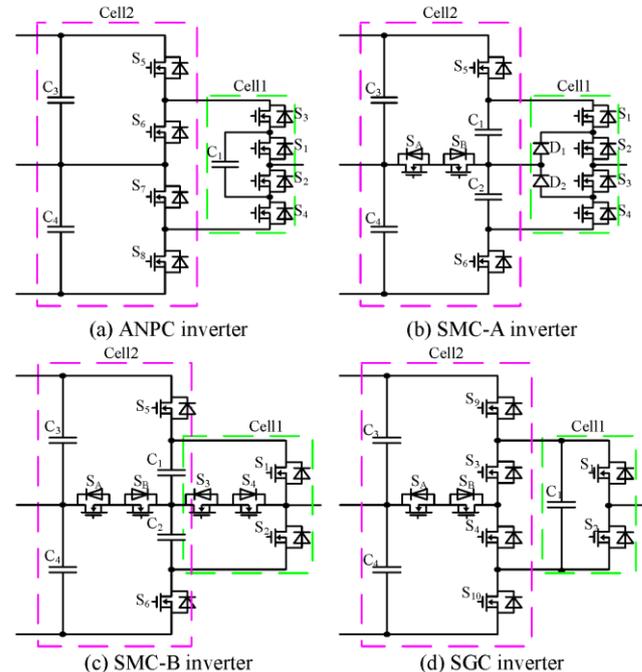
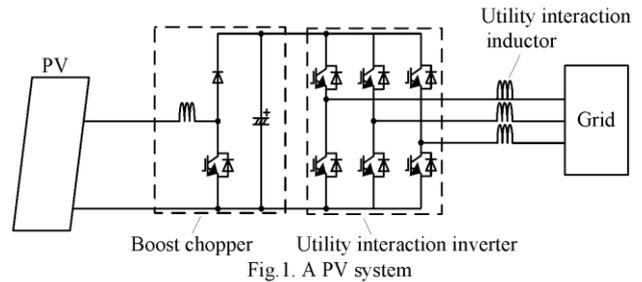
本節では半導体素子の損失計算について説明する。電力損失は以下の条件で計算を行う。

- 1)負荷電流リップルは無視できる(電流源負荷とみなす)
- 2)キャパシタのリップル電圧は無視できる(直流電圧源とみなす)

3.1.1 ANPC 方式

本節では、ANPC 方式の損失計算方法について説明する<sup>(3)</sup>。Fig.2(a)の回路図において、Cell1 と Cell2 でスイッチング動作が異なるため、Cell ごとに損失計算を検討する。また、導通損失はスイッチ(IGBT、MOSFET)側と環流ダイオード(FWD)側に発生する損失に分けることができる。ここで、素子に流れる正の電流はすべてスイッチ側に、負の電流はFWD側を流れると仮定する。また、MOSFETの場合、オン抵抗が小さければスイッチに正負両方向に電流が流れる。しかし、FWDのオン電圧特性をMOSFETと同一に設定することで逆方向による損失を計算できる。

Cell1 の半導体素子に発生する順方向の導通損失



\*Voltage rating of switching device S<sub>1</sub>-S<sub>4</sub> S<sub>A</sub> S<sub>B</sub> is a quarter of input voltage. Voltage rating of switching device S<sub>5</sub>-S<sub>8</sub> is a half of input voltage. Voltage rating of switching device S<sub>9</sub>-S<sub>10</sub> is a two-third of input voltage.

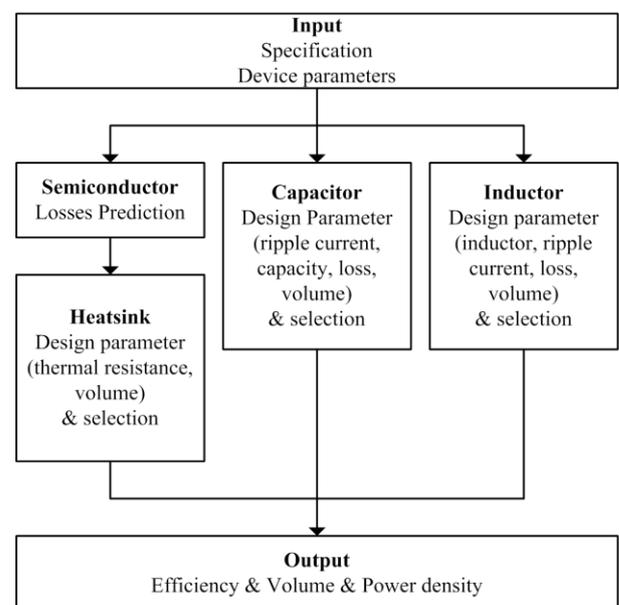


Fig.3. Single phase 5-level ANPC inverter circuit topology.

$P_{5A\_con\_Cell1\_sw}$  は(1)式にて得られる。一方、FWD 側の損失  $P_{5A\_con\_Cell1\_FWD}$  は(2)式で導出することができる。

$$P_{5A\_con\_Cell1\_sw} = I_m \left( \frac{v_0}{2\pi} + \frac{1}{2} v_0 \cos \phi + \frac{1}{8\pi} I_m r_{on} \sin 2\phi - \frac{1}{4\pi} I_m r_{on} \phi - \frac{2}{3\pi} I_m a r_{on} \cos \phi - \frac{1}{4} a v_0 \cos \phi \right) \dots\dots\dots (1)$$

$$P_{5A\_con\_Cell1\_FWD} = I_m \left( \frac{v_0}{2\pi} + \frac{1}{2} v_0 \cos \phi + \frac{1}{8\pi} I_m r_{on} \sin 2\phi + \frac{1}{4\pi} I_m r_{on} + \frac{1}{4\pi} I_m r_{on} \phi - \frac{2}{3\pi} I_m a r_{on} \cos \phi - \frac{1}{4} a v_0 \cos \phi \right) \dots\dots\dots (2)$$

ここで、 $a$  は指令値の振幅、 $r_{on}$  はスイッチのオン抵抗、 $v_0$  は 0A の時のオン電圧降下、 $I_m$  は負荷電流ピーク値、 $\phi$  は負荷力率である。また、スイッチのオン電圧は IGBT を想定し、PN 接合による電圧降下と抵抗分にある電圧降下として表現しているが、MOSFET は抵抗特性であるため、(1)式及び(2)式において  $v_0=0$  とすれば順方向の導通損失を導出できる。

Cell2 の導通損失について述べる。Cell2 素子の中で、 $S_5$ 、 $S_7$  は出力電圧指令値が正の時にオン、 $S_6$ 、 $S_8$  は出力電圧指令値が負の時にオンするため、スイッチに流れる電流が異なる。 $S_5$ 、 $S_7$  のスイッチ側の導通損失  $P_{5A\_con\_Cell2\_swA}$  は(3)式から得られる。また、 $S_5$ 、 $S_7$  の FWD の導通損失  $P_{5A\_con\_Cell2\_FWDA}$  は(4)式で導出することができる。

$$P_{5A\_con\_Cell2\_swA} = \frac{I_m}{2\pi} \left[ a r_{on} \left( \frac{1}{6} \cos 2\phi + \frac{2}{3} \cos \phi + \frac{1}{2} \right) I_m + a v_0 \left( \frac{1}{2} \pi \cos \phi - \frac{1}{2} \sin \phi + \frac{1}{2} \phi \cos \phi \right) \right] \dots\dots\dots (3)$$

$$P_{5A\_con\_Cell2\_FWDA} = \frac{1}{12\pi} \left[ I_m a \left( 8 I_m r_{on} \sin \left( \frac{\phi}{2} \right)^4 - 3 v_0 \sin \phi + 3 \phi v_0 \cos \phi \right) \right] (4)$$

同様に、 $S_6$ 、 $S_8$  のスイッチの導通損失  $P_{5A\_con\_Cell2\_swB}$  と FWD の導通損失  $P_{5A\_con\_Cell2\_FWDB}$  は、(5)、(6)式から得られる。

$$P_{5A\_con\_Cell2\_swB} = \frac{1}{2\pi} \left[ I_m v_0 (\cos \phi + 1) + I_m^2 r_{on} \left( \frac{\pi}{2} + \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right) - I_m a v_0 \left( \frac{\pi}{2} \cos \phi - \frac{1}{2} \sin \phi + \frac{1}{2} \phi \cos \phi \right) + I_m^2 a r_{on} \left( \frac{1}{6} \cos 2\phi + \frac{2}{3} \cos \phi + \frac{1}{2} \right) \right] \dots\dots\dots (5)$$

$$P_{5A\_con\_Cell2\_FWDB} = \frac{1}{2\pi} \left[ I_m^2 r_{on} \left( \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right) - I_m v_0 + I_m v_0 \cos \phi - \frac{1}{2} I_m a v_0 (\sin \phi - \phi \cos \phi) + I_m^2 a r_{on} \left( \frac{1}{6} \cos 2\phi - \frac{2}{3} \cos \phi + \frac{1}{2} \right) \right] \dots\dots\dots (6)$$

スイッチング損失はスイッチに印加される電圧とスイッチに流れる電流に比例すると仮定する。このとき、Cell1 のスイッチング損失  $P_{5A\_sw\_Cell1}$  はデューティ比によらず、流れる電流とスイッチング回数に依存するので、(7)式で導出することができる。

$$P_{5A\_sw\_Cell1} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} (e_{on} + e_{off}) f_c \dots\dots\dots (7)$$

ここで、 $n$  は出力電圧レベル、 $E_{dc}$  は入力電圧、 $e_{on}$  はスイッチング 1 回のターンオン損失(J)、 $e_{off}$  はデータシートにあるスイッチング 1 回のターンオン損失(J)、 $e_{off}$  はデータシートにあるスイッチング 1 回のターンオフ損失(J)、 $E_{dcd}$  及び  $I_{md}$  はデータシート上のターンオン損失、ターンオフ損失の測定条件時の電圧と電流である。

また、FWD のリカバリ損失  $P_{5A\_rec\_Cell1}$  も(7)式と同様に(8)式で導出することができる。

$$P_{5A\_rec\_Cell1} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} e_{rr} f_c \dots\dots\dots (8)$$

ここで、 $e_{rr}$  はデータシートにあるスイッチング 1 回のリカバリ損失(J)である。

Cell2 のスイッチング損失は、Cell2 のスイッチが出力周波数でスイッチングするため、キャリア周波数と同じ周波数でスイッチングする Cell1 のスイッチング損失と比較して、Cell2 のスイッチング損失は十分小さく無視できる。

### 3.1.2 SMC 方式 A

本節では、SMC 方式 A の損失計算方法について説明する。Fig.2(b)においても ANPC 方式と同様に、Cell1 と Cell2 に分けて考える。Cell1 は 3 レベル中性点クランプ(以下 NPC)回路、Cell2 は 3 レベル T-type NPC 回路と同じ回路であり、それぞれの変換器の変調方式が同じ場合スイッチに発生する損失も等しくなる<sup>(3)</sup>。まず Cell1 の半導体素子に発生する損失について検討する。Cell1 の  $S_1$ 、 $S_4$  に発生するスイッチの導通損失  $P_{5SA\_con\_Cell1\_S1}$  は(9)式にて得られる。一方、FWD の損失  $P_{5SA\_con\_Cell1\_FWD1}$  は(10)式で導出することができる。

$$P_{5SA\_con\_Cell1\_S1} = \frac{a I_m}{2\pi} \left\{ r_{on} I_m \left[ \frac{1}{6} \cos(2\phi) + \frac{2}{3} \cos(\phi) + \frac{1}{2} \right] + v_0 \left[ \frac{\pi}{2} \cos \phi - \frac{1}{2} \sin \phi + \frac{\phi}{2} \cos \phi \right] \right\} \dots\dots\dots (9)$$

$$P_{5SA\_con\_Cell1\_FWD1} = \frac{a I_m}{2\pi} \left\{ r_{on} I_m \left[ \frac{1}{3} \left( 4 \sin^2 \left( \frac{\phi}{2} \right) - \sin^2 \phi \right) - \frac{v_0}{2} [\sin \phi - \phi \cos \phi] \right] \right\} \dots\dots\dots (10)$$

Cell1 のスイッチ  $S_2$  と  $S_3$  に発生するスイッチの導通損失  $P_{5SA\_con\_Cell1\_S2}$  と FWD の損失  $P_{3SA\_con\_S2\_FWD}$  は(11)、(12)式で導出できる。

$$P_{5SA\_con\_Cell1\_S2} = \frac{I_m}{2\pi} \left\{ r I_m \left[ \frac{\pi}{2} + \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right] + v_0 [\cos \phi + 1] + \frac{1}{2\pi} I_m \left\{ r I_m \left[ \left( \frac{1}{4} \sin 2\phi - \frac{\phi}{2} \right) + a \left( \frac{1}{3} \sin^2 \phi - \frac{4}{3} \sin^2 \left( \frac{\phi}{2} \right) \right) \right] + v_0 \left[ (1 - \cos \phi) + a \left( \frac{1}{2} \sin \phi - \frac{\phi}{2} \cos \phi \right) \right] \right\} \right\} \dots\dots (11)$$

$$P_{5SA\_con\_Cell1\_FWD2} = \frac{a I_m}{2\pi} \left\{ r I_m \frac{1}{3} \left[ 4 \sin^2 \left( \frac{\phi}{2} \right) - \sin^2 \phi \right] - \frac{v_0}{2} [\sin \phi - \phi \cos \phi] \right\} \dots\dots\dots (12)$$

Cell1 のダイオード  $D_1$  と  $D_2$  に発生する導通損失  $P_{5SA\_con\_D}$  は(13)式にて得られる。

$$P_{5SA\_con\_Cell1\_D} = \frac{1}{2\pi} I_m \left\{ r I_m \left[ \left( \frac{\pi}{2} + \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right) - a \left( \frac{1}{6} \cos 2\phi + \frac{2}{3} \cos \phi + \frac{1}{2} \right) \right] + v_0 \left[ (\cos \phi + 1) - a \left( \frac{\pi}{2} \cos \phi - \frac{1}{2} \sin \phi + \frac{\phi}{2} \cos \phi \right) \right] + \frac{1}{2\pi} I_m \left\{ r I_m \left[ \left( \frac{1}{4} \sin 2\phi - \frac{\phi}{2} \right) + a \left( \frac{1}{3} \sin^2 \phi - \frac{4}{3} \sin^2 \left( \frac{\phi}{2} \right) \right) \right] + v_0 \left[ (1 - \cos \phi) + a \left( \frac{1}{2} \sin \phi - \frac{\phi}{2} \cos \phi \right) \right] \right\} \right\} \dots\dots\dots (13)$$

Cell1 のスイッチに発生するスイッチング損失  $P_{5SA\_sw\_Cell1\_S}$  は(14)式で、リカバリ損失  $P_{5SA\_rec\_Cell1\_S}$  は(15)で導出できる。

$$P_{5SA\_sw\_Cell1\_S} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} (e_{on} + e_{off}) \frac{f_c}{2} \dots\dots\dots (14)$$

$$P_{5SA\_rec\_Cell1\_S} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} e_{rr} \frac{f_c}{2} \dots\dots\dots (15)$$

Cell1 のダイオードに発生するリカバリ損失  $P_{5SA\_rec\_Cell1\_D}$  は(16)で導出できる。

$$P_{5SA\_rec\_Cell1\_D} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} e_{rr} \frac{f_c}{2} \dots\dots\dots (16)$$

次に Cell2 の素子に発生する損失について検討する。Cell2 のスイッチ  $S_5$ 、 $S_6$  に発生するスイッチの導通損失  $P_{5SA\_con\_Cell2\_S5}$  は(17)式にて得られる。一方、FWD の損失  $P_{5SA\_con\_Cell2\_FWD5}$  は(18)式で導出することができる。

$$P_{5SA\_con\_Cell2\_S5} = \frac{a I_m}{2\pi} \left\{ r_{on} I_m \left[ \frac{1}{6} \cos(2\phi) + \frac{2}{3} \cos(\phi) + \frac{1}{2} \right] \dots\dots\dots (17) \right. \\ \left. + v_0 \left[ \frac{\pi}{2} \cos \phi - \frac{1}{2} \sin \phi + \frac{\phi}{2} \cos \phi \right] \right\}$$

$$P_{5SA\_con\_Cell2\_FWD5} = \frac{a I_m}{2\pi} \left\{ r_{on} I_m \frac{1}{3} \left[ 4 \sin^2 \left( \frac{\phi}{2} \right) - \sin^2 \phi \right] - \frac{v_0}{2} [\sin \phi - \phi \cos \phi] \right\} \dots\dots\dots (18)$$

Cell2 のスイッチ  $S_7$  と  $S_8$  に発生するスイッチの導通損失  $P_{5SA\_con\_Cell2\_S7}$  は(19)式にて得られる。

$$P_{5SA\_con\_Cell2\_S7} = \frac{1}{2\pi} I_m \left\{ r I_m \left[ \left( \frac{\pi}{2} + \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right) - a \left( \frac{1}{6} \cos 2\phi + \frac{2}{3} \cos \phi + \frac{1}{2} \right) \right] \right. \\ \left. + v_0 \left[ (\cos \phi + 1) - a \left( \frac{\pi}{2} \cos \phi - \frac{1}{2} \sin \phi + \frac{\phi}{2} \cos \phi \right) \right] \right\} \\ + \frac{1}{2\pi} I_m \left\{ r I_m \left[ \left( \frac{1}{4} \sin 2\phi - \frac{\phi}{2} \right) + a \left( \frac{1}{3} \sin^2 \phi - \frac{4}{3} \sin^2 \left( \frac{\phi}{2} \right) \right) \right] \right. \\ \left. + v_0 \left[ (1 - \cos \phi) + a \left( \frac{1}{2} \sin \phi - \frac{\phi}{2} \cos \phi \right) \right] \right\} \dots\dots\dots (19)$$

$S_7$  と  $S_8$  に発生する FWD の導通損失は、 $S_7$ 、 $S_8$  に発生するスイッチの導通損失と同じ計算式、(19)式で得られる。

Cell2 のスイッチ  $S_5$ 、 $S_6$  に発生するスイッチング損失  $P_{5SA\_sw\_Cell2\_S5}$  は(20)式で、リカバリ損失  $P_{5SA\_rec\_Cell1\_S5}$  は(21)式で導出できる。

$$P_{5SA\_sw\_Cell2\_S5} = \frac{2}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} (e_{on} + e_{off}) \frac{f_c}{2} \dots\dots\dots (20)$$

$$P_{5SA\_rec\_Cell2\_S5} = \frac{2}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} e_{rr} \frac{f_c}{2} \dots\dots\dots (21)$$

Cell2 のスイッチ  $S_7$ 、 $S_8$  に発生するスイッチング損失  $P_{5SA\_sw\_Cell2\_S7}$  は(22)式で、FWD のリカバリ損失  $P_{5SA\_rec\_Cell2\_S7}$  は(23)式で導出できる。

$$P_{5SA\_sw\_Cell2\_S7} = \frac{2}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} (e_{on} + e_{off}) f_c \dots\dots\dots (22)$$

$$P_{5SA\_rec\_Cell2\_S7} = \frac{2}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} e_{rr} f_c \dots\dots\dots (23)$$

### 3.1.3 SMC 方式 B

本節では、SMC 方式 B の損失計算方法について説明する。Fig.2(c)において、SMC 方式 B は 2 つの T-type NPC 回路を組み合わせた回路である。そのため、Cell1 と Cell2 の動作は同じであり、さらに SMC 方式 A の Cell2 の動作とも同じである<sup>(3)</sup>。従って、SMC 方式 B の  $S_1$ 、 $S_2$ 、 $S_5$ 、 $S_6$  のスイッチに発生する導通損失は(17)式で、FWD に発生する導通損失は(18)式から得られる。また、 $S_3$ 、 $S_4$ 、 $S_7$ 、 $S_8$  のスイッチと FWD に発生する導通損失は、(19)式で得られる。

また、 $S_1$ 、 $S_2$ 、 $S_5$ 、 $S_6$  のスイッチング導通損失は(20)式と(21)式で、 $S_3$ 、 $S_4$ 、 $S_7$ 、 $S_8$  のスイッチング導通損失は(22)式と(23)式で得られる。

#### 3.1.4 SGC 方式

本節では、SGC 方式の損失計算方法について説明する。Fig.2(d)において、SGC 方式は H ブリッジ回路と T-type NPC 回路を組み合わせた回路である。TFC トポロジーも ANPC 方式と同様に、Cell1 と Cell2 に分けて考える。Cell1 の  $S_1$ 、 $S_2$  に発生するスイッチの導通損失  $P_{5SG\_con\_Cell1\_S1}$  は(24)式にて得られる。一方、FWD の損失  $P_{5SG\_con\_Cell1\_FWD1}$  は(25)式で導出することができる。

$$P_{5SG\_con\_Cell1\_S1} = \frac{a I_m}{2\pi} \left\{ r_{on} I_m \left[ \frac{1}{6} \cos 2\phi + \frac{2}{3} \cos \phi + \frac{1}{2} \right] \right. \\ \left. + v_0 \left[ \frac{\pi}{2} \cos \phi - \frac{1}{2} \sin \phi + \frac{\phi}{2} \cos \phi \right] \right\} \dots\dots\dots (24) \\ + \frac{I_m}{2\pi} \left\{ r_{on} I_m \left[ \left( \frac{1}{4} \sin 2\phi - \frac{\phi}{2} \right) + a \left( \frac{1}{3} \sin^2 \phi - \frac{4}{3} \sin^2 \left( \frac{\phi}{2} \right) \right) \right] \right. \\ \left. + v_0 \left[ (1 - \cos \phi) + a \left( \frac{1}{2} \sin \phi - \frac{\phi}{2} \cos \phi \right) \right] \right\}$$

$$P_{5SG\_con\_Cell1\_FWD1} = \frac{a I_m}{2\pi} \left\{ r_{on} I_m \frac{1}{3} \left[ 4 \sin^2 \left( \frac{\phi}{2} \right) - \sin^2 \phi \right] - \frac{v_0}{2} [\sin \phi - \phi \cos \phi] \right\} \\ + \frac{I_m}{2\pi} \left\{ r_{on} I_m \left[ \left( \frac{\pi}{2} + \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right) + a \left( -\frac{1}{2} - \frac{1}{6} \cos 2\phi - \frac{2}{3} \cos \phi \right) \right] \right. \\ \left. + v_0 \left[ (\cos \phi + 1) + a \left( \frac{1}{2} \sin \phi - \frac{(\pi + \phi)}{2} \cos \phi \right) \right] \right\} \dots\dots\dots (25)$$

Cell1 の  $S_3$ 、 $S_4$  に発生するスイッチの導通損失  $P_{5SG\_con\_Cell1\_S3}$  は(26)式にて得られる。一方、FWD の損失  $P_{5SG\_con\_Cell1\_FWD3}$  は(27)式で導出することができる。

$$P_{5SG\_con\_Cell1\_S3} = \frac{I_m}{2\pi} \left\{ r_{on} I_m \left[ \left( \frac{\pi}{2} + \frac{\phi}{2} - \frac{1}{4} \sin 2\phi \right) - a \left( \frac{1}{6} \cos 2\phi + \frac{2}{3} \cos \phi + \frac{1}{2} \right) \right] \right. \\ \left. + v_0 \left[ (\cos \phi + 1) - a \left( -\frac{1}{2} \sin \phi + \frac{1}{2} (\pi + \phi) \cos \phi \right) \right] \right\} \dots\dots\dots (26)$$

$$P_{5SG\_con\_Cell1\_FWD3} = \frac{I_m}{2\pi} \left\{ r_{on} I_m \left[ \left( \frac{1}{4} \sin 2\phi - \frac{\phi}{2} \right) + a \left( \frac{1}{3} \sin^2 \phi - \frac{4}{3} \sin^2 \left( \frac{\phi}{2} \right) \right) \right] \right. \\ \left. + v_0 \left[ (1 - \cos \phi) + a \left( \frac{1}{2} \sin \phi - \frac{1}{2} \phi \cos \phi \right) \right] \right\}$$

Cell1 のスイッチ  $S_1$ 、 $S_2$  に発生するスイッチング損失  $P_{5SG\_sw\_Cell1\_S1}$  は(28)式で、FWD に発生するリカバリ損失  $P_{5SG\_rec\_Cell1\_S}$  は(29)で導出できる。

$$P_{5SG\_sw\_Cell1\_S1} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} (e_{on} + e_{off}) f_c \dots\dots\dots (28)$$

$$P_{5SG\_rec\_Cell1\_S1} = \frac{1}{(n-1)\pi} \frac{E_{dc} I_m}{E_{dcd} I_{md}} e_{rr} f_c \dots\dots\dots (29)$$

ここで、Cell1 のスイッチ  $S_3$  と  $S_4$  は出力周波数と同じ周波数でスイッチングを行うため、キャリア周波数でスイッチングする  $S_1$  と  $S_2$  のスイッチング損失と比較して、 $S_3$  と  $S_4$  のスイッチング損失は十分小さく無視できる。

次に Cell2 の損失について検討する。SGC 方式の Cell2 のスイッチも SMC 方式 A の Cell2 の動作と同じ動作を行う。従って、SGC 方式の  $S_9$ 、 $S_{10}$  のスイッチに発生する導通損失は(17)式で、FWD に発生する導通損失は(18)式で得られる。また、 $S_A$ 、 $S_B$  のスイッチと FWD に発生する導通損失は、(19)式で得られる。さらに、 $S_9$ 、 $S_{10}$  のスイッチング導通損失は(20)式と(21)式で  $S_A$ 、 $S_B$  のスイッチング導通損失は(22)式と(23)式で得られる。

### 3.2.3 キャパシタの体積計算法

本節ではキャパシタの体積計算法について説明する。キャパシタの体積は、メーカーの製品シリーズから選定する<sup>(7)</sup>。

#### 1) フィルムコンデンサ

フィルムコンデンサの体積はエネルギー密度に比例し(30)式で導出することができる<sup>(4)</sup>。

$$V_{CF} = \gamma_{VCF}^{-1} \frac{1}{2} C_F U_0^2 \dots \dots \dots (30)$$

ここで  $\gamma_{VCF}^{-1}$  はフィルムコンデンサの体積係数、 $C_F$  はコンデンサの容量、 $U_0$  はコンデンサの印加電圧である。

#### 2) 電解コンデンサ

電解コンデンサの体積は、電解コンデンサのリプル電流実効値に比例し、(31)式で表すことができる<sup>(4)</sup>。

$$V_{CE} = \gamma_{VCE}^{-1} I_{C,RMS} \dots \dots \dots (31)$$

ここで、 $V_{CE}$  はコンデンサの体積、 $\gamma_{VCE}^{-1}$  は電解コンデンサの体積係数、 $I_{C,RMS}$  は電解コンデンサに流れる電流リプル実効値である。

#### 〈3・3〉リアクトルの設計

本節では系統連系インダクタについて説明する<sup>(8)</sup>。マルチレベルインバータの連系インダクタ  $L_M$  は(32)式で、2 レベルインバータの連系インダクタ  $L_{2L}$  は(33)式となる。

$$L_M = \frac{V_{dc} - \sqrt{3}V_m}{(n-1)\Delta I} \left( \sqrt{3} \frac{V_m}{E_{dc}} - \frac{1}{2} \right) T \dots \dots \dots (32)$$

$$L_{2L} = \frac{V_m}{2\Delta I} \left( 1 - \frac{V_m}{E_{dc}} \right) T \dots \dots \dots (33)$$

また、系統連系インダクタの体積は、Area Product<sup>(5)</sup>を用いて検討を行い、(34)式で決定できる。

$$V_L = K_V \left( \frac{2W}{K_u B_m J_w} \right)^{\frac{3}{4}} \dots \dots \dots (34)$$

ここで、 $K_V$  はコアの形状から決定される定数、 $W$  はリアクトルに蓄積されるエネルギー、 $K_u$  は窓の線積率、 $B_m$  はコアの最大磁束密度、 $J_w$  は巻き線の電流密度である。

#### 〈3・4〉ヒートシンクの設計

ヒートシンクは、CSPI を用いて検討する<sup>(4)</sup>。CSPI は(35)式で表される。

$$CSPI = \frac{1}{R_{th} V_0} \dots \dots \dots (35)$$

ここで、 $R_{th}$  はフィンの熱抵抗、 $V_0$  はフィンの体積である。

また、フィンの熱抵抗は(36)式で得られる。

$$R_{th(f-a)} = \frac{T_j - T_a}{P_f} - R_{th(f-s)} \dots \dots \dots (36)$$

ここで、 $T_j$  はスイッチ素子のジャンクション温度、 $T_a$  は周囲温度、 $P_f$  は発生損失である。

## 4. モデルベースの変換器の性能比較

### 〈4・1〉損失特性

本節では、3 章で述べた損失計算式を用いて、各変換器の損失を比較する。これまで筆者らの検討により実機実験を行い、定格運転時において実験で測定した損失と数式も用いて計算した損失が 2% で一致し、数式を用いた損失計算法の妥当性を確認している<sup>(4)</sup>。

Fig.4 に 4 つの 5 レベル変換器の損失特性及び効率を、Table1 に変換器の仕様を、Table2 に各変換器のスイッチのパラメータを示す。Fig.4 において、3 相 10kW を定格として各変換器を設計し、定格運転時における検討を行った。それぞれの効率は、ANPC 方式が 99.03%、SMC 方式 A が 98.91%、SMC 方式 B が 99.01%、SGC 方式が 98.83% となっており、ANPC インバータの効率が、最も高いことがわかる。なお、本稿では、出力電圧のレベル数を 5 レベルに統一し、連系リアクトルは設計せず、インバータ部分のみ設計を行っている。

### 〈4・2〉体積比較

Fig.5 に Table1 の条件を用いて各変換器の体積比較を行なった結果を示す。ANPC 方式が 0.83dm<sup>3</sup>、SMC 方式 A が 1.06dm<sup>3</sup>、SMC 方式 B が 1.00dm<sup>3</sup>、SGC 方式が 0.85dm<sup>3</sup> となっている。SGC 方式の体積が最も低く、その一方で、SMC インバータ A が最も体積が大きい変換器であることがわかる。これは、SMC 方式 A、SMC 方式 B の 1 相当りに使用されるフライングキャパシタ数が他のトポロジーよりも多いためである。

### 〈4・3〉パレートフロントによる比較

パレートフロントを用いて 4 つの変換器の比較を行う。パレートフロントは変換器のスイッチング周波数を変化させたときのパワー密度と効率を軸にとったものであり、変換器性能の指標を表す 1 つの考え方である<sup>(7)</sup>。

Fig.6 にスイッチング周波数を 5kHz から 1MHz まで変化させた時の各変換器のパレートフロントを示す。Fig.7 より

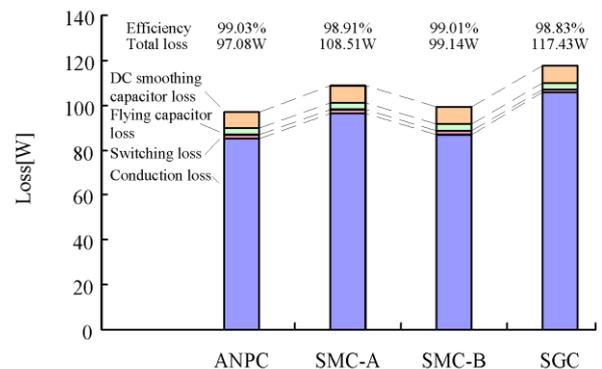


Fig.4. Loss analysis of the inverter topologies.

ANPC 方式インバータはスイッチング周波数が 100kHz のときパワー密度が 13.94kW/dm<sup>3</sup>, 効率が 98.91%になる。SMC 方式 A はスイッチング周波数が 100kHz のときパワー密度が 11.87kW/dm<sup>3</sup>, 効率は 98.74%になる。SMC 方式 B はスイッチング周波数が 100kHz のときパワー密度が 12.93kW/dm<sup>3</sup>, 効率が 98.83%になる。SGC 方式はスイッチング周波数が 100kHz のときパワー密度が 10.34kW/dm<sup>3</sup>, 効率が 98.69%になる。このことから, ANPC 方式が効率・パワー密度共に最も高い変換器であることがわかった。すなわち, 5 レベル ANPC インバータが最も高効率な変換器を設計可能である。

### 5. 結論

本論文では, これまでに提案した変換器設計法を用いて太陽光発電系統連系用インバータとして 4 つの変換器トポロジーを設計し, パレートフロントによる性能比較を行なった。その結果, ANPC インバータが効率, パワー密度共に最も高い変換器が設計可能であることが分かった。

今後は, 昇圧チョップを含めた変換器性能や, 変換器の仕様を大容量, 小容量に変化させた場合の各変換器の性能について比較, 検討する予定である。

### 文 献

- (1) Lin Ma, Tamas Kerekes, Remus Teodorescu, Xinmin Jin, Dan Florica, Marco Liserre : 「The High Efficiency Transformer-less PV Inverter Topologies Derived From NPC Topology」, EPE 2009-Barcelona , pp.1-10 (2009)
- (2) Barbosa, P.; Steimer, P.; Steinke, J.; Meysenc, L.; Winkelnkemper, M.; Celanovic, N: “Active Neutral-point-Clamped Multilevel Converter”, Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th 16-16 June 2005 Page(s):2296 – 2301
- (3) Yugo kashihara, Jun-ichi Itoh, “The performance of the multilevel converter topologies for PV inverter”, International Conference on Integrated Power Electronics Systems (CIPS) 2012, Nuremberg, Germany (2012)
- (4) J. W. Kolar, J Biela and J, Minibock : 「Exploring the Pareto Front of Multi-Objective Single-Phase PFC Rectifier Design Optimization -99.2% Efficiency vs. 7kW/dm<sup>3</sup> Power Density」, IPEMC 2009-China, (2009)
- (5) Gateau, G., Meynard, T.A., Foch, H.: “Stacked multilevel converter (SMC) : properties and design”, Power Electronics Specialists Conference (2001), 2001, IEEE 32nd Annual
- (6) 徳永翔平, 宗島正和, Hui Zhang, 漆畑正太, 小金沢竹久: 「3 レベル T-type NPC を拡張した 5 レベル変換器」, 全国大会, No4, pp75 (2012)
- (7) ABB RESEARCH LTD.: 多数の電圧レベルを切り替えるためのスイッチギアセル及び変換回路 P2009-525717A
- (8) Wm. T. Mclyman: “Transformer and inductor design handbook”, Marcel Dekker Inc. (2004)

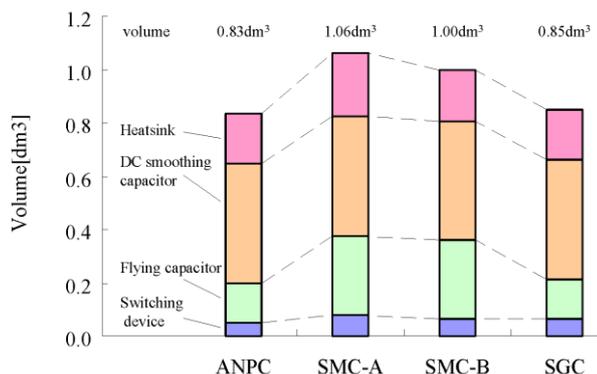


Fig.5. Volume analysis of the inverter topologies.

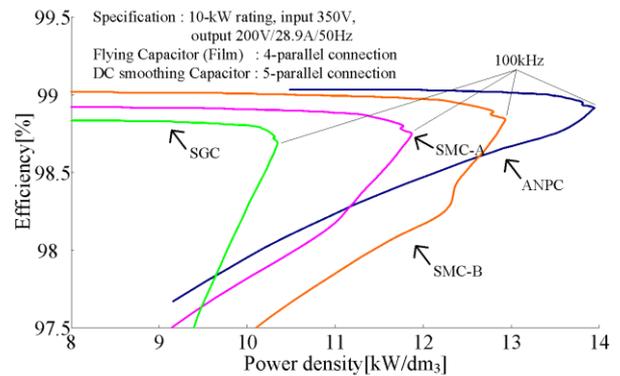


Fig.6. Pareto front curve of four inverter topologies.

Table 1 Converter specification and devices.

(a) converter specification

Input voltage	350V	Rated power	10kW
Output voltage	200V	Output frequency	50Hz
Output current	28.9A	Switching frequency	10kHz
Ripple Voltage	Flying capacitor		40%
CSPI	DC smoothing capacitor		5%
	Heatsink		10

(b) ANPC

Switching device	Cell1	MOSFET:IRFP4668pBF(IR)
	Cell2	MOSFET:IXFB170N30P(IXYS)
Flying capacitor	TACD series (Nippon chemi-con)	
	4 parallel connection	
DC smoothing capacitor	LXS series (Nippon chemi-con)	
	5 parallel connection	

(c) NPPC

Switching device	Cell1	MOSFET:IRFP4668pBF(IR)
	Cell2	MOSFET(S <sub>5</sub> ,S <sub>6</sub> ):IXFB170N30P(IXYS)
Flying capacitor	TACD series (Nippon chemi-con)	
	4 parallel connection	
DC smoothing capacitor	LXS series (Nippon chemi-con)	
	5 parallel connection	

(c) TT

Switching device	Cell1	MOSFET(S <sub>1</sub> ,S <sub>2</sub> ):IXFB170N30P(IXYS)
		MOSFET(S <sub>3</sub> ,S <sub>4</sub> ):IRFP4668pBF(IR)
	Cell2	MOSFET(S <sub>5</sub> ,S <sub>6</sub> ):IXFB170N30P(IXYS)
		MOSFET(S <sub>7</sub> ,S <sub>8</sub> ):IRFP4668pBF(IR)
Flying capacitor	TACD series (Nippon chemi-con)	
	4 parallel connection	
DC smoothing capacitor	LXS series (Nippon chemi-con)	
	5 parallel connection	

(d) TFC

Switching device	Cell1	MOSFET:IRFP4668pBF(IR)
	Cell2	MOSFET(S <sub>5</sub> ,S <sub>6</sub> ):IXFB132N50P3(IXYS)
Flying capacitor	TACD series (Nippon chemi-con)	
	4 parallel connection	
DC smoothing capacitor	LXS series (Nippon chemi-con)	
	5 parallel connection	

Table 1 Converter specification and devices.

(a) IRFP4668pBF

MOSFET:IRFP4668pBF(IR)			
V <sub>DSS</sub>	200V	I <sub>D</sub>	130A
R <sub>DS</sub>	8mΩ(typ.)	V <sub>F</sub>	1.3V(Max.)
t <sub>r</sub>	41ns	trr	130ns
t <sub>f</sub>	74ns		

(b) IXFB170N30P

MOSFET:IXFB170N30P(IXYS)			
V <sub>DSS</sub>	300V	I <sub>D</sub>	170A
R <sub>DS</sub>	18mΩ(Max.)	V <sub>F</sub>	1.3V(Max.)
t <sub>r</sub>	29ns	trr	200ns
t <sub>f</sub>	16ns		

(c) IXFB132N50P3

IXFB132N50P3(IXYS)			
V <sub>DSS</sub>	500V	I <sub>D</sub>	132A
R <sub>DS</sub>	39mΩ(Max.)	V <sub>F</sub>	1.5V(Max.)
t <sub>r</sub>	9ns	trr	250ns
t <sub>f</sub>	8ns		