# 3 レベルと 5 レベル PWM 整流器を用いた EMC フィルタ設計の比較検討

野下 裕市\* 伊東 淳一(長岡技術科学大学)

Comparative analysis of EMC filter design using three-level and five-level PWM rectifier Yuichi Noge\*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper evaluates EMC filter design and volume by employing a reduced switch count five-level PWM rectifier and a three-level Vienna rectifier. The rectifier proposed by authors is combined a diode clump type topology with flying capacitor type topology. The proposed rectifier only uses four switches per leg in spite of five-level converter. This paper describes the feature of the proposed topology and Vienna rectifier. Then, the conduction noise characteristics are evaluated by simulation and experiment. Finally, the EMC filter is designed and evaluated in volume.

**キーワード**: EMC フィルタ, PWM 整流器, マルチレベル変換器 (EMC filter, PWM rectifier, Multi-level converter)

#### 1. はじめに

近年,パワーデバイスの性能向上による損失の低減や, 電力変換器の設計技術の向上により,インバータ装置の小 型軽量化が進んでいる。また入力電流高調波の規制に伴い, 力率改善型 (PFC)整流器の用途が拡大している。PFC 整流 器の中でも,PWM 整流器は入力電流の制御性能が高く,電 流高調波抑制に効果的であることから実用化が進んでいる (<sup>1-3)</sup>。一方で,PWM 整流器はインバータと同様にスイッチ ング動作を行うため,各部の電位変動に伴ってノイズを発 生する。よって製品では CISPR11 などの各種規格に適合さ せるための,EMC フィルタが必要となる。EMC フィルタの 体積は,ノイズの減衰量によって決まるため,ノイズの少 ない変換器を用いれば,EMC フィルタの小型化が可能であ る。

三相交流の電力系統に接続される機器から生じるノイズ のうち,電源に漏洩するノイズ電流は疑似電源回路網(LISN) で測定し,雑音端子電圧で評価する。ノイズフィルタには, 三相回路を流れる電流の種類に応じて,ノーマルモードと コモンモードの2種類がある。ノーマルモードは相間をル ープするノイズ,コモンモードは三相回路の零相に流れる ノイズ成分を示す。ノーマルモード電流は,変換器の線間 出力電圧の変動によって発生し,連系用のリアクトルとフ ィルタコンデンサにより抑制する。コモンモード電流は, スイッチングに伴う変換器各部の電位変動が,対地の寄生 容量を通して電源側の接地点に流れることで,零相成分と なる<sup>(4)</sup>。

スイッチングに伴う電位変動幅を低減する回路として、 マルチレベル構成が考えられる。nレベル構成で PWM 出力 電圧の変動幅を 1/(n-1)に低減できるため、ノーマルモード フィルタリアクトルの小型化や、入力電流高調波の低減が 実現できる。実際に 3 レベルの Vienna 整流器を用いて、ノ イズフィルタを含めた最適化検討が行われている<sup>(5)</sup>。しか し、さらにレベル数を増加させた 5 レベル回路との比較検 討は、筆者らの知る限りない。

そこで本論文では,著者らが提案しているスイッチ素子数を半減した5レベル PWM 整流器と,3レベル Vienna 整流器を用いて,ノイズフィルタ設計の比較検討を行う。提案する5レベル PWM 整流器はフライングキャパシタ方式とダイオードクランプ方式を組み合わせた回路構成を持ち,外側クランプダイオードに出力電圧 V<sub>dc</sub>の1/2を持たせることで電流の通過素子数を削減し,同時にスイッチ素子の印加電圧を1/4V<sub>dc</sub>に保つことができる<sup>(6)</sup>。

本論ではまず,提案回路および Vienna 整流器の特徴と動 作を紹介する。次に LISN モデルを用いた回路シミュレーシ ョンによりノイズを測定し,ノイズフィルタを設計する。 提案回路および Vienna 整流器に設計したフィルタを適用 し,フィルタ体積を小型化できることを示す。



図13レベル Vienna 整流器 Fig. 1. Three-level Vienna rectifier

表 1 Vienna 整流器のスイッチングパターン

Table 1. Switching patterns of Vienna rectifier

| No. | V <sub>in</sub><br>polarity | Output<br>voltage | On state<br>switch |
|-----|-----------------------------|-------------------|--------------------|
| 1   | +                           | $+1/2V_{\rm dc}$  | -                  |
| 2   |                             | 0                 | $S_1$              |
| 3   |                             | 0                 | $S_2$              |
| 4   | -                           | $-1/2V_{\rm dc}$  | -                  |

#### 2. 回路構成と制御法

#### 〈2·1〉 3 レベル回路

図1に3レベルの出力電圧が得られる PWM 整流器として 一般的な, Vienna 整流器を示す。Vienna 整流器には複数の 回路構成が存在するが,今回は1相あたり4個のダイオー ドと2個の中性点スイッチを用いる構成を使用する。この 回路は少ないスイッチ数で3レベルの出力電圧が得られ, また表1に示すスイッチングパターンも単純で制御が容易 である<sup>(7)</sup>。

#### 〈2·2〉 5 レベル回路

図2に提案する5レベルPWM整流器の回路を示す。提案 回路はダイオードクランプ形とフライングキャパシタ形と 組み合わせた構成になっている。さらにパワーフローを AC-DC方向に限定することで従来回路と比較してスイッチ 数を半分に削減する。C<sub>1</sub>はフライングキャパシタで、1/4V<sub>dc</sub> の電圧を保つようにスイッチングパターンを切り替えて充 放電制御する。C<sub>3</sub>の電位はダイオードD<sub>R1</sub>,D<sub>S1</sub>,D<sub>T1</sub>を経 て出力平滑コンデンサC<sub>2</sub>の中性点電位にクランプされ、バ ランス制御は不要である。

表 2 に提案回路の出力電圧とスイッチングパターンを示 す。提案回路は 2 種類のゼロレベルを含む 5 レベルを出力 できる。フライングキャパシタ電圧を  $V_{Cl}=V_{dc}/4$  一定とする と、No. 2 と 3、No. 6 と 7 が同一のレベルとなる。つまり、



### 図2提案5レベル整流器

#### Fig. 2. Proposed five-level rectifier

表2 提案回路のスイッチングパターン

| Table 2. Switching patterns of proposed re | rectifier |
|--|-----------|
|--|-----------|

| No. | v <sub>in</sub><br>polarity | Flying capacitor | Output<br>voltage | On state<br>switch |
|-----|-----------------------------|------------------|-------------------|--------------------|
| 1   |                             | -                | $+1/2V_{\rm dc}$  | $S_1, S_2$         |
| 2   | 1                           | Discharge        | $+1/4V_{\rm dc}$  | $S_1, S_3$         |
| 3   | Ŧ                           | Charge           | $+1/4V_{\rm dc}$  | $S_2, S_4$         |
| 4   |                             | -                | +0                | $S_3, S_4$         |
| 5   |                             | -                | -0                | $S_1, S_2$         |
| 6   |                             | Charge           | $-1/4V_{\rm dc}$  | $S_1, S_3$         |
| 7   | -                           | Discharge        | $-1/4V_{\rm dc}$  | $S_2, S_4$         |
| 8   |                             | -                | $-1/2V_{\rm dc}$  | $S_3, S_4$         |

表3素子数の比較\*

Table 3. Comparing of device number.

|                       | Vienna<br>rectifier | Proposed circuit |
|-----------------------|---------------------|------------------|
| Switch                | 12                  | 12               |
| Diode                 | 36                  | 36               |
| Capacitor             | 4                   | 13               |
| Voltage Control of FC | -                   | Possible         |

\*すべての素子を 1/4V<sub>dc</sub> 耐圧で基準化

同一のレベルを保ちながら C<sub>1</sub>の充電,放電モードを切り替 えられるため,スイッチングパターンを使い分けることに よる C<sub>1</sub>の充放電制御が可能となる。

表3はVienna 整流器と提案回路の回路素子数の比較を示 している。スイッチとダイオードの数量は同一で,提案回 路はフライングキャパシタが増加する。しかしながらフラ イングキャパシタの増加分と,連系リアクトルの小型化を 比較すると,受動部品全体として小型化できることを確認 している<sup>(8)</sup>。



図 3 LISN と EMC フィルタの等価回路図 Fig. 3. Equivalent circuit of LISN and EMC filters

#### <2·3〉 制御方式

PWM 整流器の入力電流は, PI 制御器を用いた交流電流制 御をおこなう。また PWM 変調方式は, Vienna 整流器では 2 本,提案回路では 4 本のキャリアを使用する,ユニポーラ 変調を適用する。

#### 3. EMC フィルタ設計

図3に設計するEMCフィルタの回路構成と、電源側に挿入されるLISNの等価回路図を示す。LISNの測定端子はaを使用し、検波方式は平均値とする。EMCフィルタは、コモンモードとノーマルモードそれぞれ1段のLCフィルタにより構成し、ノーマルモードリアクトルはPWM整流器の連系リアクトルを兼用する。

図4にノイズ測定系の全体図を示す。PWM 整流器の各部 に存在する寄生容量は、代表して最も面積が大きい直流リ ンク部に接地コンデンサを設ける。また直流部に負荷用の 抵抗器を設置する。

#### (3·1) ノーマルモードコンデンサ C<sub>DM</sub>

ノーマルモード用フィルタコンデンサ C<sub>DM</sub> は,コモンモード用のコンデンサと比較して容量が大きく,軽負荷時の進相電流による力率低下を制限する必要がある。1 相あたりの静電容量を C<sub>DM</sub>,出力電力の負荷率 k,許容する電流進み角¢より,(1)式にて求める。

 $C_{DM} = \frac{\sqrt{3}kI_n\phi}{\omega V_{in}} [F] \cdots (1)$ 

今回の条件では、10%負荷時に進み角5°として、表4のパ ラメータと合わせて代入し、C<sub>DM</sub>=2.6µFとする。

#### 〈3·2〉 ノーマルモードリアクトル LDM

ノーマルモードリアクトルは, PWM 整流器の入力電流リ プルを抑制するために用いる。電流リプルはレベル数 N の 1(1-N)に比例するため, (2)式で表される。

$$L_{DM} = \frac{1}{1 - N} \frac{V_{dc}}{2 f_{ew} I_{cimple}} [H] \cdots (2)$$

電流リプル率を 10%(1.1A)とすると、3 レベルでは 4.1mH、 5 レベルでは 2.0mH となる。



図4 ノイズ測定系全体

Fig. 4. Block diagram of noise measurement system

表4 シミュレーションパラメータ

| Table 4. Simulation parameter | 'S         |
|-------------------------------|------------|
| Output power                  | 3.7kW      |
| Input AC voltage              | 200V       |
| Input frequency               | 50 Hz      |
| Switching frequency           | 20kHz      |
| DC output voltage command     | 350V       |
| Load resistance               | $33\Omega$ |
| Input inductor                | 1mH        |
| Flying capacitor              | 660µF      |
| Clamping capacitor            | 4.7µF      |
| DC link capacitor             | 3600µF     |
| DC link stray capacitor       | 1000pF     |

コモンモードノイズの減衰特性は(3)式で示されるため,  $C_{CM}$ ,  $L_{CM}$ のいずれかを加減することで,カットオフを調整 する。また一般的にLよりもCのエネルギー密度が高いた め、Cを増加させたほうがフィルタを小型化できる。

$$Att = \frac{1}{\omega^2 C_{CM} L_{CM}} [dB\mu V] \cdots (3)$$

しかし *C*<sub>CM</sub> は接地されるため,漏洩電流 *I*<sub>leak</sub> の上限で容量 が決まり, (4)式で表される。

$$C_{CM} = \frac{\sqrt{3I_{leak}}}{\omega V_{in}} [F]$$
(4)

*I*<sub>leak</sub>=1mA とすると, *C*<sub>CM</sub>=0.027μF となる。 (3・4) コモンモードリアクトル *L*<sub>CM</sub> (4)式により求めた  $C_{CM}$ の値と、コモンモードフィルタの ない状態でシミュレーションした結果から得た、CISPR11 規格適合のために必要な減衰量 Att[dB $\mu$ V]を踏まえて、(5) 式より求める。

| $L_{CM} = \frac{1}{2 G_{max}} [H]$ | (5) |
|------------------------------------|-----|
| $\omega^2 C_{CM} Att$              |     |

## 4. シミュレーション結果

図 6 にコモンモードフィルタの有無による雑音端子電圧 の違いを示す。この測定には LISN の等価回路と, CISPR 規 格で定められているスペクトラムアナライザと同様の,平 均値検波処理を行う。シミュレータは Plexim 社の PLECS を 使用する。またフィルタリアクトルの高周波特性を模擬し ていないため, 1MHz 以下の低周波領域に限って議論する。 Vienna 整流器と提案回路を比較すると,160kHz のピーク付 近で,提案回路のほうが 6dB 低い結果が得られた。これは マルチレベル化によりコモンモード電圧変動幅が低減し, 直流部の寄生容量を介して大地に流れるコモンモード電流 が減少するためである。

この結果から, CISPR11 のクラス A に適合させるために は, Vienna 整流器が 160kHz のピーク付近において-28dBµV, 提案回路が-22dBµV それぞれ低減する必要がある。この減 衰量を得るために必要な *L*<sub>CM</sub> を(5)式より計算すると, Vienna 整流器が 0.92mH,提案回路では 0.15mH となる。

図6右に、コモンモードフィルタを適用した結果を示す。 いずれも160kHzの設計点において、規格値近辺に抑制され ている。しかし提案回路では、200kHzの点に81dBのピー クが残る。インダクタンスを設計点から前後させると、ピ ーク周波数が移動するため、回路中の他の受動素子との共 振が考えられる。今後パラメータ相互の影響を考慮した、 設計法の改善が必要である。

EMC フィルタ全体の体積について、Vienna 整流器と提案 回路を比較する。コンデンサ $C_{CM}$ ,  $C_{DM}$ は同値なので、体積 も同じとなる。リアクトル $L_{CM}$ ,  $L_{DM}$ は、電流定格が同一で、 インダクタンスが異なる。Area Product 法に基づくと、リア クトル体積は、蓄積エネルギーの 3/4 乗に比例する<sup>(9)</sup>。よっ てインダクタンスの 3/4 乗に比例するため、 $L_{CM}$ では 74%、  $L_{DM}$ では 41%、それぞれのリアクトル体積を低減できる。

#### 5. まとめ

本論文では、マルチレベル変換器によるノイズの抑制を 目標として、フィルタ設計法を検討した。回路シミュレー ションによりノイズを測定し、EMC フィルタを設計した。 これを適用した結果、設計周波数において所望の減衰率を 得られることを確認した。またフィルタリアクトルを、レ ベル数増加により小型化できることを示した。今後の課題 として、実機検証、設計点以外に生じるピークを回避する 設計法の検討、より高周波に対応したシミュレーション環 境の構築が挙げられる。





- B. Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey, and D. P. Kothari : "A Review of Three-Phase Improved Power Quality AC-DC Converters", IEEE Transactions on industrial electronics, Vol.51, No.3, pp.641-660 (2004)
- (2) J. Rodríguez, J. Lai, and F. Z. Peng: "Multilevel Inverters: A Survey of Topologies, Controls, and Applications", IEEE Transactions on industrial electronics, Vol.49, No.4, pp.724-738(2002)
- (3) U. Drofenic, JW. Kolar, Y. Nishida, Y. Okuma, and J. Sun : "Three-Phase PFC Rectifier Systems", PCC-Osaka 2002 Tutorials, pp.2-93(2002)
- (4) M. Hartman, H. Ertl, J. W. Kolar: "EMI filter design for high switching frequency three-phase/level PWM rectifier systems" Applied Power Electronics Conference and Exposition 2010, pp.986-993(2010)
- (5) Marcelo Lobo Heldwein, "EMC Filtering of Three-phase PWM Converters" ETH Zurich, (2007)
- (6) J. Itoh, Y. Noge and T. Adachi: "A novel Five-level PWM Rectifier Using 12 switches", ECCE IEEE, P8-3 1394 (2009)
- (7) J. W. Kolar, H. Ertl, F. C. Zach, "Design and Experimental Investigation of a Three-Phase High Power Density High Efficiency Unity Power Factor PWM (Vienna) Rectifier Employing a Novel Integrated Power Semiconductor Module", APEC IEEE, Vol.2, pp.514-523 (1998).
- (8) J. Itoh, Y. Noge, "Evaluation of power density of a reduced switch count five-level three-phase PWM rectifier for aircraft applications", Proceedings of the 6th Integrated Power Electronics Systems, pp.1-6 (2010)
- (9) Wm T Mclyman: "Transformer and inductor design handbook", Marcel Dekker Inc. (2004)

## 6. 付録







Fig. 8. Simulation waveforms of proposed rectifier