



(3) キャパシタで電力脈動を補償することで直流インダクタを小さくできる  
などが挙げられる。

ここでは、まず提案回路の回路構成を示し、バッファ回路の動作原理を説明する。次に電力脈動を補償する原理を述べ、入力電流の正弦波およびリップルのない出力電圧を実現する制御方式とキャパシタ電圧の制御方式を提案する。さらに、キャパシタ容量の設計指針を述べ提案回路が小型化可能であることを示す。最後に、提案した回路とその制御手法について 750 W の試作機で実験を行い、提案回路の妥当性と有効性を確認する。

## 2. 回路構成

図 1 に提案回路を示す。単相交流はダイオード整流器で整流し、バッファ回路と称する回路で入力電流の正弦波化および電力脈動補償を行う。バッファ回路は 2 つのスイッチ素子と 1 つのダイオードおよびキャパシタで構成する。特にキャパシタと直列にスイッチを接続した回路を本論文ではアクティブバッファと称する。アクティブバッファに用いるスイッチ  $S_{Wa}$  はソースをキャパシタ側に、ドレインを負荷のマイナス側に接続することで提案回路の電流経路を達成する。 $S_{Wa}$  は逆接続となるので、初期充電対策が必要となる。入出力には LC フィルタを挿入するが、スイッチング成分除去用でありスイッチング周波数を高くすることで、容易に小型化できる。

図 2 に各スイッチのスイッチング状態における回路動作を示す。アクティブバッファのキャパシタ電圧は常に入力電圧より高く保つ。これにより、入力電源とキャパシタ間の短絡経路は発生せず、各スイッチのオン・オフで入力電流およびキャパシタの充放電電流を制御することができる。直流インダクタ電流を連続とした場合、スイッチのオン・オフの状況により、提案回路は 4 つの電流経路に分けることができる。スイッチの状態に応じて図 2 のように、それぞれモード 1 からモード 4 と定義する。モード 1 ではスイッチ  $S_{Wa}$  がオフ、 $S_{Wb}$  がオンなので、入力電流がそのまま負荷に流れる。モード 2 は、入力電圧よりキャパシタ電圧が高いため、入力電流は流れず、アクティブバッファのキャパシタ電流が負荷へと流れる。この期間、アクティブバッファのキャパシタ  $C_{dc}$  に蓄えられた電荷は放電される。一方モード 3 では、入力電圧とキャパシタ電圧の差が負荷に印加される。このとき、アクティブバッファのキャパシタ  $C_{dc}$  は充電される。最後にモード 4 は直流インダクタ電流の還流経路となり、入力電流やキャパシタ電流は流れない。このように、提案回路は通常の降圧チョップ動作(モード 1, モード 4)に加え、キャパシタの充放電動作(モード 2, モード 3)が行え、充放電動作の割合を制御することで電力脈動補償を実現する。

## 3. 制御原理

(3-1) 電力脈動の補償原理 図 3 に入力電圧と電流

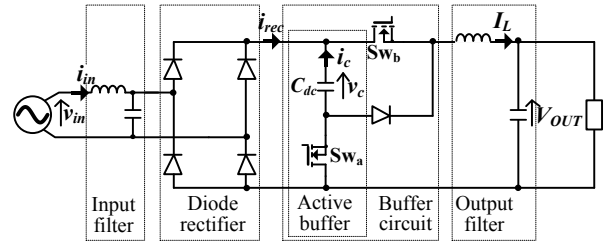


Fig. 1. Circuit configuration of the proposed converter.

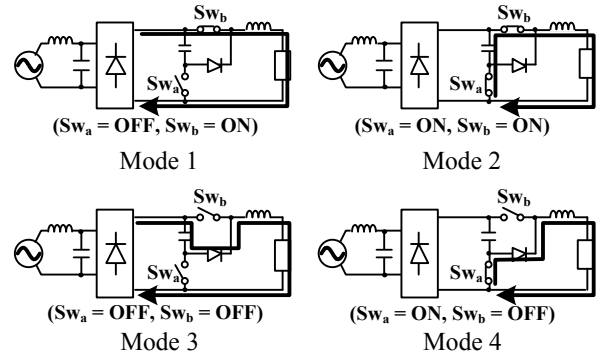


Fig. 2. Switching pattern of each mode.

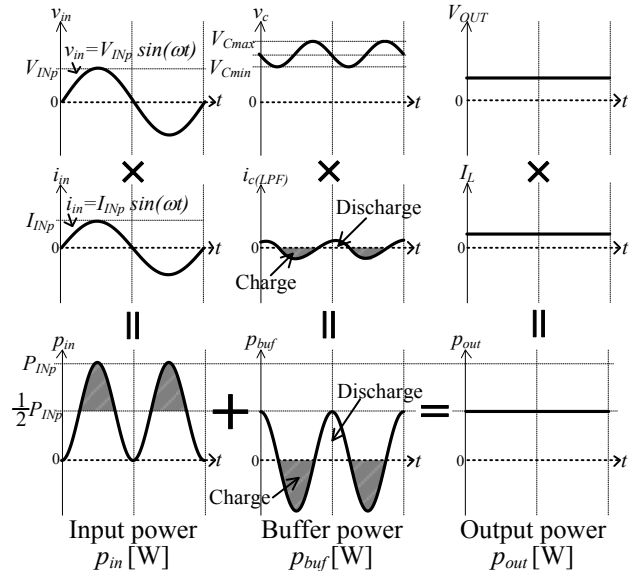


Fig. 3. Compensation principle of the power ripple.

がそれぞれ正弦波で、一定の負荷に電力を供給したときの入力電力と出力電力、およびそのバッファが充放電する電力の関係図を示す。入力力率 1 の条件では、瞬時電力  $p_{in}$  は (1)式で表せる。なお、本論文では、以降、小文字で表す物理量はキャリア 1 周期中の平均値とし、スイッチングリップル成分を無視した連続時間の物理量として議論する。

$$p_{in} = V_{INp} I_{INp} \sin^2(\omega t)$$

$$= \frac{1}{2} V_{INp} I_{INp} - \frac{1}{2} V_{INp} I_{INp} \cos(2\omega t) \dots \dots \dots (1)$$

ただし、 $V_{INp}$  は入力電圧最大値、 $I_{INp}$  は入力電流最大値、 $\omega$  は電源角周波数である。(1)式から明らかなように、入力電力は電源周波数の 2 倍で脈動する。一方、出力電力を一定にするために、入力で発生する電力脈動を打ち消すには、バッファの瞬時電力  $p_{buf}$  は(2)式にて制御する。

$$p_{buf} = \frac{1}{2} V_{INp} I_{INp} \cos(2\omega t) \dots\dots\dots (2)$$

(2)式の電源 1 周期の平均電力はゼロであるので、キャパシタが利用できる。電力脈動を除去した結果、瞬時出力電力  $p_{out}$  は、損失を無視すると(3)式となり、入力電力の平均値と一致し電力一定となる。

$$p_{out} = \frac{1}{2} V_{INp} I_{INp} = V_{OUT} I_L \dots\dots\dots (3)$$

ただし、 $V_{OUT}$ 、 $I_L$ は出力電圧、出力直流インダクタ電流の平均値である。

〈3・2〉各デューティ指令の算出法 提案回路は上述した通り、4つのモードで制御する。(2)式において、 $p_{buf}$ が正の期間モード2を用い放電し、負の期間モード3を用い充電することで、提案回路は電力脈動を補償する。各モードに対するデューティを  $d_{mode1}$  から  $d_{mode4}$  と定義し、図1中に示すとおり、入力整流電流を  $i_{rec}$ 、キャパシタ電流を  $i_c$  と定義すると、各電流と直流インダクタ電流  $I_L$  との電流方程式は(4)式となる。

$$\begin{bmatrix} i_{rec} \\ i_c \end{bmatrix} = \begin{bmatrix} d_{mode1} & d_{mode3} \\ d_{mode2} & -d_{mode3} \end{bmatrix} \cdot I_L \dots\dots\dots (4)$$

ただし、モード3の期間、 $i_c$ は充電方向となるため、キャパシタ電流  $i_c$  の  $d_{mode3}$  の係数は負になる( $i_c$ は図1に示すように放電方向を正と定義している)。(4)式から、キャパシタ電流  $i_c$  は  $d_{mode2}$  と  $d_{mode3}$  で充放電制御できることがわかる。

また、 $I_L$ は連続電流なので(5)式を満たす必要がある。

$$d_{mode1} + d_{mode2} + d_{mode3} + d_{mode4} = 1 \dots\dots\dots (5)$$

入力電流を正弦波にするには、 $i_{rec}$  は(6)式を満たせばよい。

$$i_{rec} = I_{INp} |\sin(\omega t)| \dots\dots\dots (6)$$

これより、 $d_{mode1}$  は(4)式と(6)式より(7)式となる。

$$d_{mode1} = \frac{I_{INp}}{I_L} |\sin(\omega t)| - d_{mode3} \dots\dots\dots (7)$$

ここで、 $d_{mode3}$  は以下の手順で求められる。アクティブバッファ回路内にあるキャパシタの瞬時電力は(2)式で表される補償電力と一致する必要がある。よって、キャパシタ電流  $i_c$  は(8)式にて求められる。

$$i_c = \frac{V_{INp} I_{INp}}{2v_c} \cos(2\omega t) \dots\dots\dots (8)$$

ただし、 $v_c$ はアクティブバッファのキャパシタ電圧である。

さらに、(4)式の  $i_c$  に(8)式を代入し  $d_{mode2} - d_{mode3}$  を  $d_{tempo}$  とおいて整理すると(9)式となる。

$$d_{mode2} - d_{mode3} = d_{tempo} = \frac{V_{INp} I_{INp}}{2v_c I_L} \cos(2\omega t) \dots\dots\dots (9)$$

ただし、提案回路は、モード2で放電( $i_c > 0$ )し、モード3で充電( $i_c < 0$ )する。よって(10)式に示す通り、 $d_{tempo} > 0$  ならば  $d_{mode2}$  に  $d_{tempo}$  を代入し、 $d_{mode3}$  はゼロとする。一方、 $d_{tempo} < 0$  ならば  $d_{mode3}$  に  $d_{tempo}$  を代入し、 $d_{mode2}$  はゼロとする。

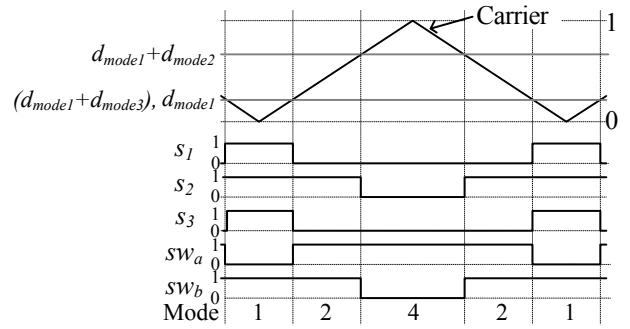


Fig. 4. Commands and a carrier and switching patterns (discharge mode).  
Table 1. Pulse transform table.

The number of mode	$S_1$	$S_2$	$S_3$	$SW_a$	$SW_b$
Mode1	1	1	1	0	1
Mode2	0	1	0	1	1
Mode3	0	0	1	0	0
Mode4	0	0	0	1	0

$$\begin{cases} d_{mode2} = \begin{cases} d_{tempo} & , d_{tempo} \geq 0 \\ 0 & , d_{tempo} \leq 0 \end{cases} \\ d_{mode3} = \begin{cases} -d_{tempo} & , d_{tempo} \leq 0 \\ 0 & , d_{tempo} \geq 0 \end{cases} \end{cases} \dots\dots\dots (10)$$

ところで、(3)式を変形して  $I_{INp}$  と  $I_L$  の比を求めると、入力電圧  $V_{INp}$  と出力電圧  $V_{OUT}$  の比の2倍と一致することがわかる。

$$\frac{I_{INp}}{I_L} = 2 \frac{V_{OUT}}{V_{INp}} \dots\dots\dots (11)$$

よって、(7)式、(9)式に(11)式を代入し、出力電圧  $V_{OUT}$  を指令値  $V_{OUT}^*$  とすると、各デューティの指令値は最終的に(12)~(14)式により求める。

$$d_{mode1} = 2 \frac{V_{OUT}^*}{V_{INp}} |\sin(\omega t)| - d_{mode3} \dots\dots\dots (12)$$

$$d_{tempo} = \frac{V_{OUT}^*}{v_c} \cos(2\omega t) \text{より,}$$

$$\begin{cases} d_{mode2} = \begin{cases} d_{tempo} & , d_{tempo} \geq 0 \\ 0 & , d_{tempo} \leq 0 \end{cases} \\ d_{mode3} = \begin{cases} -d_{tempo} & , d_{tempo} \leq 0 \\ 0 & , d_{tempo} \geq 0 \end{cases} \end{cases} \dots\dots\dots (13)$$

$$d_{mode4} = 1 - (d_{mode1} + d_{mode2} + d_{mode3}) \dots\dots\dots (14)$$

これより、各デューティ指令値は入力最大電圧値  $V_{INp}$ 、電源角周波数  $\omega$ 、アクティブバッファのキャパシタ電圧  $v_c$  および出力電圧指令値  $V_{OUT}^*$  より求めることができる。

〈3・3〉出力電圧最大値 すべてのデューティ指令値は、正の値でかつ、(14)式を満足する必要がある。(12)式を

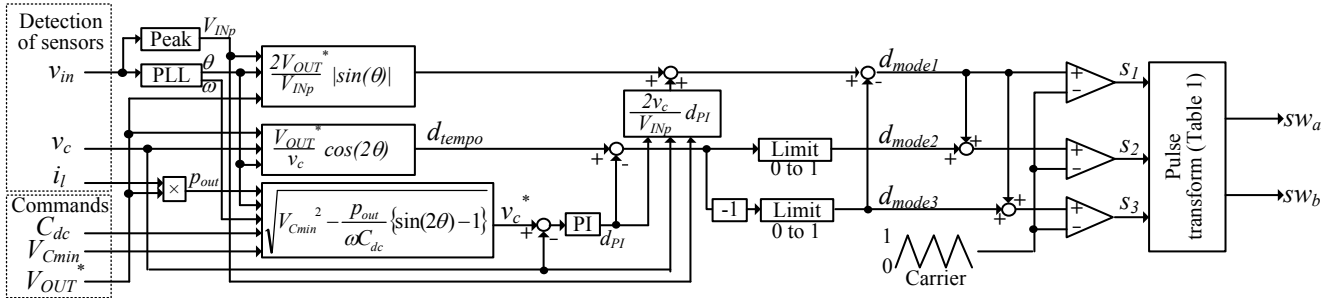


Fig. 5. Control block diagram of the proposed converter.

(14)式に代入し,  $d_{mode4}$  を求めると(15)式となる。

$$d_{mode4} = 1 - \left( 2 \frac{V_{OUT}^*}{V_{INp}} |\sin(\omega t)| + d_{mode2} \right) \dots\dots\dots (15)$$

(15)式から,  $d_{mode4}$  を常に正の値にするには, 右辺括弧内の値が 1 以下となればよいことがわかる。右辺括弧内が最大となる位相は  $\omega t = \pi/2$ (または  $-\pi/2$ )となり, またこのとき,  $d_{mode2} = 0$  となる。よって, 括弧内を 1 以下にする条件から, (16)式が導出される。

$$0 \leq 1 - 2 \frac{V_{OUT}^*}{V_{INp}} \dots\dots\dots (16)$$

$$V_{OUT}^* \leq \frac{V_{INp}}{2}$$

(16)式より, 提案回路の出力最大電圧は, 入力電圧最大値の 1/2 に制限されることがわかる。

〈3・4〉 パルス生成法

図 4 に放電時の三角キャリアと指令値およびモード遷移の関係図を示す。また, 表 1 に各モードに対するスイッチパターンを示す。モード 1 からモード 4 への遷移はスイッチング回数が増加するため, モード 2 又はモード 3 を経て遷移させる。そこで,  $d_{mode1}$  と  $d_{mode1}$  に  $d_{mode2}$  または  $d_{mode3}$  を加算した指令値を作成し, 三角キャリアと比較して比較信号  $s_1, s_2, s_3$  を生成する。比較信号より, 表 1 を用い各スイッチのスイッチングパターンを生成する。この方式により, 所望するモードのデューティ比に応じた各スイッチのオン・オフ時間と所望の遷移を実現するスイッチングパターンを得ることができる。提案回路はすべてのスイッチングパターンで, 電流経路の解放や短絡が発生しないので, デットタイムなどを考慮しなくてよい特徴がある。

図 5 に制御ブロック図を示す。アクティブバッファのキャパシタンス  $C_{dc}$  およびキャパシタ電圧最低値  $V_{Cmin}$ , そして出力電圧指令値  $V_{OUT}^*$ を設定し, 入力最大電圧値  $V_{INp}$ , 入力電圧位相  $\theta$ , キャパシタ電圧  $v_c$  および直流インダクタ電流  $i_l$  を検出し各デューティを算出する。各デューティを図中に示す通り比較し, 表 1 を用いて各スイッチのスイッチング信号を生成する。なお, キャパシタの電圧制御の詳細については, 次節にて述べる。

〈3・5〉 キャパシタ電圧制御

アクティブバッファのキャパシタ電圧はスイッチングの立ち上がり, 立ち下がり誤差や損失等の影響により, 所望の値に制御されない可能

性がある。そこで, PI 制御を用いて, キャパシタ電圧を制御する。キャパシタ電圧と電流の積は(2)式と一致するので, 両辺を積分し整理すると, キャパシタ電圧の理論値が得られ, (17)式にて求められる。

$$\int_{t_0}^t v_c i_c dt = \int_{t_0}^t \frac{1}{2} V_{INp} I_{INp} \cos(2\omega t) dt$$

$$v_c = \sqrt{v_{c0}^2 - \frac{P_{out}}{\omega C_{dc}} \{ \sin(2\omega t) - \sin(2\omega t_0) \}} \dots\dots\dots (17)$$

ただし,  $v_{c0}, t_0$  は積分開始時のキャパシタ電圧および時間である(導出は付録参照のこと)。

キャパシタ電圧最低値  $V_{Cmin}$  を初期値とした場合, (17)式は(18)式にて表すことができる。

$$v_c = \sqrt{V_{Cmin}^2 - \frac{P_{out}}{\omega C_{dc}} \{ \sin(2\omega t) - 1 \}} \dots\dots\dots (18)$$

図 5 に示す通り, (18)式より求めたキャパシタ電圧指令値と, 検出したキャパシタ電圧を比較し, PI 調節器に入力する。そして, PI 調節器の出力値を  $d_{tempo}$  に減算する。また出力電圧への影響を抑えるため, 入力電流指令に補償分のデューティを加算する。

4. 電力脈動を吸収する受動素子の考察

本章では, 単相交流の電力脈動を吸収する受動素子について議論し, その後, 提案法の優位性を示す。

電力脈動を吸収するために受動素子が蓄えなければならないエネルギー  $W_r$  は, (1)式第 2 項で示される電力脈動項のエネルギーと一致し, その最大値は(19)式より得られる。

$$W_r = \frac{1}{2} V_{INp} I_{INp} \int_{-\pi/(4\omega)}^{\pi/(4\omega)} \cos(2\omega t) dt$$

$$= \frac{V_{INp} I_{INp}}{2\omega} = \frac{p_{out}}{\omega} \dots\dots\dots (19)$$

つまり, 受動素子に蓄えなければならないエネルギーは, 出力電力と電源角周波数により一意に決定される。このエネルギーをキャパシタで吸収する場合, キャパシタに蓄えられるエネルギーと電圧の関係から(20)式が成り立つ。

$$W_r = \frac{1}{2} C V_{Cmax}^2 - \frac{1}{2} C V_{Cmin}^2 \dots\dots\dots (20)$$

ただし  $V_{Cmax}$  はキャパシタ電圧の最高値,  $V_{Cmin}$  は最低値を表す。これより必要なキャパシタンスは, (21)式にて計算できる。

$$C = \frac{2W_r}{V_{Cmax}^2 - V_{Cmin}^2} \dots\dots\dots (21)$$

一方, エネルギーをインダクタで吸収する場合に必要なインダクタンスは, キャパシタと同様に求められる, (22)式にて計算できる。

$$L = \frac{2W_r}{I_{Lmax}^2 - I_{Lmin}^2} \dots\dots\dots (22)$$

ただし  $I_{Lmax}$  はインダクタ電流の最高値,  $I_{Lmin}$  は最低値を表す。(21)式, (22)式からわかるように, 電力脈動を吸収するキャパシタンスやインダクタンスを小さくするには許容可能な電圧, 電流の最高値を高くし, 可能な限り変動幅を大きくすればよい。

次に, 従来回路(降圧チョップ回路, 昇圧チョップ回路)と提案回路において, 単相交流の電力脈動を吸収するのに必要な容量について検討する。従来回路は, 電力脈動を吸収する受動素子の電位変動が直接出力リップルになるため, 一般に許容可能な電圧または電流の変動幅は小さな値に設定する必要がある。図 6 に出力電力を 750 W 一定とし, 出力電圧を変化させた場合, 電力脈動を吸収するのに必要な受動素子の値を示す。ただし出力電圧・電流リップル率は 10% とし, 昇圧チョップはキャパシタで, 降圧チョップはインダクタで電力脈動をすべて吸収できるものとする。なお, 本論文では, 出力電圧リップル率  $V_{rip}$  は(23)式にて定義する。

$$V_{rip} = \frac{V_{OUTmax} - V_{OUTmin}}{2V_{OUTave}} \dots\dots\dots (23)$$

ただし,  $V_{OUTmax}$ ,  $V_{OUTmin}$ ,  $V_{OUTave}$  は出力電圧最高値, 出力電圧最低値, 出力電圧平均値である。

図 6 より, 従来回路は出力電圧に大きく依存し, また大きなインダクタンス・キャパシタンスの値が必要となる。そのため従来回路では, 出力リップルが制限される用途に対して小型化は難しいといえる。特に降圧チョップでは出力電圧 130 V において必要なインダクタンスの値が約 350 mH となり, 非常に大きなインダクタが必要となる。

一方, 提案回路は電力脈動をアクティブバッファのキャパシタで吸収する。本回路は, キャパシタの電圧変動を考慮してスイッチングデューティを生成するので, キャパシタの電圧変動は出力に影響しない。キャパシタ電圧の最低値は入力電圧により決まり, 最高値は使用する素子およびキャパシタの耐圧により決定される。つまり, アクティブバッファのキャパシタ電圧は理論的に大きく変動でき, 出力電圧にも依存しない。図 7 に出力電力を 750 W 一定とし, キャパシタ電圧最高値を変化させた場合の必要なキャパシタンスを示す。図 7 より, キャパシタ電圧の最高値を許容すれば, キャパシタの小容量化が容易に実現できる。なお, 提案回路は高耐圧で大電流のキャパシタが必要となるが, 積層セラミックコンデンサなど高耐圧・大電流のキャパシタが開発されており, 小型化がおおいに期待できる<sup>(13)</sup>。スイッチング素子は従来の降圧チョップと比較し, 電流の最大値は等しいが, 電圧の最大値はキャパシタの変動分が重畳される。

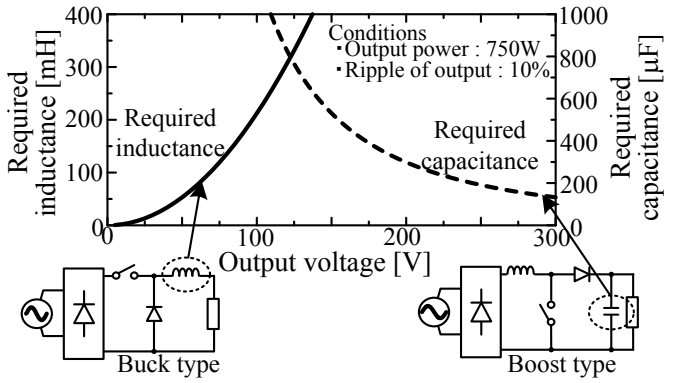


Fig. 6. Required value of passive component of conventional converters.

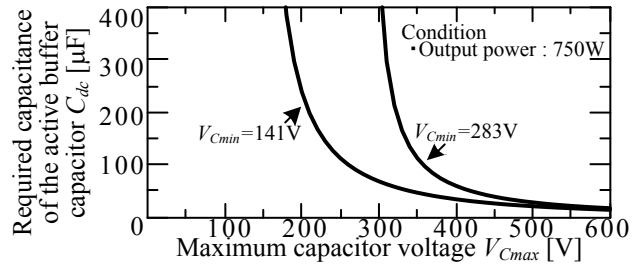
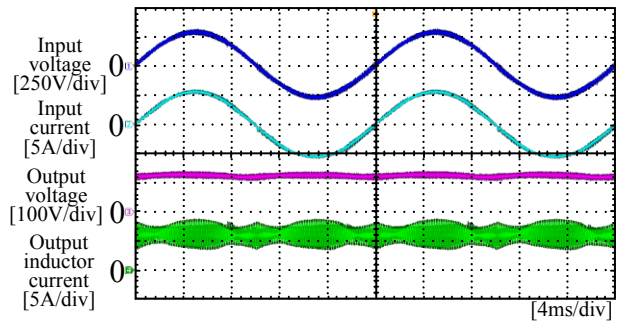


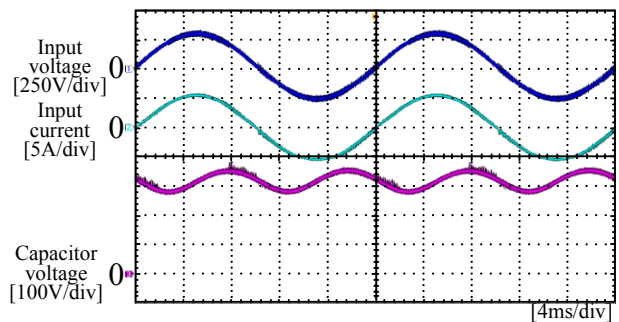
Fig. 7. Required value of the active buffer capacitor of the proposed converter.

Table 2. Specification and device information of prototype converter.

Items	Value	Items	Value
Input voltage (r.m.s.)	200 V	Carrier frequency	20 kHz
Input frequency	50 Hz	Output power	750 W
Input and output filter cut-off frequency	2.8 kHz	Output voltage	130V
Active buffer capacitor $C_{dc}$	100 $\mu$ F	Minimum capacitor voltage ( $V_{Cmin}$ )	283V
Switching devices	STY80NM60N (STMicroelectronics)		
Diodes	FES16JT (Fairchild Semiconductor co.)		
Active buffer capacitor	MEC series type RM (Shizuki electric co.)		



(a) Input and output waveforms.



(b) Input and capacitor voltage waveforms.

Fig. 8. Experimental results.

5. 実験結果

本論文で提案する回路とその制御方式を確認するため、実際に定格 750 W の試作機を製作し実験を行った。表 2 に試作機の仕様と実験条件を示す。スイッチング素子での損失をできるだけ抑えるため、試作機はオン抵抗の小さな MOSFET を選定した。なお、提案回路は MOSFET のボディダイオードを流れるモードではなく、ボディダイオードによるリカバリー損失が発生しないため、MOSFET が適用できる。本実験では、家庭の比較的大きな機器や工場の単相入力機器を想定し、入力電圧 200 V とした。また、出力電圧指令値は最大値電圧付近で制御余裕を加味して 130 V と設定し、負荷抵抗値を変化させて出力電力の調整を行った。入力と出力の LC フィルタのインダクタンスは 1 mH、キャパシタンスは 3.3  $\mu$ F、カットオフ周波数 2.8 kHz とした。アクティブバッファのキャパシタは 100  $\mu$ F を用いた。キャパシタ電圧最低値を  $V_{Inp}$  と同じ 283 V に設定すると、定格出力時キャパシタ電圧の最高値は 357 V となる。

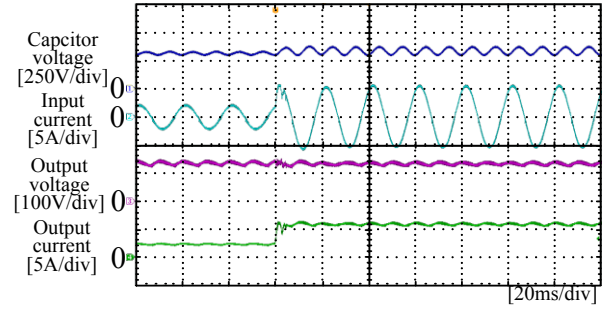
図 8 に、提案回路の実験結果を示す。図 8(a)に定格出力時の入力電圧、入力電流、出力電圧および出力インダクタ電流の波形を示す。結果より、入力電流は力率 0.999、入力電流ひずみ率(THD)1.44%の正弦波、出力電圧は指令値通り 130V、電圧リプル率 6.33%の直流が出力されている。また、図 8(b)に定格出力時の入力電圧・電流波形およびアクティブバッファのキャパシタ電圧の波形を示す。結果より、キャパシタ電圧が電源周波数の 2 倍で脈動しており、電圧の振幅値も理論と一致している。これらの結果より、単相交流の電力脈動がアクティブバッファのキャパシタで吸収されており、提案回路が理論通りに動作していることが確認できる。

図 9(a)に出力負荷を約 40%から 100%に変化させた時の波形、図 9(b)に出力負荷を 100%から 40%に変化させた時の波形を示す。結果より、負荷変動した場合でも出力電圧は一定に保たれており、入力電流も変動に応じて正弦波に制御されていることが確認できる。また、キャパシタ電圧も理論値通り制御されている。なお、過渡応答時の振動は PI 調節器のゲイン設計に起因するものと考えている。以上のことから、制御法の妥当性が確認できる。

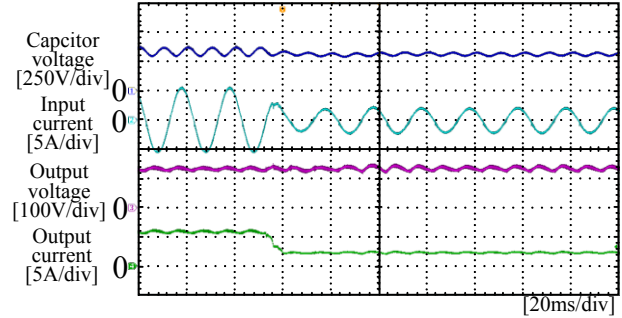
図 10 に出力電力に対する提案回路の効率および入力力率を示す。定格出力時において、入力力率は 0.999、最高効率は 96.4%を達成した。また、広い領域で高い力率と効率を達成した。なお、軽負荷において、力率が低下するのは入力フィルタに流れる進み電流の割合がダイオード整流器に流れ込む電流に対して、大きくなるためである。

図 11 に各出力に対する提案回路の入力電流 THD を示す。広い範囲で 3%以下と良好な値を確認した。

図 12 に各出力に対する出力電圧リプル率  $V_{rip}$  を示す。ここで、従来回路として降圧チョップ回路の出力フィルタに提案回路で用いた 100  $\mu$ F のキャパシタを単純に接続した回路との比較を行った。従来回路では出力電力が大きくなる



(a) Load is changed from 40 % to 100%



(b) Load is changed from 100 % to 40%

Fig.9. Experimental results of transient response.

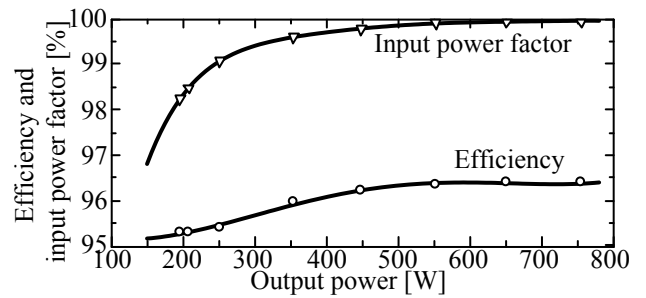


Fig.10. Characteristics of Efficiency and input power factor of the proposed circuit.

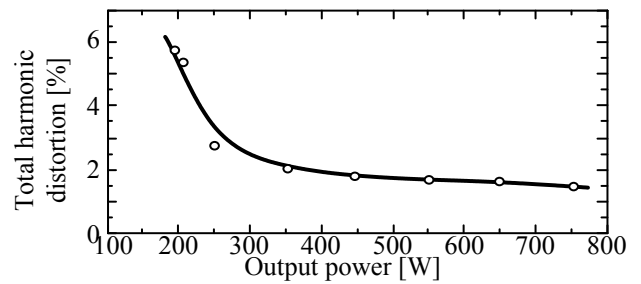


Fig.11. Total harmonic distortion of the input current.

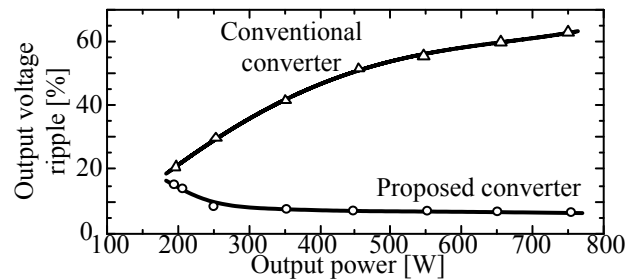


Fig.12. Output voltage ripple.

につれて、出力電圧に大きなリップルが発生していることがわかる。一方提案回路では、広い範囲で出力電圧リップル率は 10%以下となり、電力脈動が出力側に影響していないことが確認できる。

なお、実験結果において、電源周波数の 2 倍成分の出力電圧リップルが残留する原因として、各モードの素子や配線の電圧降下の違いによる影響が挙げられる。各モードの指令値は電源周波数の 2 倍の周波数成分を有するが、各モードで素子の通過数や種類(ダイオードと MOSFET)によりオン電圧降下が異なるため、2 倍成分の出力電圧リップルが生じている。また、低出力時、入力電流 THD および出力電圧リップルが悪化する理由として、直流インダクタ電流がキャリア 1 周期内で不連続になり、出力電圧が一定に保たれないことが挙げられる。これらの問題は、出力電圧指令値  $V_{out}^*$  に PI 制御器を用いて出力電圧フィードバック制御を追加することで改善できると思われる。

## 6. 結論

本論文では、少ない部品点数で PFC 機能と小容量のキャパシタで電力脈動補償機能の両方を同時に実現できる降圧形単相整流器を提案した。提案回路はアクティブバッファのキャパシタで電源周波数の 2 倍の電力脈動を吸収するため、直流インダクタが小さくても出力電圧にリップルは発生せず、入力電流も正弦波にできる。ただし、出力電圧の最大値は入力電圧最大値の 1/2 に制限される。また、キャパシタ電圧を大きく変化させることでアクティブバッファキャパシタの小容量化が容易に実現できることを明らかにした。さらに、750W の提案回路の試作器を製作し、実験により検証し、以下の結果を得た。

- (1) 入力電流効率 0.999, 入力電流 THD1.44%の正弦波電流を取得
- (2) 出力電圧リップル率 6.33%の直流電圧を確認
- (3) 最高変換器効率 96.4%

以上のことから、提案する回路とその制御方式の有用性を確認した。

## 文 献

- (1) T. Takeshita, Y. Toyoda and N. Matsui "DC Voltage Control and Harmonic Current Suppression of Single-phase PFC Converter," *IEEJ Trans. IA*, vol. 121, no. 10, pp. 1041-1048, 2001 (in Japanese).  
竹下 隆晴, 豊田 泰延, 松井 信行: 「単相 PFC コンバータの直流電圧制御と高調波電流抑制」, *電学論 D*, Vol. 121, No. 10, pp. 1041-1048 (2001)
- (2) B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey, and D. P. Kothari, "A review of single-phase improved power quality AC-DC converters," *IEEE Trans. Ind. Elec.*, vol. 50, no. 5, pp. 962-981, 2003.
- (3) K.-hen Chao and P.-T. Cheng, "Power decoupling methods for single-phase three-poles AC/DC converters," in *Proc. IEEE Energy Conversion Congress and Exposition ECCE 2009*, 2009, pp. 3742-3747.
- (4) L. Huber, L. Gang, and M. M. Jovanovic, "Design-oriented analysis and performance evaluation of buck PFC front end," *IEEE Trans. Power Electron.*, vol. 25, no. 1, pp. 85-94, 2010.

- (5) J. C. Crebier, B. Revol, and J. P. Ferrieux, "Boost-chopper-derived PFC rectifiers: interest and reality," *IEEE Trans. Ind. Elec.*, vol. 52, no. 1, pp. 36-45, 2005.
- (6) K. Tsuno, K. I. Ishii, and T. Shimizu, "Comparison of Power Decoupling Characteristics of DC Ripple Energy on the Single-phase Voltage Source PWM Rectifiers," *IEEJ Trans. IA*, vol. 126, no. 1, pp. 64-73, 2006 (in Japanese).  
津野 康一, 石井 謙市朗, 清水 敏久: 「単相電圧形 PWM 整流器におけるパワーデカップリング特性の比較」, *電学論 D*, Vol. 126, No. 1, pp. 64-73 (2006)
- (7) K.-hen Chao and P.-T. Cheng, "Power decoupling methods for single-phase three-poles AC/DC converters," in *Proc. IEEE Energy Conversion Congress and Exposition ECCE 2009*, 2009, pp. 3742-3747.
- (8) S. Wang, X. Ruan, K. Yao, and Z. Ye, "A flicker-free electrolytic capacitor-less ac-dc LED driver," in *Proc. IEEE Energy Conversion Congress and Exposition ECCE 2011*, 2011, pp. 2318-2325.
- (9) S.-ichi Moteji and A. Maeda, "A Single-phase Buck PFC Converter with Improved Input Current Waveform," *IEEJ Trans. IA*, vol. 117, no. 10, pp. 1286-1287, 1997 (in Japanese).  
茂木 進一, 前田 明志: 「入力電流波形を改善した単相降圧形高効率整流器」, *電学論 D*, Vol. 117, No. 10, pp. 1286-1287 (1997)
- (10) Y. Neba, "A Single-phase PWM Current Source Type Converter coupling with AC Chopper," *IEEJ Trans. IA*, vol. 117, no. 6, pp. 673-679, 1997 (in Japanese).  
根葉 保彦: 「交流チョップパを結合した単相 PWM 電流形電力変換器」, *電学論 D*, Vol. 117, No. 6, pp. 673-679 (1997)
- (11) Y. Neba and K. Kodashiro, "Three-leg PWM current source converter with AC chopper for single-phase utility," *IEEJ Trans. IA*, vol. 126, no. 9, pp. 1171-1177, 2006 (in Japanese).  
根葉 保彦, 小田代 研志: 「交流チョップパを結合した 3 レグ単相 PWM 電流形コンバータ」, *電学論 D*, Vol. 126, No. 9, pp. 1171-1177 (2006)
- (12) K. Nishimura, K. Hirachi, S. Komiya, and M. Nakaoka, "Two buck choppers built-in single phase one stage pfc converter with reduced DC voltage ripple and its specific control scheme," in *Proc. Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition APEC 2008*, 2008, pp. 1378-1383.
- (13) (株)村田製作所: 投稿記事(パワーエレクトロニクス用セラミックコンデンサ) <http://www.murata.co.jp/products/article/ta06d2/index.html>

## 付 録

### 1. アクティブバッファのキャパシタ電圧の導出

キャパシタ電圧と電流の積は(2)式で示すバッファの瞬時電力  $p_{buf}$  と一致する。積分開始時の時間  $t_0$ , キャパシタの初期電圧を  $v_0$  とし両辺を積分し、 $v_c$  を求めると、(付 1)式が得られる。

$$\int_{t_0}^t v_c i_c dt = \int_{t_0}^t \frac{1}{2} V_{INp} I_{INp} \cos(2\omega t) dt$$

$$\int_{t_0}^t v_c \left( C_{dc} \frac{dv_c}{dt} \right) dt = \int_{t_0}^t \frac{1}{2} V_{INp} I_{INp} \cos(2\omega t) dt$$

$$-C_{dc} \int_{v_0}^{v_c} v_c dv_c = \frac{1}{2} V_{INp} I_{INp} \int_{t_0}^t \cos(2\omega t) dt$$

$$\frac{1}{2} C_{dc} v_c^2 = \frac{1}{2} C_{dc} v_0^2 - \frac{1}{4\omega} V_{INp} I_{INp} \{ \sin(2\omega t) - \sin(2\omega t_0) \}$$

$$v_c = \sqrt{v_0^2 - \frac{1}{2\omega C_{dc}} V_{INp} I_{INp} \{ \sin(2\omega t) - \sin(2\omega t_0) \}}$$

$$v_c = \sqrt{v_0^2 - \frac{P_{out}}{\omega C_{dc}} \{ \sin(2\omega t) - \sin(2\omega t_0) \}}$$

..... (付 1)

以上で導出された。

**大 沼 喜 也** (学生員) 1985年5月12日生まれ。2010年3月長岡技術科学大学大学院工学研究科修士課程電気電子情報工学専攻修了。同年4月同大学大学院工学研究科博士後期課程エネルギー・環境工学専攻に進学。日本学術振興会特別研究員 DC。主に電力変換回路に関する研究に従事。IEEE 会員。



**伊 東 淳 一** (正員) 1972年1月6日生まれ。1996年3月長岡技術科学大学大学院工学研究科修士課程終了。同年4月、富士電機(株)入社。2004年4月長岡技術科学大学電気系准教授。現在に至る。主に電力変換回路、電動機制御の研究に従事。博士(工学)(長岡技術科学大学)。2007年第63回電気学術振興賞 進歩賞受賞。2010年 Isao Takahashi Power Electronics Award 受賞。IEEE 会員。

