

線形動作する電流バイパス回路を多段直列接続した 高力率 LED 駆動回路の動作検証

野下 裕市* 伊東 淳一 (長岡技術科学大学)

Experimental verification of a regulated power supply for a LED lighting
with linear multiple series-connected current bypass circuits
Yuichi Noge*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes a PFC regulated power supply for a LED lighting application. The proposed circuit is small in size because of having only semiconductors and resistors without a reactor and an electric capacitor. The current bypass circuit which connected in parallel to the LED string consists of single MOSFET, two zener diodes and two resistors. Furthermore, the MOSFET of the current bypass circuit is operated as a self-bias circuit. Thus, an external controller and gate drivers are not required. The proposed technique successfully reduce the total harmonic distortion (THD) of input current without high frequency switching. The proposed circuit is simulated and experimentally validated using a 7.8W small prototype. In simulations, the THD of the input current and the efficiency are 6.6% and 88.3%, respectively. Finally, the validity of the proposed circuit was confirmed by performing experiments. A THD of 9.75%, a power factor of 0.995 and the conducted emission is verified.

キーワード : LED 照明, 力率改善, 線形回路, 雑音端子電圧

(Keywords, LED lighting, Power factor correction, Linear circuit, Conducted emission)

1. はじめに

近年, 青色発光ダイオード (LED) と蛍光体を用いた白色光源の効率向上と価格の低下, および長寿命特性により, 従来の蛍光灯照明器具からの置き換えが進んでいる⁽¹⁾。LED を駆動する際には, 順方向電流を一定値以下に制御する必要がある。そのため, 降圧または昇圧型の DC-DC コンバータと整流器を組み合わせた駆動回路が多く用いられている。また照明器具の高調波は, JIS C 61000-3-2 クラス C によって規制されるため, 消費電力が 25W を超える器具には力率改善 (PFC) 整流器が必要である。

DC-DC コンバータや PFC 整流器などのスイッチング方式を用いた電力変換器には, エネルギー蓄積要素としてコンデンサとリアクトルが必要であり, 回路体積の大型化を招く。また直流部に付加される電解コンデンサの寿命は, 半導体製品である LED よりも短いため, 照明器具の寿命を制限する問題がある。1 コンバータ回路を用いることで, 電解コンデンサレスと PFC 動作を行う提案がなされている⁽²⁾

が, 電流不連続動作となるリアクトルの責務が大きい。

またスイッチング動作を用いると, 対地電位変動および入力電流高調波により, 電源に対して伝導ノイズを発生する。照明器具は複数台が同一系統に並列接続されることが多く, 伝導ノイズを可能な限り低減することが望ましい。特に医療用の MRI 装置など, 電波暗室内の照明器具には, 低いノイズレベルが要求される。電源周期で受動的にスイッチングすることで, ノイズを発生しない方式が提案されている⁽³⁾。しかし LED を定電流制御するために電源周波数の 2 倍のリプル電圧を平滑する大型のリアクトルを必要とするため, 小型化は困難である。

一方, スwitching方式を用いない電力変換手法として, ダイオードクランプ型線形増幅回路が提案されている⁽⁴⁾。線形増幅回路の多段接続により, 変換効率を大幅に改善できること, スwitching動作に伴うノイズを生じないこと, PWM 波形を平滑するエネルギー蓄積要素が不要となることなど, 多数の利点を有する。

表 1 交流電源用 LED 駆動回路の比較

Table 1. Comparison of LED circuits.

	Proposed	Step-down chopper	Single switch converter ⁽²⁾	Power supply frequency switching ⁽³⁾
Input current	Sinusoidal	Diode rectifier	Sinusoidal	4-step
Lighting flicker	Large	Small	Large	Small
Life time limit	LED	Electric capacitor	LED	LED
Efficiency [%]	88.3	>80	85	93.6
Reactor volume	-	Large	Small	Very large
Capacitor volume	-	Large	Small	Small
LED usage	$2/\pi$	1	$2/\pi$	1
Conducted emission	Very small	Acceptable	Acceptable	Very small
Input power factor	0.995	0.7-0.8	0.98	0.99

本論文では、線形動作する電流バイパス回路を、LED 列に対して多段接続した、高効率 LED 駆動回路を提案する。提案回路では、交流電源の電圧に対して、LED 直列数および並列数を比例して増減させる。この結果、電源電圧に対して入力電流が比例し、抵抗負荷に近い高効率動作を実現できる。電流バイパス回路に使用する MOSFET のゲート駆動には、抵抗とツェナーダイオードによる簡単な構成のバイパス回路を用いるため、外付けの制御器やゲート駆動回路は不要となる。電流バイパス回路には、線形動作による損失が発生するが、多段直列接続によって MOSFET への印可電圧が抑制され、損失が低減できる。

提案回路の回路構成と動作原理を述べ、60W 白熱電球と同等の光束を得られる 7.8W AC100V 電源を想定したシミュレーション結果、および同様の構成を用いた試作機において、基本動作および各部の動作波形、雑音端子電圧の測定結果を示す。

2. 提案回路

〈2・1〉 多段化による損失低減

図 1 に電圧源を用いて LED などのダイオード負荷を定電流駆動する際の損失を示す。図 1(a)において、LED の V-I 特性は対数的に増加する。交流電源を整流して用いる場合、所定の動作点以上の電圧領域では、抵抗または線形動作するトランジスタ等により電流制限を行う。このとき動作点を越えた部分が損失となる。図 1(b)に、文献(4)と同様に基準電位を切り替える場合を示す。入力電圧が上昇し、動作点 1 を超えると、1 段の場合と同様に定電流回路の損失が増加し始める。しかし動作点 2 を超えると、損失計算の基準電位が動作点 2 に移動する。したがって動作点を増加させることにより、損失を表す網掛け部分の面積を低減できる。

図 2 に入力電流波形を正弦波化する原理を示す。同様の方式は特許が出願されている⁽⁶⁾。正弦波入力電圧に対して、通流開始電圧が異なる LED 列を複数接続すると、等価的に入力電圧に比例した電流が流れる。LED 列を増加させるに従い、抵抗負荷に近い高効率動作を実現できる。提案回路は文献(5)の回路を多段

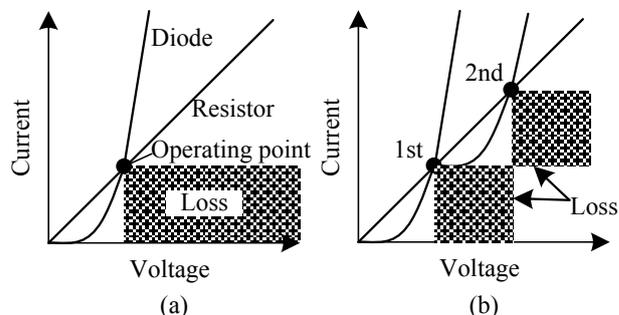


図 1 ダイオード負荷定電流駆動回路の多段化による損失低減

Fig. 1. Loss reduction by using multiple constant current drive.

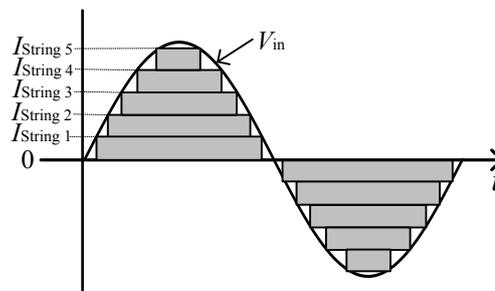


図 2 交流電源側の電流波形

Fig. 2. Input current waveform.

化することで効率を改善した点が新しい。

〈2・3〉 回路構成

図 3 に提案回路の原理図を示す。LED 列の電流を一定に制御するため、各列には定電流ダイオードを接続する。そして LED 列に対して並列に、複数の電流バイパス回路を接続する。1 列目を例に挙げると、バイパス回路は電圧が最低の状態ではすべて導通しており、電圧の上昇に伴って S_1 から順に解放される。これにより定電流ダイオードの損失を増加させることなく、LED 列を変電圧・定電流駆動することができる。同様の回路を 1 列のみ用いた構成が提案されている⁽⁶⁾。しかし同提案では、バイパス回路を外付けの制御器とゲート駆動回路を用いて駆動

表 2 回路パラメータ

Table 1. Circuit parameters.

	N-channel	P-channel
LED	OSRAM LUW JNSH.EC $V_F=3.1V, I_F=20\text{ mA}$	
MOSFET	Philips PMBF170 $V_{ds}=60\text{ V},$ $I_d=0.3\text{ A}$	Infineon BSS83P $V_{ds}=-60\text{ V}$ $I_d=-0.33\text{ A}$
ZD_{gate}, ZD_{bias}	$V_z=6.8\text{ V}$	
R_{bias}	200 k Ω	
R_{gate}	100 k Ω	
CRD	ON semiconductor NSI45020T1G $I_{reg}=20\text{ mA}$	

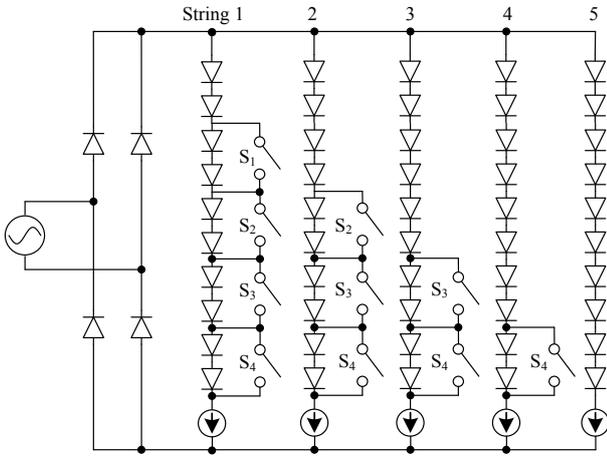


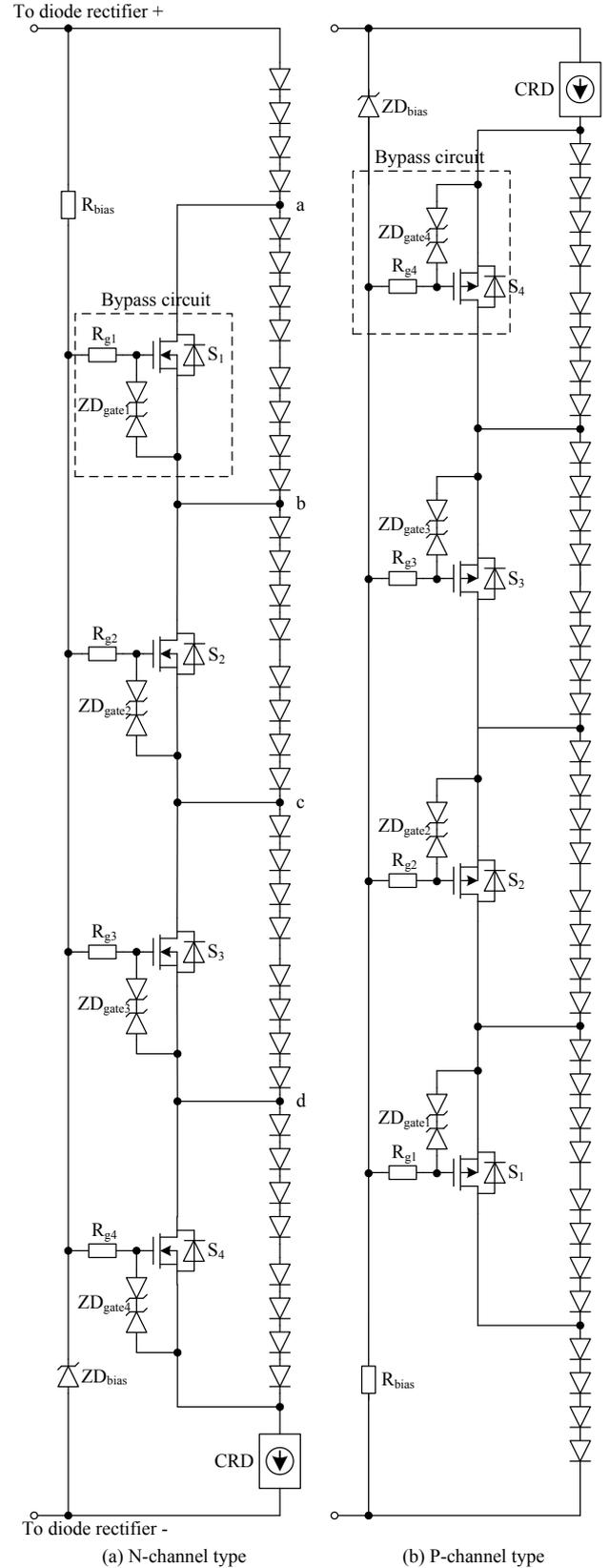
図 3 提案回路(5列構成例)

Fig. 3. Proposed circuit. (5 strings)

しており、回路の高コスト化を招く。一方、提案回路は電流バイパス回路の MOSFET を、抵抗とツェナーダイオードを用いた簡単なバイアス回路で制御するため、低コストに実現できる可能性がある。

図 4 および表 2 に、提案回路を 5 列で構成した場合の、1 列目の回路図と回路パラメータを示す。スイッチング素子の駆動電力を低減するため、電圧駆動可能な MOSFET を用いる。提案回路の実現方法として、N 型および P 型 MOSFET を用いた構成が考えられるため、両方の回路図を示す。代表して N 型を用いた場合の動作を説明する。なお前提として電源電圧がゼロ付近から立ち上がる場合を想定する。

- (1) 電源電圧がバイアス抵抗器 R_{bias} とツェナーダイオード ZD_{bias} のツェナー電圧で分圧される。
- (2) 定電流ダイオード (CRD) には電流が流れておらず、両端の電位差が 0V となるため、短絡状態と考える。
- (3) R_{g1-4} を経由してゲートに正の電圧が印可され、4 つの MOSFET がオンする。
- (4) a 点の電位が 0V 付近となり、a 点より上部の LED 列の順方向電圧 (V_F) を電下電圧が超えると、a 点から S_{1-4} を経由して電流が流れる。
- (5) S_1 のゲートは ZD_{bias} によってクランプされているため、電源電圧が a 点より上部の LED 列の V_F を超えると、



(a) N-channel type

(b) P-channel type

図 4 5 列構成時の 1 列目回路

Fig. 4. Circuit schematic of String 1

ゲート電圧が負方向にバイアスされる。

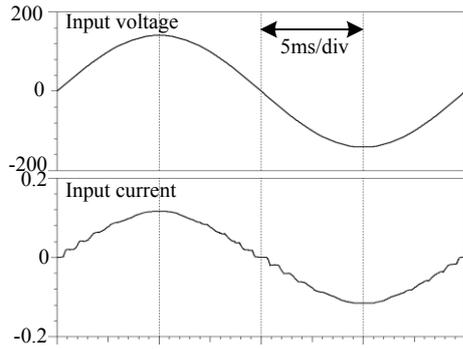


図5 シミュレーション結果
Fig. 5. Simulation result.

(6) S_1 が負のバイアスにより徐々にオフし始めるが、CRD によって電流一定に維持されている。よって V_{ds} が上昇しながら I_d 一定に維持され、線形動作となる。

(7) S_1 の V_{ds} が a-b 間の LED 列の V_F を超えると、 S_1 はオフ状態となり、a-b 間の LED 列が点灯する。

(8) 以下電源電圧が上昇する間、(5) ~ (7) の動作を繰り返し、最終的に S_{1-4} が全てオフすることで全 LED が点灯状態となる。このとき LED 列全体の V_F を電源電圧に近い値に設定することで、CRD の損失を低減できる。

3. 動作検証

〈3・1〉シミュレーション シミュレーションには Texas Instruments 社の SPICE シミュレータ Tina を使用し、各部品メーカーが提供している部品モデルを使用する。

図5に図4(a)の構成を用いた場合の結果を示す。入力電流は良好な正弦波状に制御されており、入力電流 THD は 6.6% となる。また電流バイパス回路切り替え動作に伴う、階段状のひずみが確認できる。

図6に全体および各 LED 列の効率を示す。効率は交流側入力電力と、各 LED に供給された電力の比率と定義する。バイパス回路通過数が最も多い1列目は、MOSFET の線形動作による損失が多いため効率が低く、84.8% となる。また全体の効率は 88.3% となり、スイッチング回路を用いた方式と比較しても同等といえる。

図7に LED 列の並列数を、図3における1列目から順に減少させた場合の、効率と入力電流 THD を示す。点灯開始電圧の高い LED 列を使用することで効率は向上するが、電流が通流しない期間が増加し、入力電流 THD が増加する。

図8に各 LED 列の損失分離結果を示す。損失の大部分は MOSFET および CRD が占める。CRD の損失が列によって異なるのは、通流期間の違いによる。また FET の順序による違いは、電源電圧の傾きによる。電圧が低く、傾きの大きい領域でスイッチングする S_1 は、傾きの小さい S_4 よりもスイッチング時間が短い。 I_d はいずれも一定なので、スイッチング時間に比例して損失が決定される。

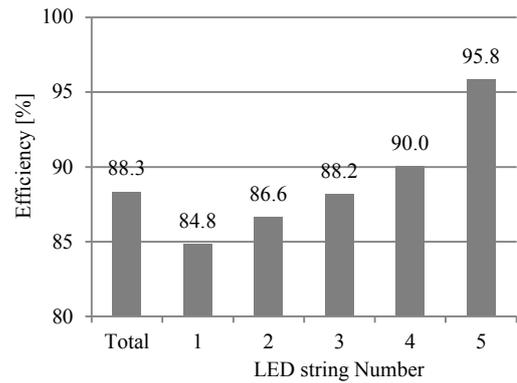


図6 各 LED 列の効率

Fig. 6. Efficiency of each LED string.

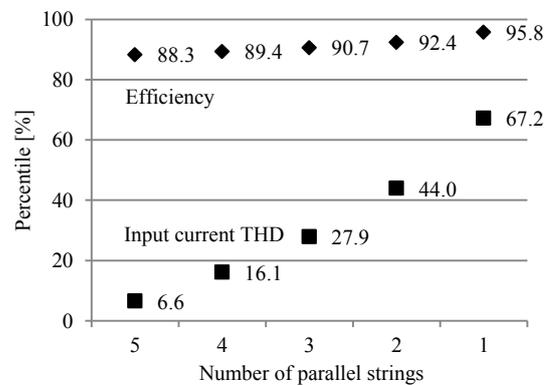


図7 並列数変化時の効率と入力電流 THD の変化

Fig. 7. Efficiency and input current THD characteristics between the number of strings.

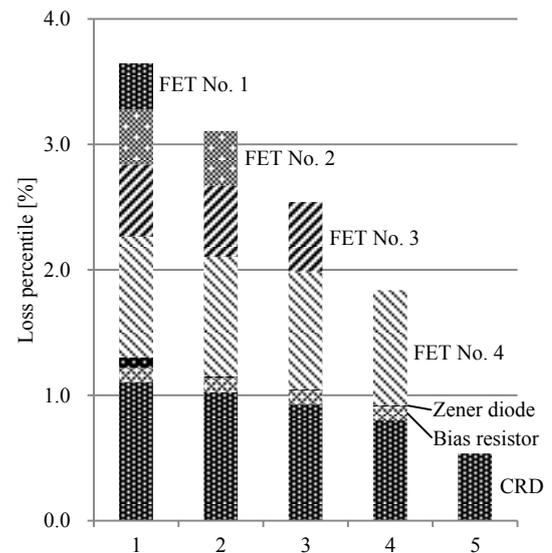


図8 損失分離結果

Fig. 8. Loss distribution.

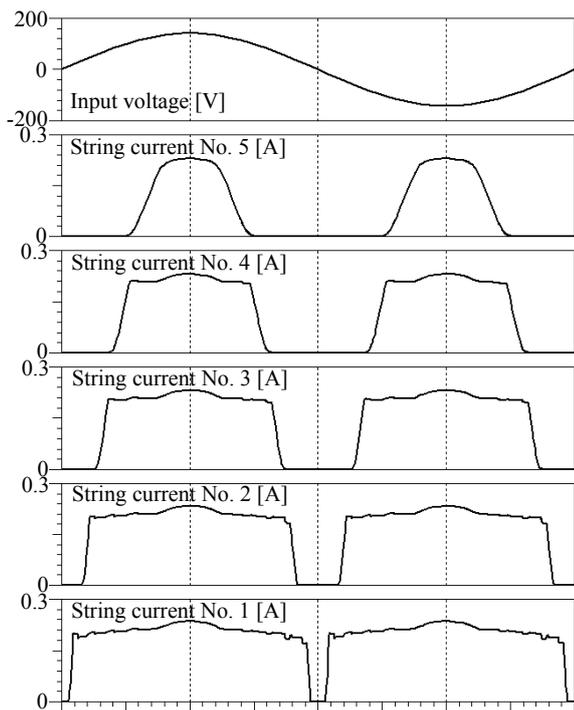


図 9 各列の電流波形 (シミュレーション)
Fig. 9. String current waveforms. (Simulation)

図 9 に各 LED 列の電流波形を示す。点灯開始電圧が最も低い 1 列目が最初に導通し、続いて 2 列目, 3 列目が導通する。電流値は CRD により 20 mA 一定に制御されている。ピーク付近で電流が造塊している部分は、CRD のレギュレーションによるものである。また電圧の傾きに起因するスイッチング速度の違いにより、電流の傾きにも同様の影響が生じている。

〈3-2〉 実験結果 実験は試作機の都合により、P 型回路を中心に実施する。また N 型回路については、ドレイン-ソース間電圧の測定のみ行う。

図 10 に図 9 と同一箇所の測定結果を示す。各列の電流波高値はシミュレーションと同様に 20 mA 付近に制御され、立ち上がり・立ち下りの傾きも同様である。

図 11 に交流側の動作波形を示す。電源電圧に同期した正弦波状の電流波形が得られ、力率は 0.995 と高い。シミュレーション結果よりもピーク付近の振幅が大きいが、これは 3 次高調波の影響による。入力電流 THD は 9.75 % と、シミュレーション結果よりも高い。

図 12 に電源高調波の周波数スペクトラム解析結果を示す。3 次高調波は 8.8 % 含まれており、シミュレーション結果の 3.9 % よりも増加している。これは CRD の温度上昇によるレギュレーションの低下、および LED 列の V_F がモデルよりも低く、CRD への印可電圧が上昇したことによる。

図 13 に電源の雑音端子電圧測定結果を示す。測定には簡易シールドルーム、およびスペクトラムアナライザ R3131A (アドバンテスト) を使用する。CISPR 11 Class A 相当の測定を行った結果、150 kHz のピークでも 34 dB μ V と、基

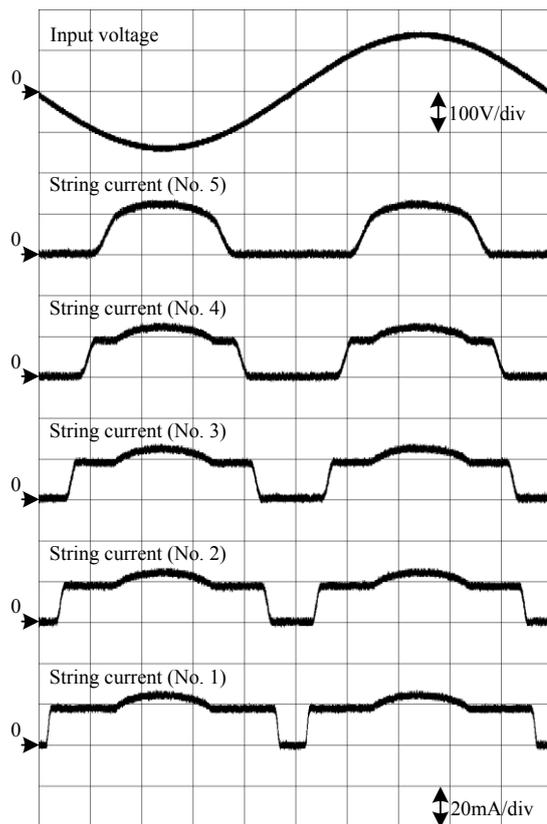


図 10 各列の電流波形 (実験)
Fig. 10. String current waveforms. (Experiment)

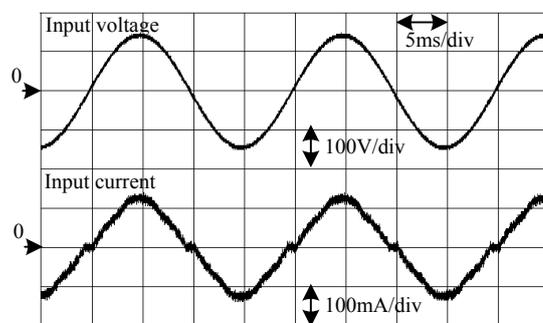


図 11 提案回路の動作波形
Fig. 11. Operation waveforms.

準値に対して 40 dB μ V 以上低い値が得られた。150 kHz のピークは、入力電流の高調波成分の影響である。また測定に使用したスペクトラムアナライザは、150 kHz~1 MHz の範囲で 27 dB μ V、測定レンジが切り替わる 1 MHz~30 MHz では 22 dB μ V の暗ノイズがそれぞれ存在する。よって提案回路が発生するノイズは、電流高調波による低域を除くと、測定限界以下といえる。

図 14 に、N 型 MOSFET を用いた V_{ds} 測定結果を示す。LED 列の電流が流通すると同時に、 S_1 の V_{ds} が上昇し始め、電流一定の状態では V_{ds} が変化する線形動作が実現している。

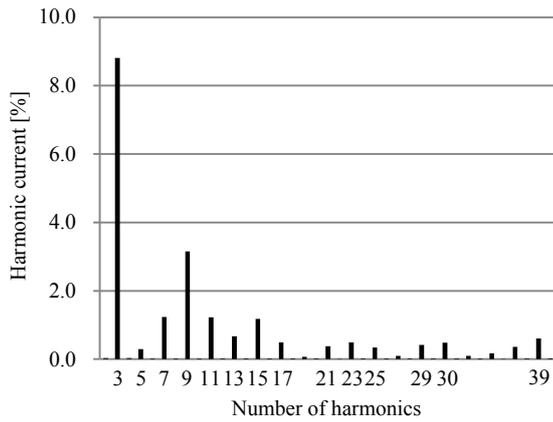


図 12 電源高調波

Fig. 12. Input current harmonics at 50 Hz.

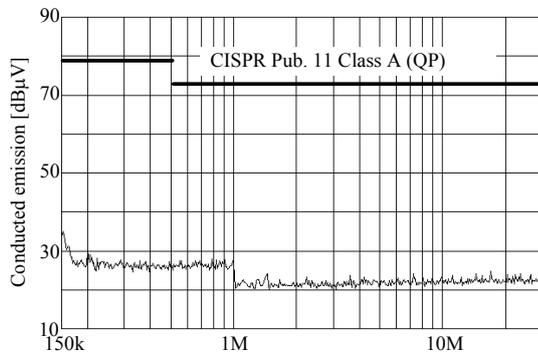


図 13 雑音端子電圧測定結果

Fig. 13. Conducted emission spectrum.

また各 MOSFET の V_{ds} は最大 25 V に制限されており、電源電圧の波高値よりも低い耐圧の素子を使用できる。CRD の印可電圧が最大 23 V と高いのは、LED 列全体の V_f が設計値の 10 V よりも低いため、LED1 素子あたりの誤差は、 $(23 \text{ V} - 10 \text{ V}) / 36 = 0.36 \text{ V}$ と大きい。これは接合温度上昇による V_f 低下を考慮していないためと考えられる。

4. まとめ

本論文では、高速なスイッチングや受動部品を用いずに、高力率動作を実現する、交流 LED 駆動回路を提案した。提案回路は点灯開始電圧の異なる LED 列を複数並列接続することで、入力電圧に比例した入力電流を得られ、抵抗負荷に近い高力率動作を行う。動作原理、電流バイパス回路のスイッチング素子として、N 型と P 型の MOSFET を用いた構成例を示した。シミュレーションによる損失解析の結果、5 列構成時に効率 88.3 % が得られることを確認した。また実験の結果、力率 0.995、入力電流 THD を 9.75 % に低減できることを確認した。提案回路はゲート駆動回路が単純なので、直列数の更なる多段化による効率改善を行う場合に、部品点数の増加による実装やコスト面の問題が少なく考えられる。

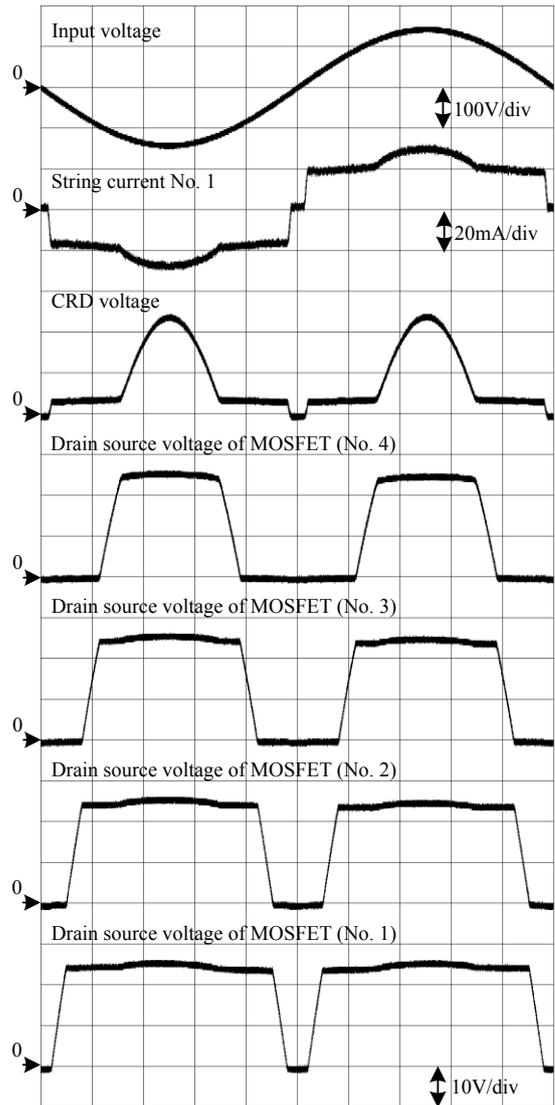


図 14 各段 MOSFET のドレイン-ソース間電圧
Fig. 14. Drain-source voltage of each MOSFET.

文 献

- (1) Bessho Makoto, Shimizu Keiichi : "Trends in LED Lighting and Toshiba's approach", Toshiba review, Vol. 65, No. 7 pp. 2-7 (2010) 別所誠, 清水恵一:「LED 照明の動向と展開」, 東芝レビュー, Vol.65, No.7 pp. 2-7 (2010)
- (2) Takashi Kunimatsu, Keita Kawabe, Toshifumi Ishida : "Development of Driver IPD for LED Lighting", Panasonic Technical Journal, Vol. 58, No. 1 pp. 18-23 (2012) 國松崇, 川邊桂太, 石田敏文:「LED 照明駆動用 IPD の開発」, パナソニック技報, Vol. 58, No. 1 pp. 18-23 (2012)
- (3) S. Y. (Ron) Hui, Si Nan Li, Xue Hui Tao, Wu Chen, W. M. Ng : "A Novel Passive Offline LED Driver With Long Lifetime", IEEE transactions on power electronics, Vol. 25, No. 10 pp. 2665-2672 (2010)
- (4) Hideaki Fujita : "A High-Efficiency Diode-Clamped Linear Amplifier", The transactions of the Institute of Electrical Engineers of Japan. D A publication of Industry Applications Society, Vol. 127, No. 1 pp. 9-16 (2007) 藤田英明:「ダイオードクランプ回路を用いた高効率線形増幅回路」, 電気学会論文誌 D, Vol. 127, No. 1 pp. 9-16 (2007)
- (5) 鄭清奇, 特開 2010-272724 (2010.12.2).
- (6) 加藤充考, 宮澤航, 館野康晴, 特開 2007-123562 (2007.5.17).