

MMC を用いた絶縁型三相 AC-DC システムにおける 素子耐圧に着目したシステムの比較評価

中西 俊貴* 伊東 淳一 (長岡技術科学大学)

System Evaluations about Rated Voltage of Switching Devices
for Isolated Three-phase AC-DC System using Modular Multilevel Converter Topology
Toshiki Nakanishi*, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper discusses a novel isolated three-phase AC-DC converter using MMC topology for a medium voltage application. The MMC at primary stage of an isolated AC-DC converter can directly convert a three-phase AC power supply into a high-frequency AC voltage of 1 kHz. In this paper, the features of the proposed circuit are discussed according to the voltage ratings of the switching devices. Moreover, the total harmonic distortion (THD) of the input current, the output voltage, the number of cells and the capacitance of DC capacitor are evaluated on each switching devices in the proposed system. In addition, the proposed system performance with SiC MOSFET of 3.3 kV is demonstrated by the simulation.

As a result, the proposed converter achieves low THD of the input current waveform which is approximately 2.36%.

キーワード：モジュラー・マルチレベル・コンバータ，絶縁型 AC-DC システム，キャパシタ電圧一定制御，H ブリッジセル，高周波トランス

(Keywords: Modular Multilevel Converter, Isolated Three-phase AC-DC system, Capacitor voltage control, H-bridge cell, High-frequency Transformer)

1. はじめに

大規模ビル，工場において省エネルギー化を目的とした直流配電の可能性が検討されている。オフィスや工場で接続される機器にはインバータやDC-DCコンバータが多いことに着目し，直流配電にすることにより，AC-DC変換器を個々に設ける必要がなくなるので，システムとして効率向上や機器の小型化が期待できる。直流配電を実現するにはオフィスやビルなどの受電端で直流に変換する方法が考えられる。従来は6.6 kVから受電トランスで200 V，400 Vの低圧システムに変換し，その後，直流に変換する装置が検討されてきた。しかし，低圧を介することで，変圧器や変換器の損失増加が懸念される。

そこで，電力変換器で6.6 kVを高周波に変換し，その後直流に整流する方法が考えられる。トランスは高周波にすることで小型化できる。しかし，6.6 kV商用周波数から高周波への電力変換を実現するには高耐圧で高速のスイッチ

ング素子が必要となり，実現方法が問題となる。

近年，マルチレベル変換器の一つであるモジュラー・マルチレベル・コンバータ（以下，MMC: Modular Multilevel Converter）が注目され，盛んに研究されている⁽¹⁾⁻⁽⁴⁾。MMCは他のマルチレベル変換器と同様に，低圧，高速スイッチング素子の使用により，各アームをモジュールとして構成するという特長を有している。また，各モジュールは，複数のスイッチング素子と直流キャパシタを組み合わせたセルをカスケード接続することで構成されている。この特長により，モジュールごとに接続するセル数を増やすことで容易に回路の高耐圧化をはかることができる。そのため，無効電力補償装置（STATCOM）や高圧モータドライブシステムなど様々な適用が期待されている⁽⁵⁾⁻⁽⁸⁾が，前述のような高周波絶縁の回路に使用される例は少ないように見受けられる。

そこで，本論文では，MMC技術を用いて6.6 kV系統から直流配電用の電圧を直接出力する絶縁形AC-DC変換システ

ムを検討する。特に選定するスイッチング素子の耐圧により、スイッチング周波数やセル段数が異なることに着目し、これらの違いによる制御性能の優劣を比較する。スイッチング素子には 2.5 kV, 3.3 kV Si-IGBT および次世代デバイスとして期待される 3.3 kV SiC MOSFET を想定する。具体的な評価については、各種高耐圧スイッチング素子を提案システムに適用した場合の入力電流総合ひずみ率(THD), 1 レグあたりの必要セル数, キャパシタ数および静電容量についてそれぞれ比較し、各スイッチング素子に対する提案システムの特徴を明確化する。本論文の構成は以下の通りである。まず、MMC を用いた絶縁型三相 AC-DC システムの回路構成および入力電流制御、各セルのキャパシタ電圧制御、出力電圧制御を同時に実現する制御システムについて説明する。次に、各種高耐圧スイッチング素子を提案システムに適用した場合の比較評価を行う。最後に、動作波形および入力電流波形を示し、提案システムの有効性を示す。

2. 主回路構成

図 1(a)に MMC を用いた絶縁型三相 AC-DC 変換システムの回路構成を示す。MMC の各アームはバッファリアクトル L_b と複数のセルからなるモジュールによって構成される。多レベル化、大容量化を図る際には、カスケード接続されたセル数を増やすことで容易に回路を拡張できる。また、MMC では入力 1 相あたりに接続されたセル数を n とすると、零レベルを含め、 $n+1$ レベルの電圧を出力できることから、入力電流高調波を低減できる。また、セル数を増やすことでセル一つ当たりの耐圧が低くなり、適用するスイッチング素子や直流キャパシタの低耐圧化を実現することができる。

さらに、提案システムでは、MMC により入力三相電圧か

ら高周波交流電圧へ変換するため、高周波トランスを採用することができ、入出力間の絶縁も可能となる⁽⁹⁾。

提案する制御システムでは、上下のアームグループごとに制御を行うため、説明の便宜上、上側アームグループを A、下側を B とする。

図 1(b)にセルの構成を示す。各セルは 4 つのスイッチング素子と直流キャパシタからなる H ブリッジ形となっている。また、各スイッチング素子の制御には PWM 制御を採用する。さらに、主回路駆動時には各セルの直流キャパシタの電圧を一定に保つ必要がある。

3. 提案制御システム

図 2 に提案する制御システムのブロック図を示す。本システムを MMC の上下アームグループそれぞれに適用することで、システム全体を制御する。提案制御システムは入力電流制御と各セルのキャパシタ電圧制御に大別される。さらに、キャパシタ電圧制御は全セルのキャパシタ電圧を一律に制御する平均値制御と、セルごとに制御を行うバランス制御から構成される。

以下、制御の各要素について、アームグループ A に着目して説明する。

〈3・1〉 平均値制御

平均値制御はアームグループ内におけるキャパシタ電圧の平均値と電圧指令値との偏差を補正する制御である。また、アームグループ内におけるキャパシタ電圧の平均値 v_{c_ave} は(1)式で表される。

$$v_{c_ave} = \frac{1}{3} \sum_{m=1}^{n/2} (v_{crm} + v_{csm} + v_{ctm}) \dots \dots \dots (1)$$

ここで、 n は入力 1 相あたりの各レグを構成するセル数で

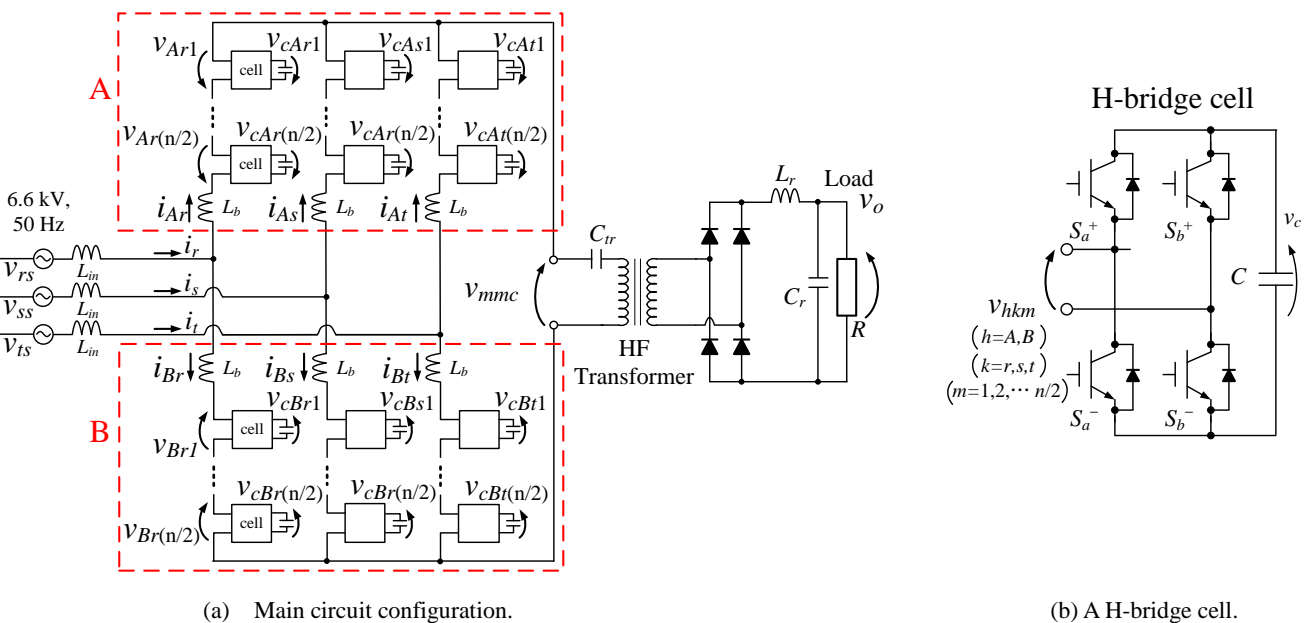


Fig. 1. Circuit diagrams of the proposed circuit for AC-DC isolated converter with MMC topology.

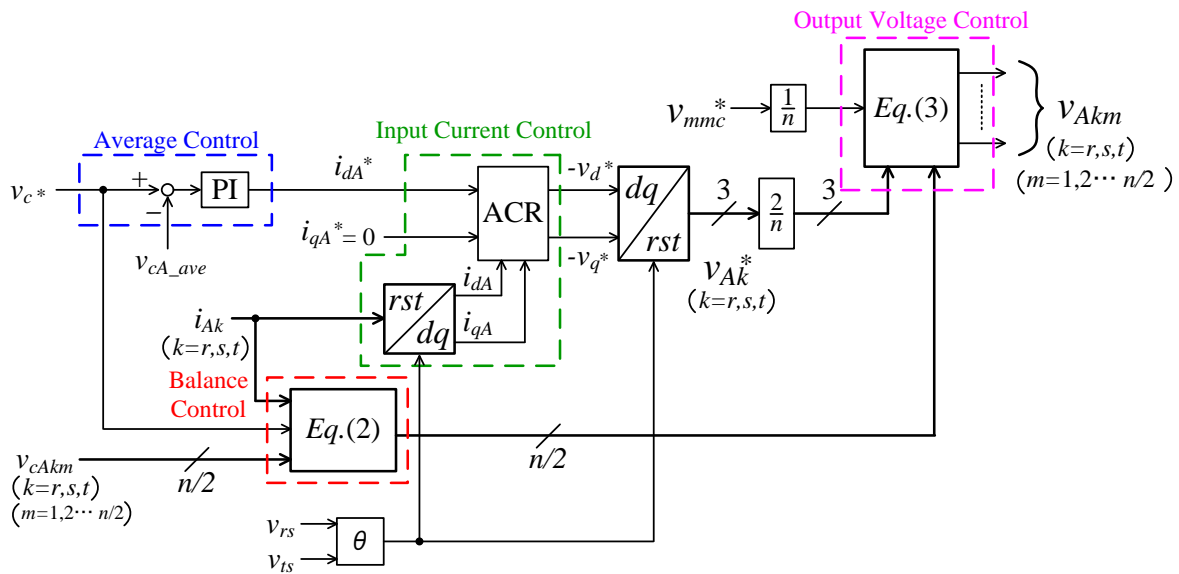


Fig. 2. Control block diagrams of the proposed circuit for the arm group A.

あるが、提案制御では上下のアームグループを個別に制御するため、平均値算出の際のセル数は $n/2$ となる。また、 v_{cm} 、 v_{csm} 、 v_{ctm} は r, s, t 相に接続されたセルの各直流キャパシタ電圧である。

一方、キャパシタ電圧は有効電流によってのみ変動する。したがって、平均値制御の出力は入力電流制御の有効電流指令値 i_d^* となる。

〈3・2〉 バランス制御

平均値制御ではアームグループ内におけるキャパシタ電圧全体を制御するため、キャパシタ間で発生する電圧不均一を補正することはできない。そこで、バランス制御により、キャパシタごとに電圧偏差を検出し、補正する必要がある。バランス制御は(2)式のように表される。ただし、 $k = r, s, t$ 、 $m = 1, 2, \dots, n/2$ とする。

$$v_{ce_km} = K_C (v_c^* - v_{c_km}) i_k \dots\dots\dots (2)$$

ここで、 v_{ce_km} はバランス制御の出力であり、アームグループを構成するセル数分だけ算出される。また、 k 、 m の添え字はそれぞれ相、段数を指しており、(2)式の両辺で対応をとる。さらに、電圧指令値 v_c と各キャパシタ電圧との偏差は非線形要素を含むため、制御には高い応答周波数が必要となる。本手法では、電圧の偏差に各アーム電流 i_k を掛け合わせることで有効電力を形成し、低い応答周波数で電圧バランスを実現することができる。また、バランス制御は平均値制御の補助制御でもあるため、PI 制御等によって偏差を厳密に除去する必要がない。今回は制御系単純化の比例制御のみで構成する。

〈3・3〉 入力電流制御

入力電流は各相上下アームに分流するため A, B の各アームグループは、グループ内のバッファリアクトル L_b に流れる電流を制御する。入力電流制御はアームグループ間の連

系が不要である。したがって、上下のアームグループごとに制御系を分離することができる。

入力電流制御系は PI 制御器および回転座標系における非干渉制御器によって構成される。また、本制御の入力は有効電流指令値 i_d^* と無効電流指令値 i_q^* である。有効電流指令値 i_d^* はすでに述べたとおりキャパシタ電圧を制御するため、平均値制御の出力である。一方、電流指令値 i_q^* は電流絶対値の低減および入力力率を 1 とするため、零に設定する。

また、カスケード接続されたセルは共通したアーム電流を制御することから、同じアーム内のセルに与えられる電流制御指令値は共通したものとなる。

〈3・4〉 出力電圧制御

低周波の三相入力電圧から高周波の出力電圧を得るために、上下のアームグループ間で共通した出力電圧指令値を用いる。MMC1 相あたりの段数を n とした場合、出力電圧を制御するためにセルごとに要求される出力電圧は出力電圧指令値 v_{mmc}^* の $1/n$ 倍となる。

以上より、最終的な各セルの出力電圧指令値は v_{Akm}^* は(3)式のように求められる。ただし、上下のアームグループ間でセルの出力電圧が異なるため、出力電圧指令値 v_{mmc}^* を入力電流指令値に重畳する際には正負の符号を変える必要がある。つまり、アームグループ A のセル出力電圧指令値 v_{Akm}^* の場合は v_{mmc}^* を加算し、グループ B のセル出力電圧指令値 v_{Bkm}^* には減算する。また、先ほどと同様に式の両辺において添え字は一致させることとする。

$$v_{Akm} = \frac{1}{n} (2v_{Ak} + v_{mmc}^* - v_{ce_Akm}) \dots\dots\dots (3)$$

$$v_{Bkm} = \frac{1}{n} (2v_{Bk} - v_{mmc}^* - v_{ce_Bkm})$$

$k = r, s, t, \quad m = 1, 2, \dots, n/2$

4. スイッチング素子耐圧に応じたシステム設計

〈4・1〉 キャパシタ電圧の決定

各セルは入力電流および出力電圧を同時に制御する必要がある。したがって、各セルのキャパシタ電圧 v_c は(4)式の関係を満たす必要がある。

$$v_c^* \geq \frac{1}{n} \left(2\sqrt{\frac{2}{3}}E + V_{mmc} \right) \dots\dots\dots (4)$$

ここで、 E は入力線間電圧実効値であり、 V_{mmc} は出力電圧最大値である。(4)式より、セル数が増加することでセル一つあたりの出力電圧が小さくなるため、キャパシタ1つあたりの充電電圧も小さくなる。したがって、セル数を増加した場合、キャパシタ電圧指令値を低く設定でき、スイッチング素子およびキャパシタの電圧ストレスを低減できる。

〈4・2〉 使用素子によるシステムの比較評価

(2)式より、MMC では、入力電流制御および出力電圧制御によって必要なキャパシタ電圧値が決定される。また、キャパシタ電圧値の決定によってセルを構成するスイッチング素子の耐圧も決定される。ここで、高耐圧のスイッチング素子を用いてMMCを構成した場合、部品点数を削減することができる。一方、低耐圧の素子を採用してセル数を増やすことで高速スイッチングや多レベル化が可能となり、入力電流THDの抑制などが期待できる。

そこで、3.3 kV 耐圧 SiC デバイスおよび、耐電圧値が近く、現在一般に使用されている各種高耐圧 IGBT を提案システムに適用した場合の比較評価を行う。

比較検討にあたり、以下の条件を設定する。

- (i) IGBT の耐圧は 2.5 kV, 3.3 kV, 6.5 kV とする。
- (ii) 制御余裕として、キャパシタ電圧は(4)式で求められる値より 20%のマージンを設定する。また、その電圧定格値から素子耐圧は 30%の余裕をもたせる。
- (iii) キャパシタ電圧リップルは電圧平均値の 1%以内とする。
- (iv) 出力電力 200 kW, 出力電圧 450 V とする。
- (v) トランスの 1 次側電圧指令値 v_{mmc}^* を 2000 V_{peak} , 1 kHz とする。
- (vi) バッファリアクトル L_b は全て 2 mH (%Z=0.58) とする。

表 1 に検討に用いる高耐圧 IGBT のパラメータおよびセルを構成した際のスイッチング周波数 f_s を示す。

まず、耐圧の観点から必要セル数、デバイス必要個数、キャパシタ必要個数についての検討を行う。(2)式を用いて、上記(ii)の条件に適合するように必要なセル数を割り出す。また、各セルにはキャパシタが 1 つ搭載されていることを想定し、キャパシタ個数を求める。

表 2 に各高耐圧 IGBT を採用した際の必要セル数、デバイス必要個数の比較結果を示す。

耐圧 2.5 kV の素子を使用した場合には、1 レグあたり 10 セル、システム全体として 30 セルが必要となる。また、セルの増大によって、スイッチングデバイスである IGBT の個

Table 1. Device Parameters and switching frequency.

	Device Parameters	f_s
2.5 kV IGBT CM400DY-50H	$V_{CE}=2.5kV, I_c=400A,$ $E_{on} = 500 \text{ mJ @ } I_c = 400 \text{ A},$ $V_{CE} = 1.25kV, R_{Gon} = 7.5 \Omega, V_{GE} = \pm 15 \text{ V}$ $E_{off} = 400 \text{ mJ @ } I_c = 400 \text{ A},$ $V_{CE} = 1.25kV, R_{Goff} = 7.5 \Omega, V_{GE} = \pm 15 \text{ V}$	9 kHz
3.3 kV IGBT CM800E2C-66H	$V_{CE}=3.3kV, I_c=800A,$ $E_{on} = 1200 \text{ mJ @ } I_c = 800 \text{ A},$ $V_{CE} = 1.65kV, R_{Gon} = 2.5 \Omega, V_{GE} = \pm 15 \text{ V}$ $E_{off} = 1000 \text{ mJ @ } I_c = 800 \text{ A},$ $V_{CE} = 1.65kV, R_{Goff} = 2.5 \Omega, V_{GE} = \pm 15 \text{ V}$	3 kHz
6.5 kV IGBT FZ400R65KE3	$V_{CE}=6.5kV, I_c=400A,$ $E_{on} = 3450 \text{ mJ @ } I_c = 400 \text{ A},$ $V_{CE} = 3.6kV, R_{Gon} = 1.9 \Omega, V_{GE} = \pm 15 \text{ V}$ $E_{off} = 2250 \text{ mJ @ } I_c = 400 \text{ A},$ $V_{CE} = 3.6kV, R_{Goff} = 13 \Omega, V_{GE} = \pm 15 \text{ V}$	1 kHz

Table 2. Comparison for numbers of cells and switching devices depending on the rated voltage of the switching device.

Rated Voltage	Numbers of Cells @leg	Numbers of Switching devices
2.5 kV	10	120
3.3 kV	8	96
6.5 kV	4	48

数も急増する。一方で、スイッチング速度が大きいため、入力電流制御やキャパシタ電圧制御において高い応答角周波数を設定することができる。

耐圧 3.3 kV の素子をスイッチング素子として採用した場合、1 レグあたり 8 セル、システム全体として 24 セルが必要となる。素子耐圧が大きくなったことで、耐圧 2.5 kV の場合と比べ、セル数、スイッチング素子は低減できるが、表 1 に示すとおり、スイッチングスピードが遅いことから、スイッチング周波数が低く制約される。そのため、制御系における応答角周波数が低くなり、キャパシタの静電容量を増加させる必要がある。

耐圧 6.5 kV の場合、1 レグあたり 4 セル、システム全体として 12 セルの構成となる。先の 2 つの素子と比べて、段数が小さくなり、それに伴って必要となるスイッチング素子数も大幅に低減できる。しかし、耐圧 6.5 kV の素子では、さらにスイッチングが遅くなり、スイッチング周波数が 1 kHz となるため、キャパシタ電圧制御系における応答角周波数 ω_{AVR} も遅く、非常に大きな静電容量をもつキャパシタを採用する必要がある。また、入力電流制御系における応答角周波数 ω_{ACR} も遅くなることからバッファリアクトル L_b のインダクタスも大きな値を設定する必要がある。提案システムでは、MMC によって高周波交流を出力するが、バッファリアクトル L_b の値が大きい場合、高周波トランスとバッファリアクトル L_b で高周波電圧が分圧し、トランス 2 次側に電力が伝達できないという問題がある。従って、高周波でスイッチングすることによりバッファリアクトルを小さくすることが重要である。

以上の観点から、提案システムに採用するスイッチング素子として、スイッチング速度の遅い高耐圧素子は不向き

である。

(4・3) SiC デバイスを用いた提案システムの評価

SiC デバイスは高耐圧、低損失に加え、高温環境下での動作、さらには高速スイッチング動作が可能であるため、様々なパワーエレクトロニクス製品への応用が検討されている。特に、高い素子特性から高圧大容量電力変換システムへの応用が期待されている。最近では 10 kV 級の耐圧を有する SiC-MOSFET も開発されており、高耐圧化がめざましい⁽¹⁰⁾。しかし、トランスを駆動することを考えると、あまり高耐圧な素子を使ってスイッチングを行うと、トランスの巻き線が高 dv/dt にさらされることになり、巻き線の大型化や絶縁劣化が懸念される。前述の検討のように本システムは 1 kHz の周波数でトランスを駆動するため、スイッチング周波数は 9 kHz に設定することが望ましい。そこで、これまでの Si での実用化例などを鑑みて、3.3 kV 耐圧の SiC を仮定し、以後、動作の検討を行う。

図 3 にキャパシタが持つエネルギー総和の比較結果を示す。なお、各システムにおけるエネルギー総和 E_c は(5)式によって求められる。

$$E_c = \frac{1}{2} C V_c^2 \times N \dots\dots\dots (5)$$

ここで、 C はキャパシタの静電容量、 V_c はキャパシタの平均電圧である。また、キャパシタ電圧制御により、全キャパシタの電圧が一定に保たれている場合、 V_c はキャパシタ電圧指令値 v_c^* と等しくなる。また、 N はシステム中に占めるキャパシタの個数である。

比較結果より、キャパシタが持つ総和エネルギーは 3.3kV 耐圧を採用した場合が一番大きく、3.3 kV SiC MOSFET を採用した場合が最も小さくなる。また、セル数も少なく、部品点数の削減、損失低減の観点から 3.3 kV SiC MOSFET を採用した場合が最も小型化できるといえる。

5. シミュレーションによるシステムの動作検証

(5.1) 基本的な動作特性

ここでは前節の検討結果を基に、3.3 kV SiC MOSFET を適用した際のシステムの基本的な動作検証をシミュレーションにより行う。

表 3 にシミュレーション条件を示す。3.3 kV SiC MOSFET を使用することによって、9 kHz スwitchングを実現し、バッファリアクトルを小型化するとともに、キャパシタ容量を低減することができる。

図 4 に入力相電圧および入力電流波形を示す。図 4 の波形からもわかるように、相電圧と電流波形がほぼ同相となっていることから力率 1 に近い結果が得られている。また、入力電流 THD はおよそ 2.36% と小さい値となっている。さらに、電流波形には多少の脈動が見られるが、脈動の周波数は基本波周波数に比べて非常に高次であるため、THD には影響しない。

図 5 にダイオードブリッジの直流出力電圧の波形を示す。図 5 の結果より、出力電圧はおよそ 450 V 付近に一定に保た

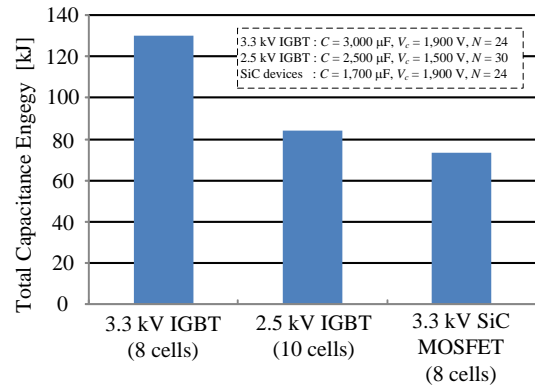


Fig. 3. Comparison of total energy in DC capacitor according to the switching device.

れていることがわかる。この結果より、提案システムでは三相電圧から高周波交流を介した後、直流に変換され、一連の電力変換動作を実現できていることが確認できる。

図 6 に r 相の上下アームグループを構成するセルのキャパシタ電圧波形を示す。図 6 より、平均値制御およびバランス制御によって、キャパシタ電圧は指令値である 1900 V にほぼ保持されていることがわかる。また、キャパシタ電圧には 100 Hz 成分と 1 kHz 成分のリプルが含まれている。しかし、1 kHz 成分のリプルは 100 Hz 成分に対して比較的小さいため問題はない。また、平均値に対するリプル電圧は最大でも 1% であるため、システムの動作には影響を与えない。

図 7 に MMC の出力電圧波形を示す。図 7 の結果より、出力電圧指令値に近い 1 kHz の波形が得られていることがわかる。また、正負の切り替わりの際、転流重なりが発生し、電圧波形が零付近に停滞する。転流重なりは出力電圧の低下を招き、電圧利用率が低下することから、高周波スイッチングによって、バッファリアクトルのインダクタンス値を小さくし、することで、電圧利用率の向上を図る必要がある。また、出力電圧に含まれるリプルはスイッチングにより各相間で電位差が変動し、バッファリアクトルの電圧が急激に変化することが原因で発生する。今後、対策等について検討する必要がある。

(5・2) スwitchング素子耐圧による入力電流 THD の比較評価

図 8 に各スswitchング素子を採用した際の入力電流 THD を示す。図 7 より、耐圧 2.5 kV の場合が最も低いことがわかる。これは低耐圧素子の使用により、セル数が増えることで、入力電流の多レベル化され、入力電流のひずみが抑制されたと考えられる。一方で、SiC デバイスを採用したシステムでは、同じセル数をもつ 3.3 kV 耐圧の素子を使用した場合よりも大幅に THD が改善されていることがわかる。これは、スswitchング速度の高速化により、入力電流制御の応答角周波数を高くできたことに起因する。

6. まとめ

本論文では、MMCを用いた絶縁型三相 AC-DC システムを提案した。提案システムでは、MMCによる入力三相電圧から単相高周波交流への直接変換の実現により、高周波トランスを採用することができ、システムの小型化が可能である。また、3.3 kV SiC MOSFET を提案システムに適用した際の回路動作についてシミュレーションにより明らかにした。その結果、入力電流 THD 2.36%、キャパシタ電圧平均値に対する電圧リップル 1%、直流出力電圧 450 V という良好な結果を得た。

今後は、回路および制御の最適設計を行うとともに、ミニモデルによる実証実験を行う予定である。

文 献

- (1) M. Glinka and R. Marquardt ; "A new ac/ac multilevel converter family", IEEE Trans. Industrial Electronics, vol. 52, No. 3, pp. 662-669, (2005)
- (2) M. Hagiwara and H. Akagi, "Control and Experiment of Pulsewidth-Modulated Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 24, No. 7, pp. 1737-1746 (2009)
- (3) 萩原 誠, 赤木 泰文:「モジュラー。マルチレベル変換器 (MMC) の PWM 制御法と動作検証」, 電学論 D, Vol. 128, No.7, pp.957-965 (2011)
- (4) M. Glinka ; "A new ac/ac multilevel converter family applied to a single-phase converter", PEDS 2003, vol. 1, pp. 16-23, (2003)
- (5) M. Hagiwara, R. Maeda and H. Akagi, "Negative-Sequence Reactive-Power Control by a PWM STATCOM Based on a Modular Multilevel Cascade Converter (MMCC-SDBC)", IEEE Trans. on Industry Applications, Vol. 48, No. 2, pp. 720-729 (2012)
- (6) Fang Z. Peng, Wei Qian, and Dong Cao, "Recent Advances in Multilevel Converter/Inverter Topologies and Applications", IPEC 2010, pp. 492-501 (2010)
- (7) 林 佑磨, 竹下 隆晴, 宗島 正和, 只野 裕吾, 小倉 和也:「モジュラーマトリックスコンバータの制御」, 平成 24 年電気学会産業応用部門大会, 1-48, pp.1-237-240 (2012)
- (8) M. Vasiladiotis, S. Kenzelmann, N. Cheri and A. Rufer ; "Power and DC Link Voltage Control Considerations for Indirect AC/AC Modular Multilevel Converters", Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference, (2011)
- (9) T. Nakanishi, J. Itoh ; "Basic Investigation of Three-phase to Single-phase Power Converter using Modular Multilevel Converter Topology", KJTWS(2012)
- (10) M. K. Das, C. Capell, D. E. Grider, R. Raju, M. Schutten, J. Nasadoski, S. Leslie, J. Ostop, A. Hefner ; "10 kV, 120 A SiC Half H-Bridge Power MOSFET Modules Suitable for High Frequency, Medium Voltage Applications", IEEE, ECCE, pp.2689-2692 (2011)

Table 3 Simulation parameters

Output power	200 kW	Input voltage rms	6.6kV
Input voltage frequency	50 Hz	Output voltage	450V
Number of cell per leg n	8	DC capacitor C	1.7mF
Load R	1 Ω	Filter capacitor C_r	80 μ F
Output reactor L_r	4 mH	Output capacitor C_r	200 μ F
Turn ration pri.: sec.	2.4 : 1	Carrier frequency	9 kHz
Interconnection reactor L_{in}	1 mH		
Buffer reactor L_b	2 mH (Z% = 0.58)		

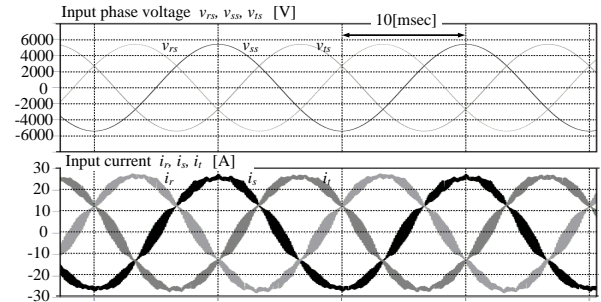


Fig. 4. Waveforms of the input phase voltage and current.

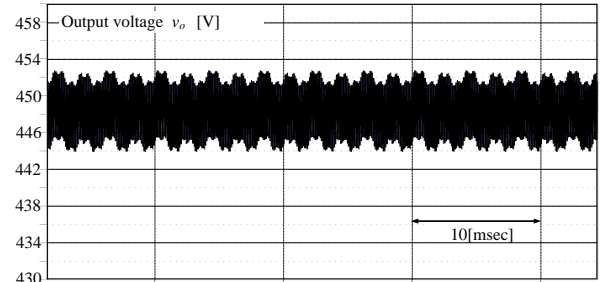


Fig. 5. Waveform of the output voltage at the diode bridge rectifier

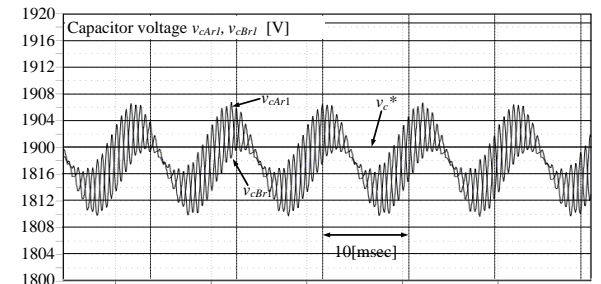


Fig. 6. Waveform of the capacitor voltage.

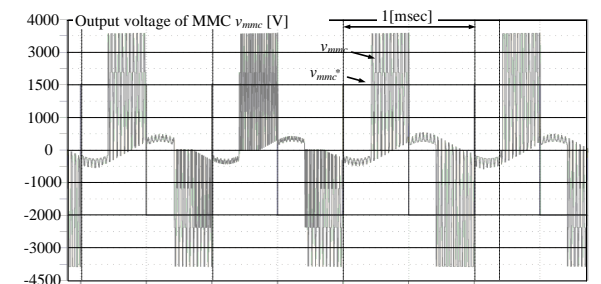


Fig. 7. Waveform of the MMC output voltage.

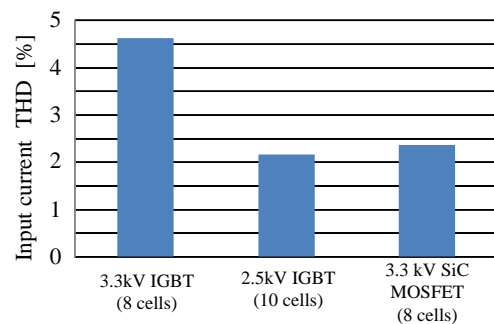


Fig. 8. Comparison of the input current THD according to the switching devices.