

# GaN-FET を用いた高周波スイッチング PWM インバータの雑音端子電圧に関する基礎検討

荒木 隆宏\*, 伊東 淳一 (長岡技術科学大学)

Fundamental Investigation of a Conduction Noise of a High-frequency Switching PWM Inverter using GaN-FET  
Takahiro Araki, Jun-ichi Itoh (Nagaoka University of Technology)

## 1. はじめに

近年、電気自動車や産業用モータなどのモータ駆動システムに使用される PWM インバータは小形化が進んでいる。そのため電力変換回路の小形化が進められ、システム全体における EMC フィルタ体積の割合が相対的に増加している。一方、近年では SiC や GaN などのワイドバンドギャップ半導体を用いたスイッチング素子が研究され、高周波スイッチングへの期待が高まっている<sup>(1)-(3)</sup>。著者らはこれまでスイッチングの高周波化による EMC フィルタの影響を検討している<sup>(4)</sup>。

本論文では GaN-FET を用いて 300kHz の PWM インバータを試作し、雑音端子電圧を評価する。その結果、スイッチング周波数を 10kHz から 300kHz に高周波化することで EMC フィルタ体積が 72% 低減される見込みを得たので報告する。

## 2. 試験条件

図 1 に EMC フィルタの回路図を示す。今回は一段の LC フィルタを構成することで設計の自由度を低くし、EMC フィルタおよび雑音端子電圧の評価を簡単化する。またそれぞれの素子は文献 4 に従い、式(1)-(4)を用いて設計した。

$$L_D = \frac{V_{DC}}{2f_{sw}I_{ripple}} \dots\dots\dots (1)$$

$$C_x = \frac{\sqrt{3}kI_{in}\phi}{\omega V_{in}} \dots\dots\dots (2)$$

$$C_y = \frac{\sqrt{3}I_{leak}}{\omega V_{in}} \dots\dots\dots (3)$$

$$L_C = \frac{1}{\omega_c^2 C_y Att} \dots\dots\dots (4)$$

表 1 に設計で使用するパラメータ及び試験条件を示す。

図 2 に雑音端子電圧測定システムの全体構成を示す。整流部には Si-ダイオードブリッジを使用する。また、インバータ部はワイドバンドギャップデバイスである GaN-FET ( $V_{DSmax}=600V$ ,  $I_{Dmax}=10A$ ,  $R_{ON}=100m\Omega$ )により構成し、デッドタイムを 100ns に設定することで、スイッチング周波数が

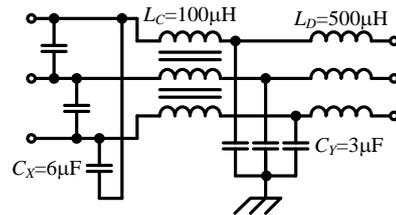


Fig. 1. Circuit diagram of an EMC filter.

Table 1. Circuit parameters.

Output frequency $f_{out}$	50Hz
Modulation factor $a$	0.4
Carrier frequency $f_{carrier}$	300kHz
Dead time $T_D$	100ns
Ripple current $I_{ripple}$	0.45A
Load factor $k$	0.3
Lead angle $\phi$	$20\pi/180$ rad
Leakage current $I_{leak}$	50mA

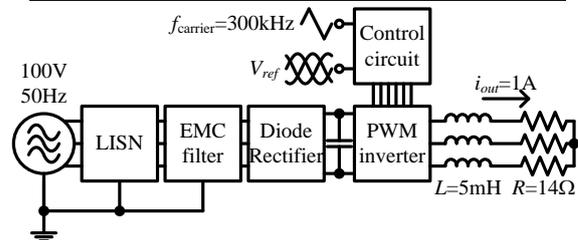


Fig. 2. Conduction noise measurement system.

300kHz でも動作する PWM インバータを実現する。なおインバータはオープンループ制御で動作し、入力する PWM 信号は三相電圧指令から三角波比較法を用いて生成する。インバータシステムで発生する雑音端子電圧は準尖頭値検波を用いて CISPR の ClassA 規制値に基づいて評価する。またシミュレーションでは電力変換部で発生する雑音端子電圧のみを評価しているため、インバータシステム全体で発生する雑音端子電圧から、主回路停止時に発生する雑音端子電圧を差し引くことで条件を一致させて評価する。

## 3. 試験結果

### 〈3・1〉高周波スイッチング PWM インバータの試作

図 3 に電力変換回路の構成図を示す。整流器とインバータは別々のヒートシンクに設置する。またインバータに用いる GaN-FET は基板上に上下アーム分の 2 素子を実装し、これを 3 枚使用する。

図 4 にインバータの出力電流波形を示す。全ての相においてひずみの小さい正弦波を観測した。

図 5(a) に出力電流の高調波解析結果を示す。また、図 5(b) に低周波領域を拡大した結果を示す。出力周波数の 50Hz とスイッチング周波数の 300kHz 及びその高調波でピークが観測された。また出力基本波周波数 40 次までの出力電流 THD は 1.76% である。

### 〈3・2〉 雑音端子電圧

図 6 に GaN-FET を用いた PWM インバータの雑音端子電圧を示す。ピークがスイッチング周波数とその整数倍に発生するものの CISPR の規制値以下であり、設計したフィルタパラメータの妥当性を確認した。

### 〈3・3〉 EMC フィルタ体積

図 7 に設計した EMC フィルタパラメータを実現した際の素子体積を示す。スイッチング周波数が 300kHz の場合、EMC フィルタを構成する素子の合計体積は 0.67l である。一方、スイッチング周波数が 10kHz の場合を文献 4 に従い検討すると、ディファレンシャルモード用リアクトル体積は 12.8 倍の 2.11l、コモンモード用リアクトル体積は 0.4 倍の 0.13l となる。従ってスイッチング周波数を 10kHz から 300kHz に高周波化することにより EMC フィルタの体積は 2.42l から 0.67l へと 72% 低減される。

## 4. まとめ

本論文では高周波スイッチング PWM インバータの EMC フィルタ体積について検討し、スイッチング周波数を 10kHz から 300kHz に高周波化することで EMC フィルタ体積が 72% 低減される見込みを得た。今後は PWM 整流器を含めたシステムで評価を行う。

### 文献

- (1) 荒井, 吉田: 「SiC 素子の基礎と応用」
- (2) 中林, 藤崎, 寺園, 原, 井手: JIASC, Vol.1\_1-01-2 (2012)
- (3) 酒井, 滝口, 小山, 小太刀, 小倉: JIASC, Vol.1\_1-01-4(2012)
- (4) 荒木, 伊東: SPC-12-126 (2012)

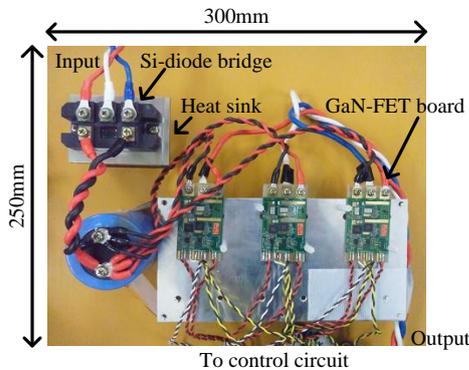


Fig. 3. Structure of rectifier and inverter.

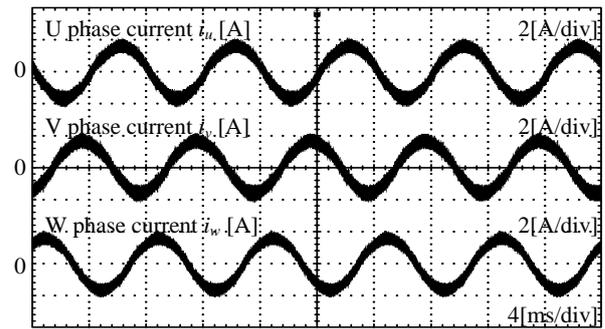


Fig. 4. Output current waveform of PWM inverter.

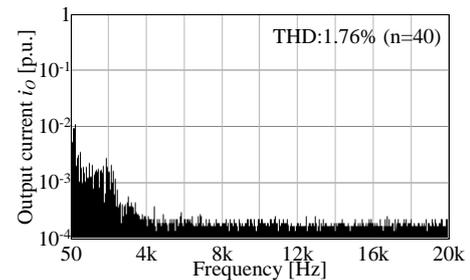


Fig. 5(a). Harmonics components in the output current (50-20kHz).

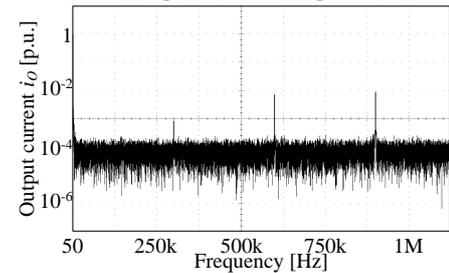


Fig. 5(b). Harmonics components in the output current.

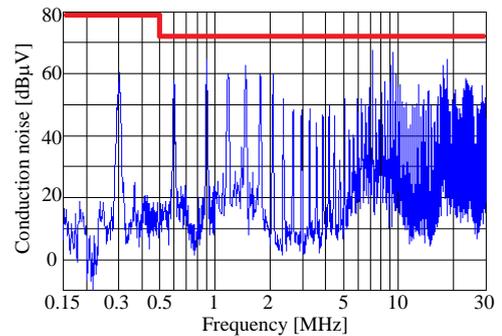


Fig. 6. Conduction noise of the PWM inverter.

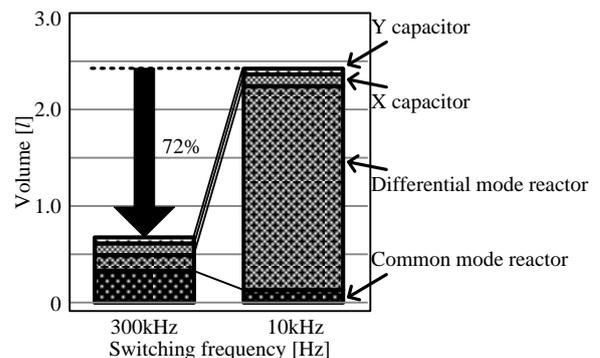


Fig. 7. Volume of EMC filter components.