

3 レベルのマルチレベル方式の半導体素子に発生する損失に対する一考察

檜原 有吾*, 伊東 淳一(長岡技術科学大学)

A consideration of power semiconductor loss of three-level multilevel topologies
Yugo Kashihara, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

先行研究において、様々なマルチレベル変換器の回路トポロジーが提案、検討されている⁽¹⁾⁻⁽³⁾。すべてのマルチレベル変換器は、図 1 のような 2 つのスイッチと 1 つのキャパシタをセルとして構成される一般的なマルチレベル方式(以下 GM 方式)から派生している⁽³⁾。そのため、スイッチに発生する損失もスイッチングパターンが同じであれば法則性があると考えられる。

本論文では第 1 段階として、6 つの 3 レベル方式に発生する損失を回路の特徴ごとに分類し考察する。その結果、3 レベルインバータの効率を向上させるポイントを明確にする

2. マルチレベルトポロジー

図 1 に GM 方式の回路図を示す。GM 方式はキャパシタとスイッチによって入力電圧をクランプし、階段状の電圧を出力する。

図 2 に GM 方式から派生した 5 つの回路方式を示す。図 2(a)はダイオード-キャパシタクランプ(DCC)方式であり、これはダイオードとキャパシタ 2 つの素子で中性点電圧をクランプし、階段状の電圧を出力する。また、図 2(b)はフライングキャパシタ(FC)方式であり、フライングキャパシタ C_1 と直流平滑キャパシタ C_2, C_3 によって電圧を加減算することで、階段状の電圧を出力する。さらに、図 2(c)のダイオードクランプ(DC)方式はダイオードによってクランプされた電圧を選択することで、階段状の電圧を出力する⁽¹⁾。最近注目されている図 2(d)の T-type 中性点クランプ(T-type NPC)方式はダイオードクランプ(DC)方式と同様であるが、双方向スイッチによってクランプされた電圧を選択することで、階段状の電圧を出力する。図 2(e)はアクティブ中性点クランプ(ANPC)方式であり⁽²⁾、ANPC 方式はスイッチによってクランプされた電圧を選択することで、階段状の電圧を出力する。

3. マルチレベルトポロジーの分類

図 3 にマルチレベル方式を 2 つのカテゴリーに分類した図を示す。図 1, 2 に示した回路方式は 2 章で述べた各回路の特徴から図 3 のように分類できる⁽³⁾。マルチレベル変換器

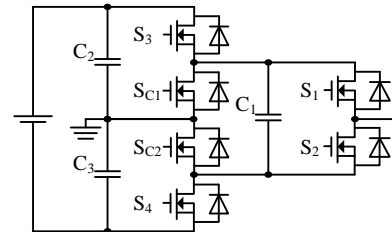
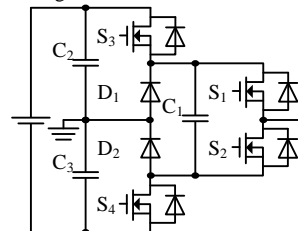
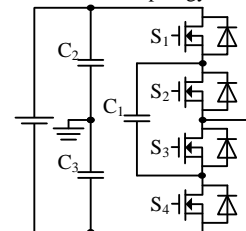


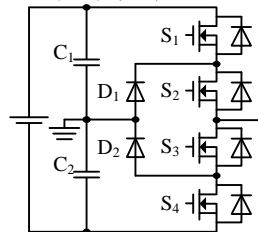
Fig. 1. Three-level Generalized multilevel inverter topology.



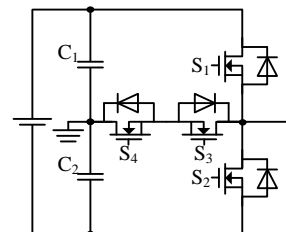
(a) Three-level Diode- and Capacitor-Clamped inverter topology.
 $S_{C1}, S_{C2} (GM) \rightarrow D_1, D_2$



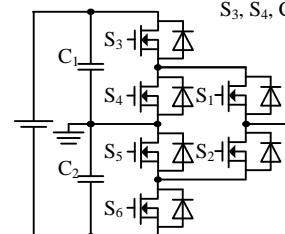
(b) Three-level Flying Capacitor inverter topology.
 $S_{C1}, S_{C2} (GM) \rightarrow \text{remove}$



(c) Three-level Diode Clamped inverter topology.
 $S_{C1}, S_{C2} (GM) \rightarrow D_1, D_2$
 $C_1 (GM) \rightarrow \text{remove}$



(d) Three-level T-type Neutral-Point-Clamped inverter topology.
 $S_{C1}, S_{C2} (GM) \rightarrow S_3, S_4$
 $S_3, S_4, C_1 (GM) \rightarrow \text{remove}$



(e) Three-level Active Neutral-Point-Clamped inverter topology.
 $C_1 (GM) \rightarrow \text{remove}$

Fig. 2 Multi level converter topologies.

は、スイッチングによって複数の電位を加減算して調整された電圧を出力する回路(カテゴリーA)とクランプされた電圧をスイッチで選択して出力する回路(カテゴリーB)に

分けることができる。FC方式は、フライングキャパシタの電位の加減算を行い任意の電圧に調整して電圧を出力するため、カテゴリーAに分類できる。一方で、DC方式やT-type NPC方式、ANPC方式はクランプされている電圧から任意の電圧を選択するためカテゴリーBに分類できる。GM方式やDCC方式は、他の方式と比較してクランプ素子が複数有り、スイッチングの自由度が高いため、カテゴリーA、B両方の動作を取ることができる。

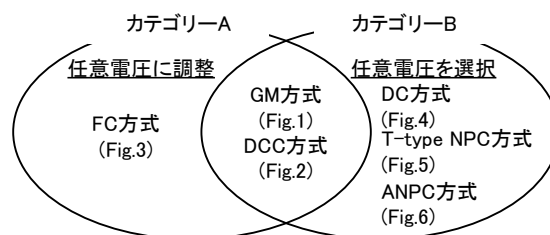


Fig.3. Category of multilevel topologies.

4. マルチレベル変換器の半導体素子の損失

変調方式を位相が異なる複数のキャリアを用いた位相シフト変調方式とすると、カテゴリーAの変調波 λ_A は(1)式で得られる。

$$\lambda_A = a \sin \theta \dots\dots\dots (1)$$

ここで、 a は変調率、 θ は出力電流位相である。一方で、カテゴリーBの変調率は(2)式となる。

$$\lambda_B = \begin{cases} a \sin \theta & \text{when } 0 < \theta < \pi \\ a \sin \theta + 1 & \text{when } \pi < \theta < 2\pi \end{cases} \dots\dots\dots (2)$$

変換器の半導体素子に発生する損失 P_{loss} は次式で表すことができる⁽⁴⁾。

$$P_{loss} = P_{con} + P_{sw} \dots\dots\dots (3)$$

ここで、 P_{con} は導通損失、 P_{sw} はスイッチング損失である。スイッチの導通損失の平均値 P_{con} はスイッチのオン電圧とスイッチに流れる電流から導出することができ(4)式、(5)式にて表せる。

$$P_{Switch} = \frac{1}{2\pi} \int_{\alpha}^{\beta} v_{on} i_{sw} d\theta \dots\dots\dots (4)$$

$$v_{on} = r_{on} I + v_0 \dots\dots\dots (5)$$

ここで、 v_{on} はスイッチのオン電圧、 i_{sw} は素子に流れる電流、 α と β は電流の流れている期間、 r_{on} はスイッチのオン抵抗、 v_0 は0Aの時のオン電圧降下である。

出力周波数1周期あたりのスイッチング損失は、次式で表すことができる。

$$P_{Switch} = \frac{V_{dc}}{n-1} (e_{on} + e_{off}) f_{sw} \frac{1}{2\pi} \int_x^y i_{out} d\theta \dots\dots\dots (6)$$

ここで、 V_{dc} は入力電圧、 n はレベル数、 e_{on} 、 e_{off} は瞬時ターンオン/オフエネルギー、 f_{sw} はスイッチング周波数、 x と y は電流が正または負の始まりと終わりの位相角、 i_{out} は出力電流である。

5. 回路方式における損失の比較

(1)、(4)式により、回路条件(使用しているスイッチング素子)が同じであれば、導通損失は被変調波のみに依存し、回路方式が異なってもカテゴリーAの回路方式のスイッチに発生する導通損失は同じになる。ただ、GM方式、DCC方式は、導通損失やスイッチング損失とは別にスイッチング

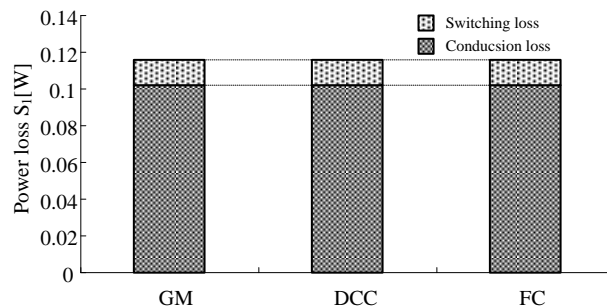


Fig.4 Conduction loss comparison of S1.

Calculation condition: Output power 1kW, Input voltage 350V, Output current 5.1Arms, Duty command 0.8, On-resistance 0.008m Ω , Power factor 1.

時に横流が発生するので、それに伴う損失が発生する。しかし、横流による損失は他の損失に対して十分小さく無視できると仮定している。

図4に、カテゴリーAの回路(GM, DCC, FC方式)のスイッチS1の導通損失を比較した図を示す。図1より、全ての回路方式の導通損失が一致していることがわかる。

カテゴリーBの回路では、方式毎に異なるスイッチングテーブルを持ち、回路内のスイッチにおいても変調波の波形に対して半周期もしくは1周期全ての期間で導通するなどスイッチング動作が異なる。しかしながら、それぞれの方式において電圧をクランプする、出力電圧を選択するスイッチの動作を1つのスイッチで担う、もしくは1つのスイッチで分担して行っているため、スイッチのパラメータが同じ場合、変調波の期間ごとの損失は一致する⁽⁵⁾。

これらのことから、変換器の変調方式と電圧の出力方法が同じであれば、回路方式による効率の際にはスイッチング素子の性能により決定づけられる。従って、回路方式の特性に応じたデバイス選定が重要となる。

今後は、各方式の電圧レベルを5として損失を検討し、マルチレベル変換器の損失一般化について検討を行う。

文 献

- (1) A. Nabae, et.al.:IEEE trans. on I.A. Vol.17, pp.518-523(1981)
- (2) P. Barbosa, et.al.:PESC, pp.2296-2301(2005)
- (3) F. Z. Peng: IEEE trans. on I.A. Vol.37, pp.611-618(2001)
- (4) Y. Kashihara, J. Itoh: CIPS, pp.67-72(2012)
- (5) 櫻原有吾, 伊東淳一, 森田一徳, 宗島正和, 小倉和也: SPC-12-159(2012)