

アクティブバッファを有する電流形インバータと昇圧チョッパを有する電圧形インバータの比較検討

大沼 喜也, 伊東 淳一 (長岡技術科学大学)

Comparative Discussion between a Current Source Inverter with an Active Buffer and a Voltage Source Inverter with a Boost Chopper
Yoshiya Ohnuma, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年, 太陽電池の需要が一般家庭においても急増している。発電した電力を系統に効率よく接続するためには, 最大電力点追従法(MPPT)を行うためのチョッパと系統連系するためのインバータを組み合わせた回路構成(図 1(a))がよく用いられる⁽¹⁾。一方著者らは, 電力脈動を補償するアクティブバッファ回路を接続した電流形インバータ(図 1(b))を提案した⁽²⁾。提案回路は, MPPT 制御と系統連系の機能を持ち, さらに, アクティブバッファのキャパシタ C_c で系統の電力脈動を補償する。そのため, 直流平滑インダクタ L_{dc} は脈動補償を行わなくてよく装置の小型化が可能となる。

本稿では, これらの回路について, 半導体素子損失と装置体積の観点から比較検討を行った。その結果, 提案回路は従来回路と比較し, 装置体積を 40%小型化可能であることがわかったので報告する。

2. 変換器の基本仕様

図 1 に各回路の回路構成を示す。提案回路は, ダイオードの数が一つ増加するが, 連系リアクトルが不要である。また, 従来回路は 2 つの電流センサを用いて, L_{dc} と L_{ac} の電流を制御する必要があるが, 提案回路は 1 つの電流センサで L_{dc} の電流を制御するのみでよい。表 1 に変換器の仕様を示す。定格 100V の太陽電池を, 力率 1 の正弦波で系統 200V に連系することを想定する。従来回路のインバータ制御は, ユニポーラ変調を用いる。提案回路は, 電流形インバータ動作を基本とし, アクティブバッファが単相の電力脈動を補償するように動作する。特徴として提案回路は, L_{dc} の電流の還流経路に S_0 と D_0 を用いるため, インバータの素子は電流形の半導体スイッチが必要なく, また, 半導体スイッチのボディダイオードに電流が流れない。

3. 各 부품の設計と体積算出

3.1 半導体デバイス S, D

各回路の選定条件はほぼ同等なため, 各素子はそれぞれ同じ素子で構成する。表 1 後段に選定した素子情報を記載する。スイッチ S_0, S_1, S_3 はスイッチング特性が良好な素子, スイッチ S_2, S_3 はオン抵抗の低い素子を選定した。ダイオード D_0, D_1 にはファストリカパリーの素子を選定した。

3.2 直流リンクキャパシタ C_c

従来回路は, キャパシタの平均電圧 V_C を 350 V に昇圧し,

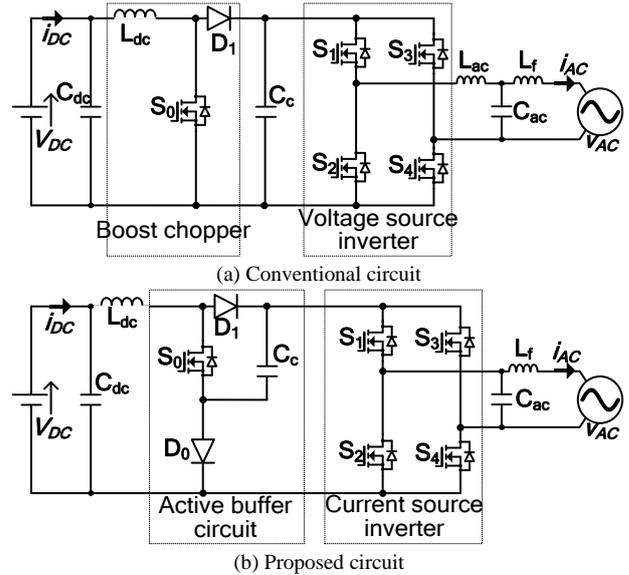


Fig.1 Configuration of circuits

Table 1 Specification and device information of prototype converter

Input voltage V_{DC}	100 V	Output power P_{OUT}	500 W
Output voltage V_{AC}	200 V _(rms)	Output frequency f_{AC}	50 Hz
S_0, S_1, S_3	IPW60R041C6 (Infineon)	$V_{DS}: 650[V]$ $R_{DS(on)}: 0.041[W]$ $T_{rr}: 10[ns]$ $T_f: 7[ns]$ $T_{rr}: 950[ns]$	
S_2, S_4	STY139N65M5 (STM)	$V_{DS}: 710[V]$ $R_{DS(on)}: 0.017[W]$ $T_{rr}: 56[ns]$ $T_f: 37[ns]$ $T_{rr}: 570[ns]$	
D_0, D_1	DSEI120-06A (IXYS)	$V_{RRM}: 600[V]$ $V_f: 1.3[V]$ $T_{rr}: 35[ns]$	

電圧リプルを 2.5%まで許容する値を選定する。ただし, 電圧リプルは変動電圧 ΔV_C とすると, $rip_C = \Delta V_C / (2 \times V_C)$ で定義する。一方, 提案回路は電圧を積極的に変動させ, 最高電圧 V_{Cmax} を 430 V, 最低電圧 V_{Cmin} を 282 V とする。必要なキャパシタンスは(1)式により求められる。

$$C_c = \frac{P_{OUT}}{4\pi f_{AC} V_C^2 rip_C} \dots\dots\dots (1)$$

また, 単相脈動によりキャパシタに流入するリプル電流 I_{ripp_Cc} は(2)式で計算できる。

$$I_{ripple_Cc} = \frac{P_{OUT}}{V_C} \dots\dots\dots (2)$$

ただし, 昇圧チョッパとインバータで発生するリプル電流を考慮し, (2)式より求めた値の 2 倍を選定値とする。

従来回路は、(1)式より、260 μ Fの容量が必要となるため、電解コンデンサを選定した。一方、提案回路は30 μ Fと小容量のため、積層セラミックキャパシタを選定した。また、直流リンクキャパシタ C_c はスイッチング周波数に依存しない。体積は市販のキャパシタより算出した。

3.3 インダクタ L_{dc} , L_{ac}

各インダクタンス値はインダクタの電流リプル率により決定する。昇圧インダクタ L_{dc} はリプル率10%、系統連系インダクタ L_{ac} はリプル率5%とする。ただし電流リプルは、変動電流 ΔI_L 、インダクタの平均電流を I_L とすると、 $rip_L = \Delta I_L / (2 \times I_L)$ で定義する。必要なインダクタンスは昇圧インダクタを例とすると(3)式により求められる。

$$L_{dc} = \frac{V_{DC}(V_C - V_{DC})}{2I_L rip_L V_C f_{sw}} \dots \dots \dots (3)$$

ただし、 f_{sw} はスイッチング周波数である。リアクトルの体積は Area Product⁽³⁾を用いて評価を行う。

3.4 フィルタ L_f , C_{ac} , C_{dc}

10kHz 時の L_f を装置容量の1%を基準とし、同じ電流リプルになるように周波数に応じてインダクタンスを決定する。 C_{ac} , C_{dc} の容量カットオフ周波数がスイッチング周波数の1/10となる定数を選択する。

3.5 放熱フィン

冷却フィンは損失をシミュレーションより求め、CSPI⁽³⁾を用いて体積を算出する。ヒートシンクは自然冷風を想定し、CSPI 値が3のヒートシンクを選定し、周辺温度45度、チップ温度が125度以下になるフィンの体積を求めた。

4. 損失比較

高速パワーエレクトロニクス回路シミュレータ PLECS を用い損失解析を行った。図2にスイッチング周波数が10kHzと100kHz時の効率を示す。10kHzの場合、提案回路はダイオードが2個あるため、ダイオードの導通損失が支配的となる。また、100kHzではスイッチング損失に起因して損失が増加する。一方、従来回路は100kHz時、MOSFETのボディダイオードのリカバリー損失が全体の損失に対し支配的となる。

5. 体積比較

図3に横軸を電力密度、縦軸に効率をとり、スイッチング周波数を変化させた場合のパレートフロントカーブを示す。結果より、従来回路は70kHzで2.75 kW/l、提案回路は80kHzで4.86 kW/lの電力密度を達成することができる。スイッチング周波数増加と共に、提案回路の効率が従来に比べ高くなる。図4に、各最大電力密度時の体積の内訳を示す。結果より、提案回路は従来回路より体積を約40%小型化できることがわかった。従来回路は、直流リンクキャパシタと系統連系インダクタが大型化の要因となっている。特に、直流リンクキャパシタはスイッチング周波数を増加

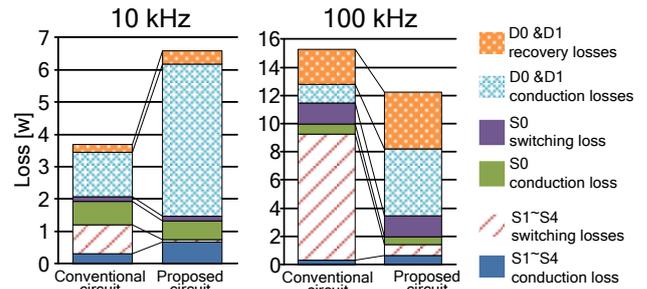


Fig.2 Comparison of loss analysis

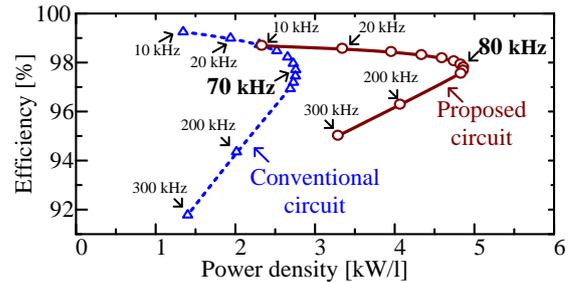


Fig.3 Pareto-front curves

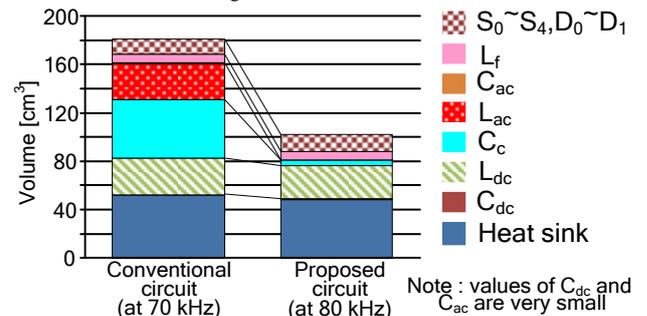


Fig.4 Comparison of converter Volumes

しても小型化できない。一方、提案回路はアクティブパッファによりスイッチング周波数増加と共に小型化できる。

6. 結論

本論文では、効率と体積の比較検討をパレートフロントカーブにより行った。その結果、提案回路は電力密度最大時に体積を40%小型化できることがわかった。ただし、今回の損失解析では、半導体素子のみしか考慮しておらず、特にインダクタの損失も大きく影響すると思われる。しかし、提案回路は系統連系インダクタが不要なため、その分損失は少なくなる可能性がある。今後、実機によりキャパシタやインダクタの損失解析を行い体積と損失の関係を検証する予定である。

文献

- (1) 董 惠安, 杉本 英彦, 西尾 直樹: 電学論 D, Vol. 118, No. 12, pp. 1435-1442 (1998)
- (2) Y. Ohnuma, J. Itoh: ECCE US 2012, pp. 4223 - 4229
- (3) Wm. T. McLyman' Transformer and Inductor Design Handbook' CRC Press, 2004
- (4) Drofenik U., Kolar J.W., PCIM Europe 2005, pp. 608 - 619
- (5) 日本ケミコン(株): アルミ電解コンデンサ, 積層セラミックコンデンサ <http://www.chemi-con.co.jp>