

空間ベクトル PWM を用いた 3 レベル V 結線インバータの 中性点電位変動の低減手法

HUYNH DANG MINH* 佐藤 大介 伊東 淳一 (長岡技術科学大学)

Neutral Point Potential Variation Reduction Method for the Three-level V-connection Inverter
Using Space Vector Modulation

Huynh Dang Minh*, Daisuke Sato, Jun-ichi Itoh (Nagaoka University of Technology)

This paper proposes a method which uses the Space Vector PWM (SVPWM) modulation to reduce the neutral point potential variation of the three-level V-connection rectifier-inverter. In the proposed method, by selecting the vectors which has low neutral point potential variation to generate the output voltage command value, the neutral point potential variation of the V-connection inverte can be reduced. In addition, the neutral point potential variation influence the magnitude of the load's common-mode leakage current. Moreover, the load's common-mode leakage current is dominant the generation of the conduction noise. Therefore, by reducing the neutral point potential variation, it can be considered that the proposed SVPWM method can reduce the conduction noise. After that, the simulation results and experimental comparison of the neutral point potential variation of the proposed method and the conventional method are analyzed. Due to this, the effect of reducing the neutral point potential variation of the proposed method can be confirmed.

キーワード : マルチレベル変換器, 3 レベル V 結線インバータ, 空間ベクトル PWM, 中性点電位
(Keywords: Multilevel converter, 3-level V-connection inverter, Space Vector PWM, Neutral point potential)

1. はじめに

近年, 情報化社会の発展に伴い, 常時インバータ給電方式を用いた無停電電源装置 (UPS) の需要が高まっている⁽¹⁾。本装置の特徴は, 電源の安定性を確保できる点であり, 瞬時停電によるデータ損失を回避することが可能となる。これらの理由から, 本システムは多くのサーバールームに採用されている。しかしながら, 常時インバータ給電方式では, 感電防止のため, 出力側に絶縁トランスが必要となる。この絶縁トランスは装置全体の重量の約 4 割程度を占めるため, 回路が大型化する⁽²⁾。また, トランスによって常時損失が発生するため, UPS の効率を低下させる問題がある⁽²⁾。さらに, システムの誤動作やデータ損失を回避するため, ノイズをさらに低減することが要求されている。

これらの問題を解決するため, トランスレス 2 レベル V 結線整流器・インバータから構成される Back-to-Back(BTB) システムが提案されている⁽²⁾。本システムでは, 共通相を接地することで, 絶縁トランスを除去できる。従って, 小型化および高効率化が期待できる。しかしながら, 直流中間電圧が三相結線方式の 2 倍となるため, 高耐圧のスイッチング素子が必要となる。

この問題の解決策として, 3 レベル V 結線 BTB システムが提案されている⁽²⁾。この回路方式では 2 レベル方式と比較した場合, 素子数が増加するが, マルチレベル回路では一

般的にスイッチング素子に印加される電圧が直流中間電圧の $1/(n-1)$ 倍 (n はレベル数) になるため, 耐圧の低い素子を使用できる。また, 素子に印加される電圧の低減によって, スwitching 損失も低減できる上に, トランスレス化によって, 従来方式に対して効率が 7.9% 改善であることが確認されている⁽³⁾。

一方で, 著者らはこれまでに 3 レベル V 結線 BTB システムの雑音端子電圧が三相結線方式よりも高くなることを確認している⁽⁴⁾。そのため, UPS の主回路として V 結線 BTB システムを使用する際に, UPS の信頼性を低下させる可能性があることから, 雑音端子電圧を低減させることが必要となる。一般的には EMC フィルタにより抑制可能であるが, フィルタの体積増加により UPS が大型化し, 同時にコストも増加するという問題がある⁽⁵⁾。

原理的には雑音端子電圧の発生はコモンモード電流が支配的である。なお, コモンモード電流は回路内において複数の経路に存在するが, その中に負荷の浮遊容量を流れるコモンモード電流の発生は負荷の中性点電位変動が原因となる。

そこで, 本論文では V 結線インバータの雑音端子電圧の発生原因となる中性点電位変動の低減を目的とした空間ベクトル PWM (SVPWM) を提案する^{(6)~(10)}。

本論文の構成は以下の通りである。はじめに, 3 レベル V 結線インバータの空間ベクトル図において, 中性点電位を

説明する。次に、V 結線インバータの中性点電位変動を低減可能な SVPWM 方式の適用方法を提案する。最後に、シミュレーションおよび実機実験において中性点電位変動の低減効果を確認する。

2. 3 レベル V 結線インバータの中性点電位

図 1 に 3 レベル V 結線インバータの回路図を示す。ここで、三相二相座標変換は(1)式で表される。(1)式により、空間ベクトル図を作成するには、互いに 120 度の位相差を持つ 3 つの電圧指令値 v_a, v_b, v_c を使用しなければならない。

$$\begin{pmatrix} v_\alpha \\ v_\beta \end{pmatrix} = \begin{pmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{pmatrix} \begin{pmatrix} v_a \\ v_b \\ v_c \end{pmatrix} \dots\dots\dots (1)$$

三相結線の場合、相電圧 v_{u0}, v_{v0}, v_{w0} の変換を行う。しかしながら、V 結線では出力電圧が $v_u=v_{u0}, v_v=0, v_w=v_{w0}$ となるため、120 度ずつずれた位相とはならない。そのため、(1)式を V 結線方式に適用するには 3 つの線間電圧 v_{uv}, v_{vw}, v_{wu} を用いることが必要となる。

表 1 に 3 レベル V 結線インバータのスイッチングパターンとその時の線間電圧 v_{uv}, v_{vw}, v_{wu} の値、図 2 に表 1 に基づいて作成した 3 レベル V 結線インバータの出力電圧ベクトル図を示す。ここで、 \mathbf{V} は電圧指令ベクトルである。表 1 と図 2 から、V 結線インバータのスイッチングパターンは合計 9 パターンが存在することが分かる。

続いて、V 結線インバータの中性点電位変動を考える。まず、三相結線インバータの中性点電位変動は(2)式より与えられる。

$$v_{no} = \frac{(v_{uo} + v_{vo} + v_{wo})}{3} \dots\dots\dots (2)$$

この時、U 相、V 相、W 相のスイッチング状態をスイッチング関数 $S_u, S_v, S_w \in \{1, 0, -1\}$ により表すと、 v_{uo}, v_{vo}, v_{wo} はそれぞれ(3)、(4)、(5)式のように表される。

$$v_{uo} = \frac{E_{dc}}{2} S_u \dots\dots\dots (3)$$

$$v_{vo} = \frac{E_{dc}}{2} S_v \dots\dots\dots (4)$$

$$v_{wo} = \frac{E_{dc}}{2} S_w \dots\dots\dots (5)$$

また、(3)、(4)、(5)式を(2)式に代入すると、(6)式となる。

$$v_{no} = \frac{E_{dc}}{6} (S_u + S_v + S_w) \dots\dots\dots (6)$$

ここで、V 結線方式は三相結線方式の V 相を常にオフしている状態と見なすことができる。したがって、3 レベル V 結線インバータの中性点電位変動は(6)式において $S_v=0$ とすることで求めることができ、(7)式で表される。

$$v_{no} = \frac{E_{dc}}{6} (S_u + S_w) \dots\dots\dots (7)$$

表 2 に V 結線インバータの各出力電圧ベクトルとその際

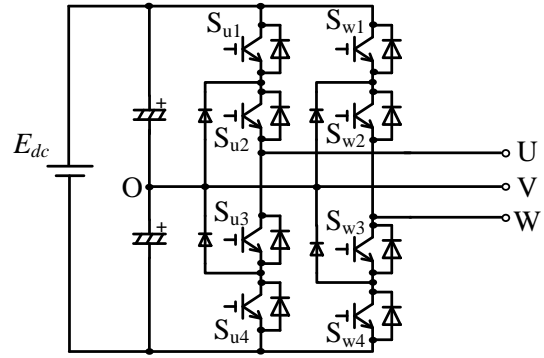


Fig.1. 3-level V-connection inverter

Table 1. The values of line-to-line voltages v_{uv}, v_{vw}, v_{wu} corresponding to each switching pattern of the 3-level V-connection inverter

Vector	State of the switch (1:ON, 0:OFF)								V_{uv}	V_{vw}	V_{wu}
	S_{u1}	S_{u2}	S_{u3}	S_{u4}	S_{w1}	S_{w2}	S_{w3}	S_{w4}			
$\mathbf{V}_{1,1}$	1	1	0	0	1	1	0	0	$E_{dc}/2$	$-E_{dc}/2$	0
$\mathbf{V}_{1,0}$	1	1	0	0	0	1	1	0	$E_{dc}/2$	0	$-E_{dc}/2$
$\mathbf{V}_{1,-1}$	1	1	0	0	0	0	1	1	$E_{dc}/2$	$E_{dc}/2$	$-E_{dc}$
$\mathbf{V}_{0,1}$	0	1	1	0	1	1	0	0	0	$-E_{dc}/2$	$E_{dc}/2$
$\mathbf{V}_{0,0}$	0	1	1	0	0	1	1	0	0	0	0
$\mathbf{V}_{0,-1}$	0	1	1	0	0	0	1	1	0	$E_{dc}/2$	$-E_{dc}/2$
$\mathbf{V}_{-1,1}$	0	0	1	1	1	1	0	0	$-E_{dc}/2$	$-E_{dc}/2$	E_{dc}
$\mathbf{V}_{-1,0}$	0	0	1	1	0	1	1	0	$-E_{dc}/2$	0	$E_{dc}/2$
$\mathbf{V}_{-1,-1}$	0	0	1	1	0	0	1	1	$-E_{dc}/2$	$E_{dc}/2$	0

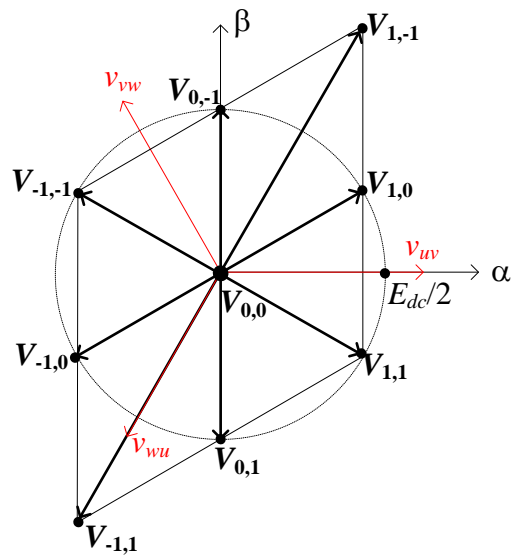


Fig.2. Output voltage vector diagram of the 3-level V-connection inverter

の中性点電位変動、図 2 に表 2 に基づき作成した V 結線インバータの中性点電位変動の分布図を示す。表 2 より中性点電位変動が最も高い出力電圧指令ベクトルは $\mathbf{V}_{1,1}$ と $\mathbf{V}_{-1,-1}$ であることが分かる。

3. 提案 SVPWM 方式

図3より、中性点電位変動を抑制するためには、電圧指令ベクトル \mathbf{V} に $\mathbf{V}_{1,1}$ と $\mathbf{V}_{-1,-1}$ を選択しなければ良い。しかし、変調率をある値より高くするにはこれらの電圧指令ベクトルを使用しなければならなくなる。

ここで、図3に示す領域 I における電圧指令ベクトル \mathbf{V} の生成方法を検討する。領域 I において、変調率が低い場合、電圧指令ベクトル \mathbf{V} は $\mathbf{V}_{1,0}$ 、 $\mathbf{V}_{0,1}$ およびゼロ電圧ベクトル $\mathbf{V}_{0,0}$ で表すことができ、(8)式で与えられる。

$$\begin{bmatrix} v_\alpha \\ v_\beta \\ 1 \end{bmatrix} = \begin{bmatrix} v_{\alpha 0,1} & v_{\alpha 1,0} & 0 \\ v_{\beta 0,1} & v_{\beta 1,0} & 0 \\ 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} t_1 \\ t_2 \\ t_0 \end{bmatrix} \dots\dots\dots (8)$$

ここで、電圧指令ベクトル \mathbf{V} の α 軸成分、 β 軸成分をそれぞれ v_α 、 v_β 、 $\mathbf{V}_{0,1}$ の各成分を $v_{\alpha 0,1}$ 、 $v_{\beta 0,1}$ 、 $\mathbf{V}_{1,0}$ の各成分を $v_{\alpha 1,0}$ 、 $v_{\beta 1,0}$ とし、 $\mathbf{V}_{0,0}$ 、 $\mathbf{V}_{0,1}$ 、 $\mathbf{V}_{1,0}$ の出力時間 (デューティ) をそれぞれ t_0 、 t_1 、 t_2 とする。なお、 $\mathbf{V}_{0,0}$ の出力時間は $t_0 = 1 - t_1 - t_2$ である。

各選択ベクトルの $\alpha\beta$ 軸座標を(8)式に代入することで、(9)式が得られる。

$$\begin{cases} v_\alpha = t_2 \\ v_\beta = \frac{-2\sqrt{3}}{3}t_1 + \frac{\sqrt{3}}{3}t_2 \\ 1 = t_1 + t_2 + t_0 \end{cases} \dots\dots\dots (9)$$

領域 I において、電圧指令ベクトル $\mathbf{V}_{1,1}$ を使用せずに電圧指令ベクトル \mathbf{V} を生成できる変調率の上限では $t_0=0$ となる。このときの β 軸成分 v_β は(10)式となる。

$$v_\beta = \sqrt{3}v_\alpha - \frac{2\sqrt{3}}{3} \dots\dots\dots (10)$$

同様に、図3に示す領域 II において、 $\mathbf{V}_{-1,-1}$ を使用せずに電圧指令ベクトル \mathbf{V} を生成できる変調率の上限では β 軸成分 v_β は(11)式となる。

$$v_\beta = \sqrt{3}v_\alpha + \frac{2\sqrt{3}}{3} \dots\dots\dots (11)$$

図4に提案 SVPWM 方式の空間ベクトル図のセクタの区切り方を示す。セクタ 2, 3, 5, 6 において、所属する3つの基準ベクトルによって電圧指令ベクトル \mathbf{V} を生成する。また、図3に示した領域 I は電圧指令ベクトル $\mathbf{V}_{1,1}$ を使用せずに電圧指令ベクトル \mathbf{V} を生成できるセクタ 1 と $\mathbf{V}_{1,1}$ を使用するセクタ 7 に分割する。同様に領域 II はセクタ 4 とセクタ 8 に分割する。中性点電位変動の低減を目的としているため、セクタ 7 およびセクタ 8 では中性点電位の変動幅が最小の $E_{dc}/6$ となるようにそれぞれ $\mathbf{V}_{0,0}$ 、 $\mathbf{V}_{0,1}$ 、 $\mathbf{V}_{1,0}$ および $\mathbf{V}_{0,0}$ 、 $\mathbf{V}_{0,-1}$ 、 $\mathbf{V}_{-1,0}$ を選択する。ここで、領域 I における、セクタ 1 およびセクタ 7 の判別条件はそれぞれ(12)式で与えられる。

Table 2. The neutral point potential variation corresponding to each output voltage vector of the 3-level V-connection inverter

Vector	v_{uv}	v_{vw}	v_{wu}	Neutral point potential variation v_{no}
$\mathbf{V}_{1,1}$	$E_{dc}/2$	$-E_{dc}/2$	0	$E_{dc}/3$
$\mathbf{V}_{1,0}$	$E_{dc}/2$	0	$-E_{dc}/2$	$E_{dc}/6$
$\mathbf{V}_{1,-1}$	$E_{dc}/2$	$E_{dc}/2$	$-E_{dc}$	0
$\mathbf{V}_{0,1}$	0	$-E_{dc}/2$	$E_{dc}/2$	$E_{dc}/6$
$\mathbf{V}_{0,0}$	0	0	0	0
$\mathbf{V}_{0,-1}$	0	$E_{dc}/2$	$-E_{dc}/2$	$-E_{dc}/6$
$\mathbf{V}_{-1,1}$	$-E_{dc}/2$	$-E_{dc}/2$	E_{dc}	0
$\mathbf{V}_{-1,0}$	$-E_{dc}/2$	0	$E_{dc}/2$	$-E_{dc}/6$
$\mathbf{V}_{-1,-1}$	$-E_{dc}/2$	$E_{dc}/2$	0	$-E_{dc}/3$

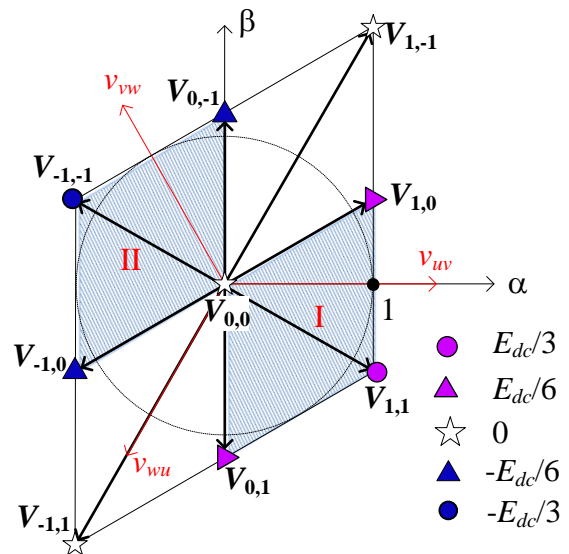


Fig.3. Neutral point potential variation distribution diagram of the 3-level V-connection inverter

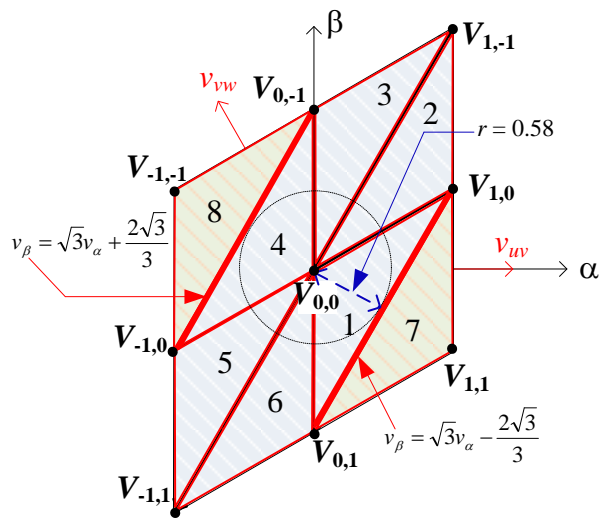


Fig.4. Neutral point potential variation distribution diagram of the 3-level V-connection inverter

$$\begin{cases} v_\beta \geq \sqrt{3}v_\alpha - \frac{2\sqrt{3}}{3} & (\text{Sector 1}) \\ v_\beta < \sqrt{3}v_\alpha - \frac{2\sqrt{3}}{3} & (\text{Sector 7}) \end{cases} \dots\dots\dots (12)$$

同様に、領域 II において、セクタの判定条件は(13)式で与えられる。

$$\begin{cases} v_\beta \leq \sqrt{3}v_\alpha + \frac{2\sqrt{3}}{3} & (\text{Sector 4}) \\ v_\beta > \sqrt{3}v_\alpha + \frac{2\sqrt{3}}{3} & (\text{Sector 8}) \end{cases} \dots\dots\dots (13)$$

また、図 4 より(9)式および(10)式で表す直線は半径 $r=0.58$ の円と接する。従って、変調率が 0.58 以下の領域では、電圧指令ベクトルとして $V_{-1,1}$ と $V_{1,1}$ を使用せずに指令値を生成できる。

4. シミュレーション結果

3 レベル V 結線インバータの中性点電位変動の抑制効果をシミュレーションにより検証する。本章では提案 SVPWM 方式と従来の三角波キャリア比較変調方式（ユニポーラ変調）の中性点電位変動の比較を行う。

図 5 にユニポーラ変調の原理図を示す。ユニポーラ変調とは、0 から 1 の間で変化する上段三角搬送波と -1 から 0 の間で変化する下段三角搬送波に対して正弦波の変調波を比較することで PWM 波形を生成する方式である。

図 6 に SVPWM によりスイッチング信号を生成する原理図を示す。ここで、選択ベクトルの出力時間 t_0, t_1, t_2 は制御周期 T_c で規格化されており、0 から 1 の値である。この値を振幅が 1 のキャリア(最小値 0, 最大値 1 の三角波)と比較する。

t_1 とキャリア(Carrier)を比較して $t_1 > \text{Carrier}$ の場合、ベクトル V_1 を出力する。このときの実際のベクトルの出力時間は、制御周期 T_c の t_1 倍である。次に、 t_1+t_2 と Carrier を比較して $t_1+t_2 < \text{Carrier}$ の場合、ベクトル V_0 を出力する。この出力時間は、制御周期 T_c の $1-(t_1+t_2)$ 倍、つまり t_0 倍である。残りの V_0, V_1 を出力しない期間はベクトル V_2 を出力する。このベクトル V_2 の出力期間は、1 制御周期中に $t_2T_c/2$ ずつ 2 回存在し、合計 t_2T_c である。最後にそれぞれのベクトルの情報をスイッチングパターンに変換する。各選択ベクトルにはそれぞれ、スイッチングパターンが割り振られている。

表 3 にシミュレーション条件を示す。変調率は電圧指令ベクトルに $V_{-1,1}$ と $V_{1,1}$ を使用しない 0.5 と使用する 1 とする。

図 7 に従来方式の中性点電位変動のシミュレーション結果を示す。図 7(a)と図 7(b)を比較すると、波形が一致していることが分かる。従来方式における変調率の大小により変調方式が変化しないためである。従って、従来方式を使用する際、(7)式に示すように、中性点電位変動の最大値は変

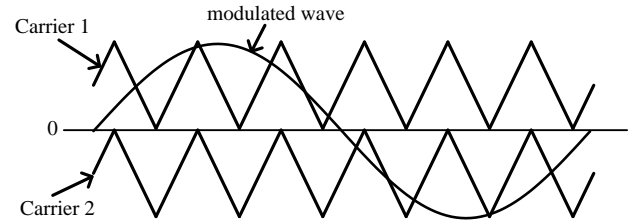


Fig.5. Carrier comparison unipolar modulation

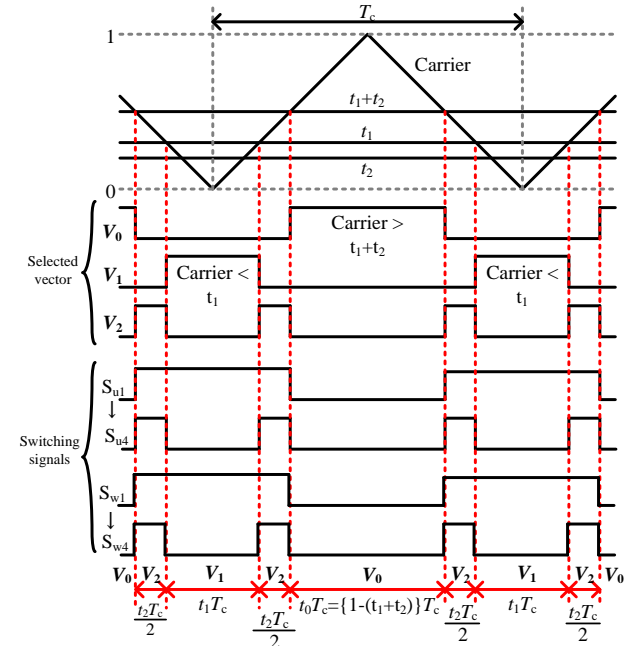


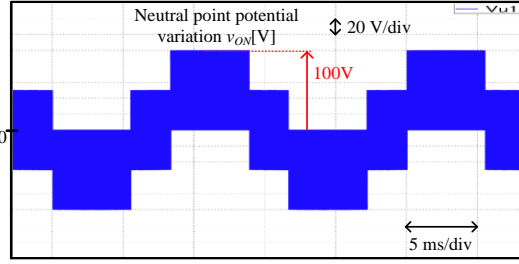
Fig.6. Principle diagram of SVPWM

Table 3. Simulation conditions

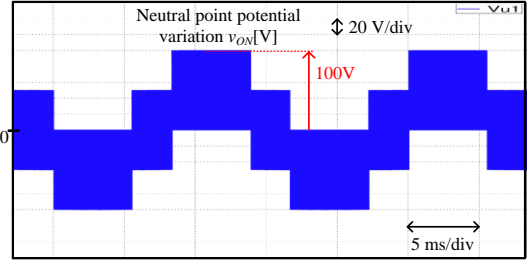
Input DC voltage	300 V
Output frequency	60 Hz
Switching frequency	16 kHz
Load	RL load (12.5 Ω, 5 mH)

調率によらず、DC リンク電圧の大きさのみで決まる。よって、DC リンク電圧が一定となる場合、変調率によらず、中性点電位変動の最大値が一定となることが分かる。

図 8 に提案 SVPWM 方式の中性点電位変動のシミュレーション結果を示す。図 8(a)から、変調率が 0.5 の時、中性点電位の変動幅は $E_{dc}/6$ となる。図 7(a)と図 8(a)を比較して、提案方式の中性点電位の変動幅が低減できていることがわかる。また、図 8(b)から、変調率を 1 とした時、中性点電位の最大値は $E_{dc}/3$ となるが、変動幅が $E_{dc}/6$ であることがわかる。図 7(b)と図 8(b)を比較して、両方の中性点電位変動の最大値は $E_{dc}/3$ と同じであるが、提案方式の中性点電位の変動幅は従来方式の半分である。

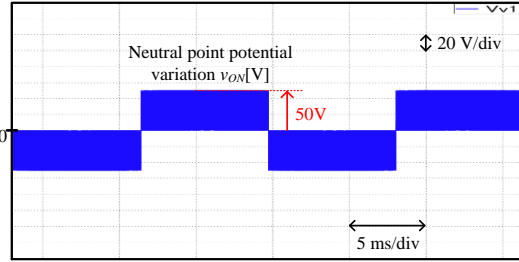


(a) Modulation index = 0.5

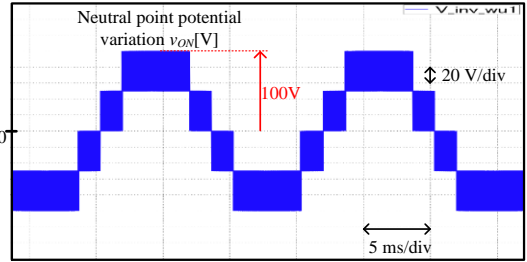


(b) Modulation index = 1

Fig.7. Neutral point potential variation waveform when using the conventional control method



(a) Modulation index = 0.5



(b) Modulation index = 1

Fig.8. Neutral point potential variation waveform when using the proposed control method

5. 実験結果

3レベルV結線インバータの中性点電位変動の低減効果を評価する。本章では変調率が小さい領域において、従来のユニポーラ変調方式と提案SVPWM方式の中性点電位を比較する。

図9に実機の構成を示す。ここで、出力V相は直流中点と接続する。また、インバータはオープン制御であり、変調率を入力として与える。なお、測定条件はシミュレーション条件と同一とする。

図10に従来方式と提案方式の動作波形を示す。図10(a)と図10(b)を比較すると、同一の出力線間電圧および出力電流であるものの、提案方式の中性点電位変動の方が低いことが分かる。また、図10と図7(a)、図8(a)を比較すると、両方式とも中性点電位変動のシミュレーション波形と実験波形が一致している。

図11に従来方式と提案方式の中性点電位の高調波解析結果を示す。図11より、両方式ともにキャリア周波数16kHzの倍数の周波数における高調波成分が存在する。また、図11(a)と図11(b)を比較すると、提案方式の16kHzの成分が従来方式より23V程度低い。

6. まとめ

本論文では、3レベルV結線インバータの中性点電位変動の低減を目的としたSVPWM方式を提案し、シミュレーションおよび実機実験により提案方式の中性点電位変動の抑制効果を検証した。今後は提案方式による雑音端子電圧低減効果の検証を行う予定である。

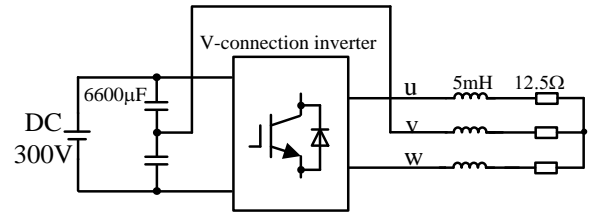
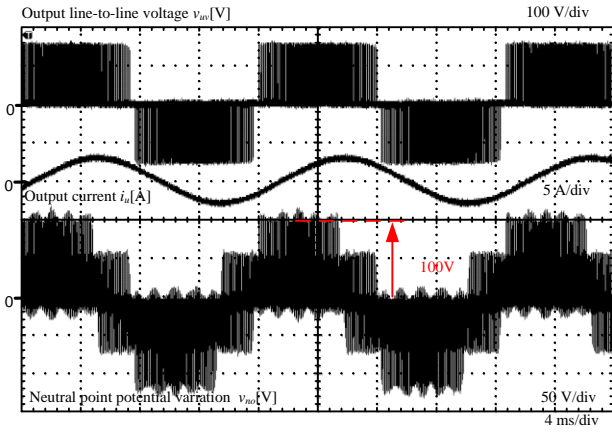


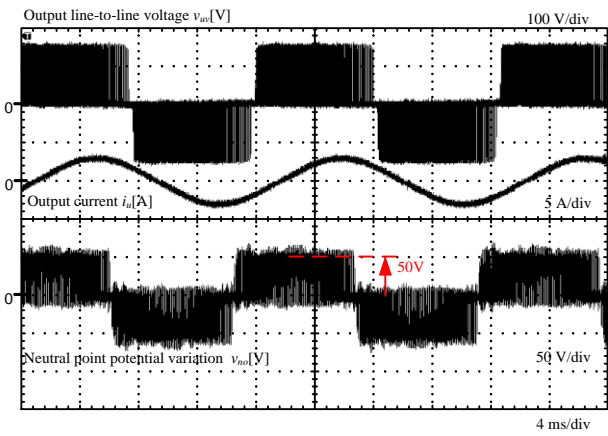
Fig.9. Experimental circuit diagram of the V-connection inverter system

文献

- (1) 佐藤明・佐藤伸二・中島洋一郎：「V結線方式と3レベルV結線方式電力変換器における三角波キャリア比較方式の検討」, SPC-10-93, IEA-10-20, MD10-25 (2010)
- (2) 佐藤明・佐藤伸二・中島洋一郎：「V結線方式と3レベルV結線方式電力変換器における三角波キャリア比較方式の検討」, SPC-10-93, IEA-10-20, MD10-25 (2010)
- (3) 佐藤明・中島洋一郎・伊東洋一：「3レベルV結線方式PWM整流器・インバータの運転特性」, 平成23年電気学会全国大会, 4-078 (2011)
- (4) J. Itoh, D. Sato, Dang Minh Huynh: "Experimental Verification of Conduction Noise of Three-level V-connection Rectifier-Inverter System", 16th International Power Electronics and Motion Control Conference and Exposition, ID 189 (2014)
- (5) T. Araki, J. Itoh, and K. Orikawa, "Experimental Verification of an EMC Filter Used for PWM Inverter with Wide Band-Gap Devices", 2014 International Power Electronics Conference, No. 20J3-4, pp. 1925-1932
- (6) 福田昭治・松本泰雅・佐川哲：「中性点クランプ型PWMコンバータのモデリングと最適レギュレータを用いた中性点電位制御」, 電気学会論文誌D, Vol.119, No.1, p.109-116 (1999)
- (7) 霍斌・宮下一郎・曾根悟：「3レベルインバータの中性点電位変動を抑制した空間ベクトルPWM波形生成法」, 電気学会論文誌D, Vol.116, No.1, pp.42-49 (1996)
- (8) 小笠原悟司・藤田英明・赤木泰文：「電圧形PWMインバータが発生する高周波漏れ電流のモデリングと理論解析」, 電気学会論文誌D, Vol.115, No.1, pp.77-83 (1995)



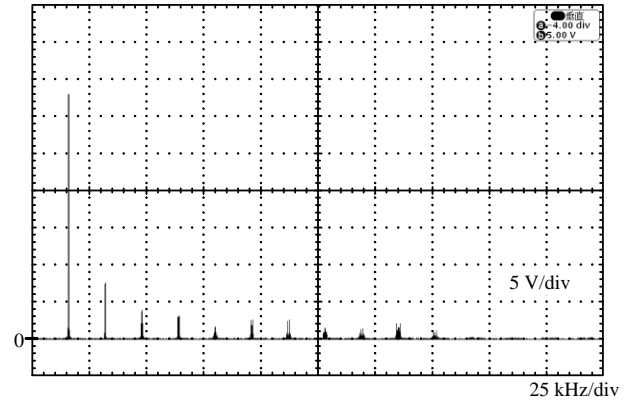
(a) Conventional method



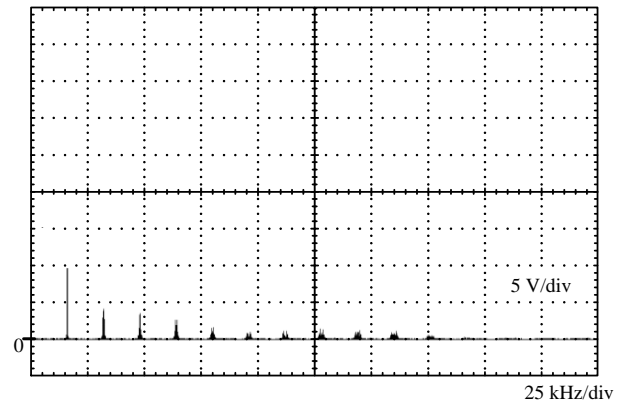
(b) Proposed method

Fig.10. Waveform of output voltage, output current and neutral point potential

- (9) H. Bishnoi, A.C. Baisden, P. Mattavelli and D. Boroyevich: "Analysis of EMI Terminal Modeling of Switched Power Converters", IEEE Transactions on Power Electronics, Vol.27, No.9, pp.3924-3933 (2012)
- (10) S. Kaboli, J. Mahdavi, and A. Agah, "Application of Random PWM Technique for Reducing the Conducted Electromagnetic Emissions in Active Filters", IEEE Transactions on Industrial Electronics, Vol.54, No.4, pp.2333-2343 (2007)



(a) Conventional method



(b) Proposed method

Fig.11. Harmonic analysis of the neutral point potential