

# 大容量三相単相マトリックスコンバータの サージ電圧抑制の一手法

学生員 門嶋 祥之, 学生員 小岩 一広, 正員 伊東 淳一 (長岡技術科学大学)  
非会員 François Anne (MERSEN), 正員 佐々木 淳也 (日本メルセン株式会社)

## A Method of Surge Voltage Suppression for Large Capacity Three-phase to Single-phase Matrix Converter

Yoshiyuki Kadoshima, Student member, Kazuhiro Koiwa, Student member, Jun-ichi Itoh, Member (Nagaoka University of Technology)  
Anne François, Non-member (MERSEN), Junya Sasaki, Member (MERSEN JAPAN K.K.)

This paper discusses a method of surge voltage suppression in order to design large capacity three-phase to single-phase matrix converter which is used in the AC-DC converter. In order to reduce the surge voltage, a laminated bus bar which is constructed by conductors and isolations to achieve the lowest stray inductance is designed based on the follow chart. Moreover, a snubber circuit which connects a capacitor with a switching device in parallel is evaluated by switching test. As a result, the maximum stray inductance is 59 nH in simulation. In addition, the relationship between snubber capacitance and surge voltage is derived, and the design method of snubber capacitance is proposed.

**キーワード** : 三相単相マトリックスコンバータ, サージ電圧, ラミネートブスバー, スナバ

**Keywords** : three-phase to single-phase matrix converter, surge voltage, laminated bus bar, snubber

### 1. はじめに

三相交流から直流に変換する AC-DC 電力変換器は直流送電や通信用電源、蓄電池の充電器などのアプリケーションに多く適用されている。このような電力変換器には、安全性やノイズ等の観点からトランスを用いた絶縁が必要である。しかし、商用トランスを用いた場合、システムの大型化を招く。上記の問題を解決するため、PWM 整流器とインバータ、高周波トランスを組み合わせたシステムが用いられる<sup>(1)</sup>。本システムは高周波化によりトランスを小型化することが可能だが、PWM 整流器を用いるため、大型の昇圧リアクトルや平滑コンデンサが必要となる。

一方、上記の PWM 整流器とインバータを用いた方式の代わりに三相単相マトリックスコンバータを用いた方式が盛んに研究されている<sup>(2)(3)</sup>。このシステムの利点は、変換回数が少なく、昇圧に必要な受動素子を必要としないため、高効率、小型および長寿命である<sup>(4)</sup>。しかし、従来のインバータに比べ三相単相マトリックスコンバータは、逆直列に接続したスイッチング素子を使用するため、簡単に回路を構成できるモジュールが少なく、電流経路が長くなる。よって、大容量用途に三相単相マトリックスコンバータを適用する場合、出力電流の増加に伴い、サージ電圧が増加し、

スナバ回路や保護回路の損失と体積が増加するため、高効率化や小型化が困難である。そのため、簡単な構成のスナバ回路を用いるか、サージ電圧の要因である浮遊インダクタンスを低減する方法が必要となる。

そこで本論文では、三相単相マトリックスコンバータの大容量化を目的とし、サージ電圧を抑制するためにマトリックスコンバータ用のラミネートブスバー(以下 LBB)の設計およびスイッチング素子にコンデンサのみを並列接続する簡単なサージ電圧抑制スナバ回路の評価を行う。LBB は、導体と絶縁体を積層することで配線ループ面積を小さくできるため、浮遊インダクタンスを低減する方法として従来からインバータに使用されている<sup>(5)</sup>。しかし、マトリックスコンバータではインバータと異なる視点から設計する必要がある。本論文の構成は以下のようになっている。まず、サージ電圧の要因である浮遊インダクタンスを低減するために LBB を設計する。さらに、動作検証としてシミュレーションを行い、LBB の浮遊インダクタンスと温度上昇値を確認する。次に、コンデンサのみで構成されるスナバ回路の評価を行い、寄生容量に対するスナバコンデンサ容量とサージ電圧およびターンオン損失の関係の理論式を導出する。実験により理論式の妥当性を確認し、スナバ回路の設計法を提案する。

## 2. 回路方式

図 1 に従来回路を用いた AC-DC 電力変換器を示す。AC-AC 変換器の部分は入力フィルタ、昇圧リアクトル、PWM 整流器、平滑コンデンサ、インバータによって構成される。従来システムは PWM 整流器で三相交流を一度直流に変換後、インバータで高周波単相交流に変換しているためシステム全体の変換回数が 3 回である。また、平滑コンデンサは一般的に電解コンデンサを用いるため寿命が短く定期的なメンテナンスが必要となる。さらに、PWM 整流器の電流制御を行うために昇圧リアクトルが必要であり、体積と重量が増大する。しかし、スナバ回路はレグにコンデンサを並列接続するのみの簡単な構成である。

図 2 に本論文で対象とする AC-DC 電力変換器を示す。AC-AC 変換器の部分は入力フィルタと三相単相マトリクスコンバータによって構成される。このシステムでは、直接三相交流から高周波単相交流に変換できるため、従来システムに比べ電力変換回数が少なく、高効率である。また、昇圧リアクトルや電解コンデンサのような大きな受動部品を必要としないため、小型、軽量および長寿命である。しかし、マトリクスコンバータのスイッチング素子に印加される電圧は交流電圧であるため、スナバ回路は単純にスイッチング素子に並列してコンデンサを接続するには注意が必要である。また全波整流するクランプスナバを使う方法もあるが、回路構成が複雑化する。

## 3. サージ電圧抑制法

大容量化に伴い回路を流れる電流は増加するため、スイッチング時に発生するサージ電圧が増加する。サージ電圧の増加は素子の破壊を招くため、スナバ回路や保護回路が必要となり、大容量化の妨げとなる。そこで、本章ではサージ電圧の抑制方法について検討する。

まず、サージ電圧  $V_s$  は、配線の浮遊インダクタンス  $L_s$  に流れる電流  $I$  によって蓄えられたエネルギーがスイッチング素子のコレクタエミッタ間容量(以下寄生容量)  $C_{CE}$  に転移することから(1)式にて表すことができる。

$$V_s = \sqrt{\frac{L_s}{C_{CE}}} I \dots\dots\dots (1)$$

(1)式より、電流を一定とすると、サージ電圧の抑制には  $L_s$  を低減するか、エネルギーを吸収するコンデンサ容量を増加させる方法の 2 通りの手法があることがわかる。本論文ではこの 2 つの方法について詳細に検討する。

図 3 に三相単相マトリクスコンバータを大容量化することを目的としたサージ電圧の抑制を含む設計手順を示す。まず、導体と絶縁体を積層することで配線ループ面積を小さくし、浮遊インダクタンスの低減を実現できる LBB の設計を行う。LBB の設計結果からシミュレーションによって浮遊インダクタンス  $L_s$  を導出する<sup>(6)</sup>。次に、使用するデバイスのスイッチング試験によって許容浮遊インダクタン

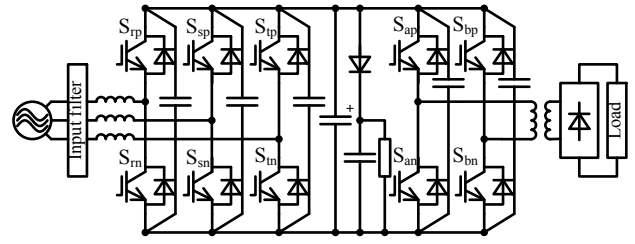


Fig. 1. AC-DC converter with conventional circuit.

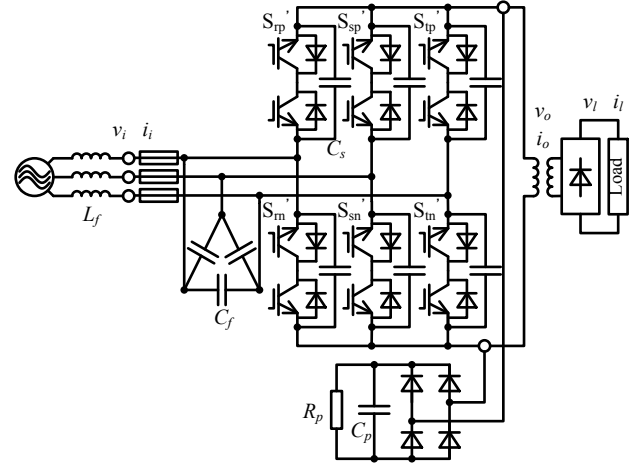


Fig. 2. AC-DC converter with matrix converter.

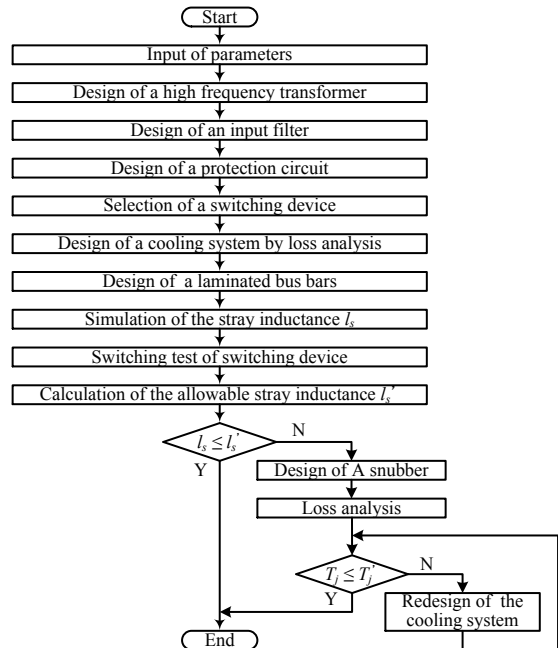


Fig. 3. Flow chart to design the matrix converter

ス  $L_s'$  を導出する。ここで、 $L_s \leq L_s'$  の場合は設計を終了する。しかし、 $L_s > L_s'$  の場合は図 2 に示すスイッチング素子にコンデンサのみを並列接続する構成のスナバ回路の設計を行う。スナバ回路の接続によってスイッチング素子のターンオン損失が変化するため、ジャンクション温度  $T_j$  を損失解析によって導出し、許容値  $T_j'$  以下であるか確認を行う。 $T_j \leq T_j'$  の場合は設計を終了する。しかし、 $T_j > T_j'$  の場合は冷却システムの再設計を行い、 $T_j$  と  $T_j'$  の比較を再度行う。

### 〈3・1〉 ラミネート基板

本節では、LBB の設計手法について述べる。LBB を設計するためには、各素子をレイアウトし、端子の位置を把握する必要がある。よって、LBB の設計前に、使用素子を仕様に従って設計および選定を行う。高周波トランスは励磁電流を定格電流の 20%となるよう設計する。入力フィルタコンデンサは、電圧リップルを入力定格最大電圧の 10%と設定し、コンデンサ容量  $C_f$  を設計する。その後、入力電流総合ひずみ率  $THD_i$  を 5%以下になるようにカットオフ周波数を導出し、入力フィルタインダクタンス  $L_f$  を導出する。最後に、保護回路はワーストケースでのサージ電圧から、保護回路コンデンサ容量  $C_p$  を導出し選定する。その後、定常損失、サージ電圧発生時損失から保護回路抵抗  $R_p$  を導出する。また、ダイオードは、ワーストケースの場合の電流と流れる時間をシミュレーションにて確認し、電流二乗時間積を基準に選定する<sup>(7)</sup>。ワーストケースの最大電圧と最大電流よりスイッチング素子を選定する。冷却システムであるヒートシンクとファンは、シミュレーションによって使用する素子の損失特性データを用いた損失解析を行い、ヒートシンクの熱解析ソフトを用いて設計を行う<sup>(8)</sup>。以上の手順で表 1 の仕様に基づき、選定した素子を表 2 に示す。

マトリクスコンバータの場合の LBB の設計方法を以下に示す。図 2 において、PWM 整流器・インバータでは平滑コンデンサと上下アーム( $S_{up}$ ,  $S_m$ )でつくるループ面積が最小になるように設計する。しかし、マトリクスコンバータでは上下アームでは転流せず、左右のアーム( $S_{sp}$ ,  $S_{sp}$ ,  $S_{sp}$ )で転流する。よって、左右のアーム間でループ面積を最小とするように設計しなければならない。そのため、図 2 に示す三相単相マトリクスコンバータの場合、入力コンデンサと上アームもしくは下アームの逆直列 IGBT を 2 つ選択し、電流が通る経路のループ面積を小さくするように素子を配置し、各レイヤーを設計する。

図 4 に 2 種類の LBB の設計結果と浮遊インダクタンス最大時の経路を、回路図を用いて示す。図 4(a)と(b)の異なる点はスイッチング素子の配置方向である。図 4(a)はスイッチング素子の方向を端子間距離が短くなるよう配置し、(b)は(a)に対してスイッチング素子が 90°回転しており端子間距離が長い。よって、シミュレーションにて求めた最大浮遊インダクタンスは図 4(a)が 59 nH に対し(b)は 65 nH である。

表 3 に図 4(a)の LBB における各経路のインダクタンスのシミュレーション結果を示す。RST 相のレイヤー間が最小のコンデンサ( $C_{fs}$ )とスイッチング素子間距離が最小のスイッチ( $S_m$ ,  $S_{sn}$ )の場合でインダクタンスは最小、RST 相のレイヤー間が最大のコンデンサ( $C_{fp}$ )とスイッチング素子間距離が最大( $S_{sp}$ ,  $S_{sp}$ )の場合でインダクタンスは最大である。

図 5 に LBB の温度上昇解析結果を示す。定格運転時、周囲温度が 40 °C の場合で、最大温度上昇値  $\Delta T$  は 14 °C である。したがって、最大温度は積層している絶縁物の許容値である 85 °C 以下であることが確認できる。

### 〈3・2〉 簡易スナバ回路

Table 1. Specification of the system.

Item	Symbol	Value
Input	voltage	$V_i$ 200V(±10%)
	frequency	$f_i$ 50 or 60Hz
	power factor	$\cos\phi$ $\geq 0.95$
	current THD	$THD_i$ $\leq 5\%$
	ripple voltage	$V_r$ 28.2V
Load	voltage	$V_L$ 500V
	power	$P_L$ 50kW
	Switching frequency	$f_s$ 10kHz

Table 2. Selected components for the system.

Part	Symbol	Calculated value	model number of device	Maximum rating
IGBT	-	-	MITSUBISHI "CM400C1Y-24S"	1200V 350A
Heat sink	-	-	MERSEN "MF250T13A80AF32D"	-
Fan	-	-	SUNON "PMD1204PPB1-A"	26.5cfm
Input filter capacitor	$C_f$	160μF	Cornell-Dubilier "944U161K801ABM"	230V <sub>ac</sub>
Input filter reactor	$L_f$	10μH	STS induktivitaeten	350A
Protection diode	-	-	IXYS "DSEI2X30-12B"	1200V 28A
Protection capacitor	$C_p$	2.2μF	EPCOS "B32656S8225J561"	850V <sub>dc</sub>
Protection resistor	$R_{p1}$	47kΩ	TE Connectivity "YP1047KJ"	825V 10W
	$R_{p2}$	10kΩ	Arcol "HS100 10K J"	1900V 100W

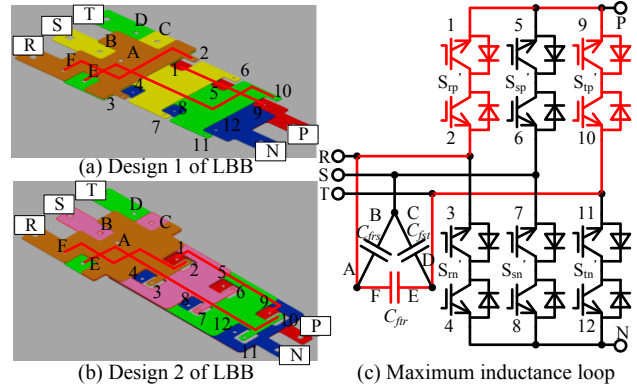


Fig. 4. LBB for the matrix converter.

Table 3. Simulation result of inductance of LBB1.

Loop number	I	II	III	IV	V	VI
Capacitor	$C_{fs}(A-B)$		$C_{fs}(C-D)$		$C_{fp}(E-F)$	
Switching device	$S_{sp}(1-2)$	$S_{sn}(3-4)$	$S_{sp}(5-6)$	$S_{sn}(7-8)$	$S_{sp}(9-10)$	$S_{sn}(11-12)$
Inductance	55nH	51nH	56nH	53nH	59nH	53nH

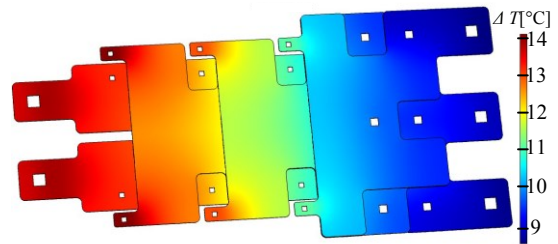


Fig. 5. Temperature rise  $\Delta T$  of the LBB1.

本節では、浮遊インダクタンスが許容値以上であった場合に適用する図 2 に示すスイッチング素子にコンデンサのみを並列接続する簡易構成のスナバ回路の評価を行う。

本手法では、スイッチング素子に並列にコンデンサ  $C_s$  を接続することで、ターンオフ時にはサージ電圧  $V_s$  を抑制することができる。しかし、ターンオン時にスナバコンデンサが短絡し、短絡電流がスイッチング素子に流れ、ターンオン損失  $E_{on}$  を増加させる。そのため、容量の大きな  $C_s$  を

接続すると、ターンオン時の電流が増加し、最悪の場合、素子破壊を招く。よって、 $C_s$ の容量の選定が重要である。なお、ゲート抵抗を調節しても $V_s$ は低減できるが、近年のIGBTではゲート抵抗の調整により $dv/dt$ を調整するには限界があるうえ、ターンオンおよびターンオフ損失の両方を増加させるので、今回は $C_s$ を付加する方法を検討する。

図6にスナバ回路評価試験の回路図を示す。降圧チョップを構成し、上スイッチング素子 $S_p$ を常時オフ状態とし、下スイッチング素子 $S_n$ をスイッチングすることによってスイッチング素子の電圧電流波形を測定する。測定した電圧 $v$ および電流 $i$ から、スナバコンデンサ容量 $C_s$ とサージ電圧 $V_s$ およびターンオン損失 $E_{on}$ の関係を評価する。ただし、 $C_{CE}$ は事前にスイッチング試験により測定を行う。

図6の回路において、(1)式と同様に、サージ電圧 $V_s$ は(2)式にて表すことができる。

$$V_s = \sqrt{\frac{2I_s}{C_{CE} + C_s}} I_{off} = \sqrt{\frac{C_{CE}}{C_{CE} + C_s}} V_{s0} \dots\dots\dots (2)$$

ここで、 $I_{off}$ はターンオフ時の電流、 $V_{s0}$ はスナバコンデンサを接続していない場合( $C_s=0$ )のサージ電圧である。(2)式より $C_s$ の増加に伴い $V_s$ を低減できる。また、コンデンサ容量に蓄えられたエネルギーはターンオン損失 $E_{on}$ に変化するため、 $E_{on}$ は(3)式にて表すことができる。

$$E_{on} = \frac{1}{2} (C_{CE} + C_s) V_{on}^2 = \frac{C_{CE} + C_s}{C_{CE}} E_{on0} \dots\dots\dots (3)$$

ここで、 $V_{on}$ はターンオン時の電圧、 $E_{on0}$ はスナバコンデンサを接続していない場合( $C_s=0$ )のターンオン損失である。(3)式より $C_s$ に比例して $E_{on}$ が増加することを確認できる。

図7に試験結果を、表4に試験パラメータを示す。横軸は $C_{CE}$ で規格化した $C_{CE}$ と $C_s$ の和で、縦軸はスイッチング時の電圧 $V_{on(off)}$ および電流 $I_{on(off)}$ で規格化した $V_s$ および $E_{on}$ である。縦軸においてはp.u.値で示しており、スナバコンデンサを接続していない場合のそれぞれの値を1p.u.としている。また、プロットは実験データを示し、線は理論値を示している。 $V_s$ および $E_{on}$ の理論値と実験結果の傾向は一致しているが、実験値が理論値以下である。その理由は、考慮していない配線抵抗で、ターンオフ時では浮遊インダクタンスからコンデンサに、ターンオン時ではコンデンサからスイッチング素子へ全エネルギーが転移しないためである。したがって、サージ電圧のワーストケースでの設計は(2)式にて可能である。

#### 4. まとめ

本論文では、大容量三相単相マトリックスコンバータのサージ電圧抑制方法に関して、浮遊インダクタンスに着目しLBBの適用、スナバ回路に着目しスイッチング素子にコンデンサのみ並列接続する簡単な構成のスナバ回路の適用を考え、それぞれ検討を行った。

その結果、LBBの適用では、LBBの設計を念頭に置いた素子選定と素子配置によって設計を行い、浮遊インダクタ

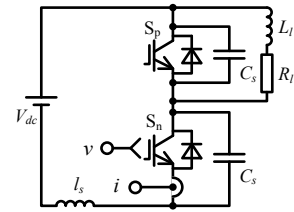


Fig.6. Examination circuit for evaluating snubber.

Table 4. Examination condition for evaluating snubber.

Item	Symbol	Value
Circuit parameter		
Input voltage	$V_{dc}$	200V
Gate voltage	$V_g$	$\pm 15V$
Gate resistor	$R_g$	24 $\Omega$
Load reactor	$L_l$	1.2mH
Load resistor	$R_l$	10 $\Omega$
Duty	$d$	50%
Switching frequency	$f_s$	10kHz
IGBT: Fuji 2MB1150U2A-060		
Maximum voltage	$V_{CE}$	600V
Maximum current	$I_c$	150A
Parasitic capacitance	$C_{CE}$	4.2nF

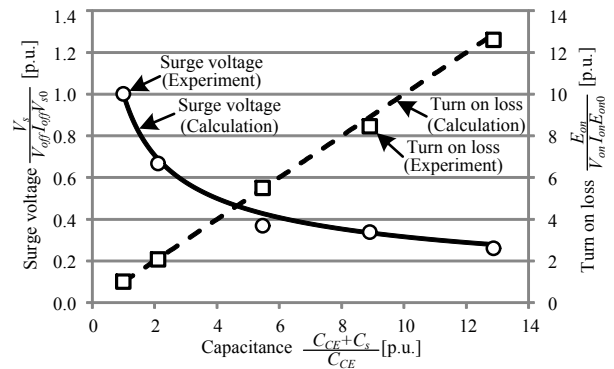


Fig. 7. Experimental result of evaluating snubber.

ンスを59 nHまで低減した。スナバ回路の適用では、 $C_s$ と $V_s$ および $E_{on}$ の関係を明確にし、スイッチング試験を一度行うことで、スナバ回路を設計できることを確認した。

今後は、設計したLBBの浮遊インダクタンスをスイッチング試験評価し、スナバ回路の設計を行い、三相単相マトリックスコンバータの動作試験を行う予定である。

#### 文 献

- (1) J. Kikuchi and T.A. Lipo : "Three-phase PWM boost-buck rectifiers with power-regenerating capability", IEEE Trans. on Industry Applications, Vol. 38, Issue. 5, pp. 1361-1369 (2002)
- (2) 大沼, 伊東 : 「50kVA, 125A 三相単相マトリックスコンバータを適用した高周波リンク AC-DC コンバータの実機検証」, 平成 23 年電気学会産業応用部門大会講演論文集, No. 1-80, pp. 403 - 406 (2011)
- (3) H.J. Cha, P.N. Enjeti : "A Three-phase AC/AC High-Frequency Link Matrix Converter for VSCF Applications", Power Electronics Specialists Conference (2003)
- (4) 永吉, 伊東 : 「PWM 整流器インバータシステムとマトリックスコンバータの比較」, 平成 19 年電気学会全国大会, No. 4-105 (2007)
- (5) MERSEN Power Electronic Specification Team : "Enhancing Power Electronic Converters with Passive PE Component Bundling"
- (6) G. Antoine, G.Tom and H.Fabrice : "Multiphysics Simulation for Designing Laminated Busbars", Bodo's Power Systems, No. 10-13, pp. 32-35 (2013)
- (7) 川崎 : 「パワー・ダイオードの応用」, トランジスタ技術 SPECIAL 最新・高効率パワー・デバイス活用法, No. 117, p.53-54 (2012)
- (8) J. Itoh, T. Iida, A. Odaka : "Realization of High Efficiency AC link Converter System based on AC/AC Direct Conversion Techniques with RB-IGBT" Industrial Electronics Conference, Paris, PF-012149, 2006