



注目が集まっている<sup>(3)-(8)</sup>。この方式は、大容量キャパシタやインダクタを用いたパッシブ方式に比べ、小容量のキャパシタで単相電力脈動を補償することが可能なため、バッファキャパシタにフィルムキャパシタや積層セラミックキャパシタが適用可能である。その結果、電解コンデンサが不要となり、長寿命化が期待できる。しかしながら、キャパシタの充放電を制御するためのスイッチング素子が追加が必要となるため、コストや部品点数が増加する。

本論文では、昇圧チョップパをベースとした昇圧形アクティブバッファ回路を提案する<sup>(9)</sup>。提案回路のバッファキャパシタには小容量キャパシタが適用可能であり、追加素子もバッファキャパシタのみとなるため、長寿命化、小型化が期待できる。また、昇圧チョップパ以外の追加はなく、本来昇圧が必要なシステムであれば部品点数の増加はほぼない。ここでは、200 W の試作機を製作し、提案回路の動作検証を行う。また、損失解析を行い、損失の主要因を明確化する。最後に、従来回路と提案回路のパワー密度をパレートフロントカーブにより評価する。

本論文の構成は以下のようにになっている。まず 2 章において小容量キャパシタで単相電力脈動補償可能な提案回路について述べる。次に、3 章で単相電力脈動補償を実現する制御方式について説明する。最後に、4 章では試作機による動作検証の結果を実験結果より示す。また、損失解析とパレートフロントカーブを用いたパワー密度の評価より、さらなる小型化と高効率化を達成する手法について示す。

## 2. 回路構成

**〈2・1〉 従来回路** 図 1 に従来のパワーコンディショナの回路構成を示す<sup>(10)</sup>。高周波リンク DC/DC コンバータの前段に昇圧チョップパを付加することで広範囲に MPPT 制御を実現する。また、商用トランスが不要なため、体積を小型化できる。しかし、直流側に単相電力脈動を吸収するための大容量電解コンデンサが必要となり、装置の大型化や短寿命化が問題となる。

**〈2・2〉 システム構成** 図 2 に想定する系統連系システム構成を示す。従来回路における昇圧チョップパを提案回路に置き換えることで、従来回路を大幅に小型化する。まず、DC/DC コンバータで入力電圧を 200 V まで昇圧する。次に昇圧形アクティブバッファで入力電圧を 400 V に昇圧し、同時に単相電力脈動補償を行う。最後に系統連系インバータで系統と連系する。提案システムは昇圧を DC/DC コンバータとアクティブバッファの 2 段階で行う。DC/DC コンバータは昇圧比を一定とすることで、効率最大点で動作させる。また、トランス巻き数比を低減することで、小型化している。

**〈2・3〉 絶縁共振形 DC/DC コンバータ** 図 3(a) に絶縁共振形 DC/DC コンバータの回路図を示す。DC/DC コンバータは系統電圧と PV 出力電圧に応じて昇圧比を設計する。DC/DC コンバータの出力電圧が低いと、整流器の導通損失

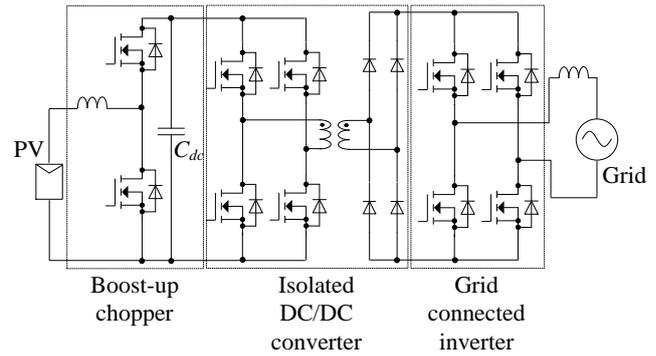


Fig. 1. Conventional circuit for PV micro inverter.

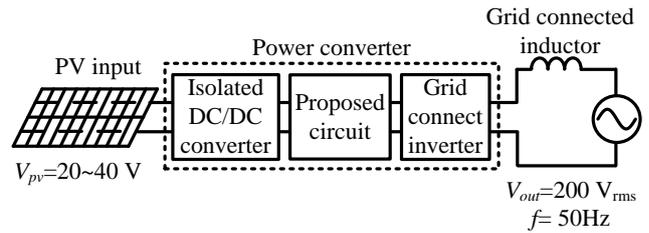
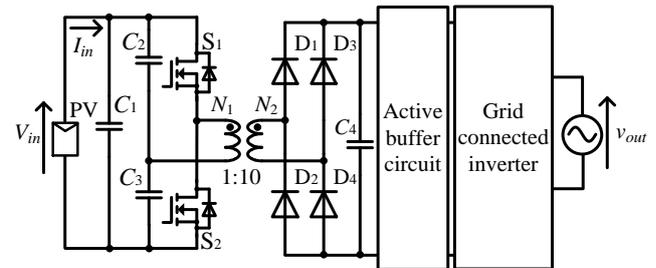
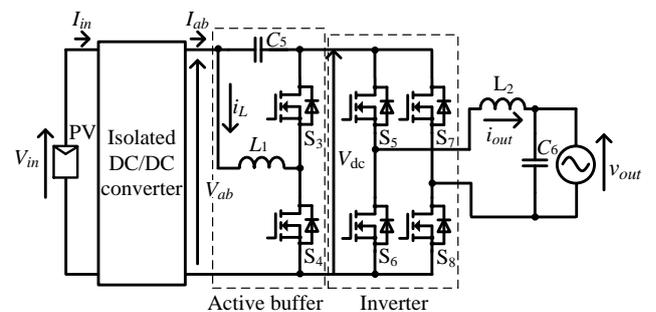


Fig. 2. Grid connected system for PV.



(a) Isolated resonance DC/DC converter.



(b) Active buffer, inverter circuit.

Fig. 3. Circuit configuration of the proposed circuit.

が大きくなり、出力電圧が高いとアクティブバッファとして使用するコンデンサの電圧制御レンジが狭くなる。そこで、PV 出力電圧が大きい、もしくは大容量なシステムの場合は昇圧比を小さく設計し、PV 出力電圧が小さい場合は昇圧比を大きく設計することで PV 出力電圧を系統電圧以上に昇圧する。本論文では近年注目されているマイクロインバータ方式への適用を想定し、PV 出力電圧  $V_{in}$  は 40 V、変換器容量は 200 W とした。今回は DC/DC コンバータ入力直流電圧  $V_{in}$  を常に 5 倍に昇圧する。また、Zero Current Switching (ZCS) を適用し、トランス一次側電流がゼロクロ

ス時にスイッチングを行うことで、スイッチング損失を低減する。さらに、スイッチング周波数を 100 kHz 以上の高周波駆動とすることで、トランスを小型化する。

〈2・4〉 提案回路 図 3(b)に提案する昇圧形アクティブバッファ回路を示す。アクティブバッファ回路は昇圧チョップと単相電力脈動補償用のバッファキャパシタ  $C_5$  で構成される。 $C_5$  はフィルムキャパシタや積層セラミックキャパシタが適用可能であり、直流中間部に大容量の電解コンデンサを必要としないため、長寿命化が期待できる。

$C_5$  はキャパシタに蓄えられるエネルギーと印加電圧から容量を決定する<sup>(1)</sup>。  $C$  が充放電するエネルギー  $\Delta E$  はキャパシタ平均電圧値を  $V_{ave}$ 、変動電圧幅を  $\Delta V_c$  とすると(1)式で表される。

$$\Delta E = \frac{1}{2} C \left\{ \left( V_{ave} + \frac{\Delta V_c}{2} \right)^2 - \left( V_{ave} - \frac{\Delta V_c}{2} \right)^2 \right\} \dots\dots\dots (1)$$

(1)式より、大容量の電解コンデンサを用いた場合、 $C$  を大きくすることにより、補償するエネルギー量を確保する。一方、アクティブバッファでは、 $\Delta V_c$  を大きく変動させることで、補償するエネルギー量を確保する。キャパシタ電圧を変動させた場合のキャパシタが充放電する電力  $P_c$  は(2)式で表される。

$$P_c = \frac{1}{2} \omega C_5 (V_{cmax}^2 - V_{cmin}^2) \dots\dots\dots (2)$$

ここで、 $V_{cmax}$  はバッファキャパシタ電圧最大値、 $V_{cmin}$  はバッファキャパシタ電圧最小値、 $\omega$  は電源系統の角周波数である。(2)式を  $C_5$  について変形すると、キャパシタ容量は(3)式で与えられる。

$$C_5 = \frac{2P_c}{\omega(V_{cmax}^2 - V_{cmin}^2)} \dots\dots\dots (3)$$

図 4 に電圧変動幅とバッファキャパシタ容量の関係を示す。電圧変動幅を大きくすることでバッファキャパシタ容量が大きく低減できることがわかる。しかしながら、電圧変動幅を大きくするとキャパシタ端子間電圧最大値が増加する。よって今回はキャパシタ端子間電圧最大値が素子耐圧以下となるよう 50  $\mu$ F のキャパシタを選定した。

### 3. 制御方式

まず、単相電力脈動の補償原理について述べる。図 5 に入力電力と出力瞬時電力、アクティブバッファの補償電力の関係図を示す。出力電圧と電流を正弦波、負荷力率を 1 とするとき、出力瞬時電力  $p_{out}$  を求めると(4)式になる。

$$p_{out} = \frac{V_{out} I_{out}}{2} (1 - \cos 2\omega t) \dots\dots\dots (4)$$

(4)式において、 $V_{out}$  は系統の単相電圧最大値、 $I_{out}$  は単相電流最大値、 $\omega$  は電源系統の角周波数である。(4)式より、単相瞬時電力は系統角周波数の 2 倍周波数で脈動することがわかる。したがって、入力直流電力  $P_{in}$  を一定にするには、第 2 項の脈動分をバッファキャパシタでアクティブに補償すればよい。よって、エネルギーバッファの瞬時電力  $p_{buf}$  は(5)

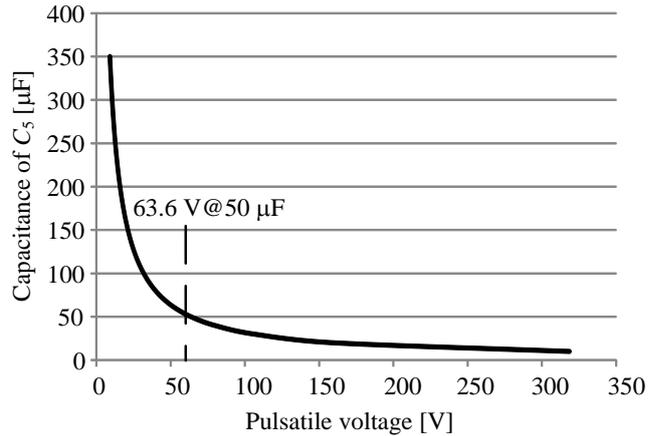


Fig.4. Relationship between the pulsatile voltage and capacitance of  $C_5$ .

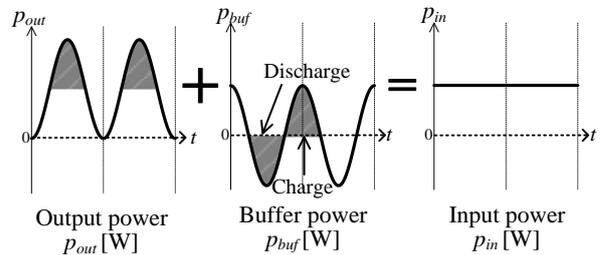


Fig.5. Compensation principle of the power ripple with active buffer.

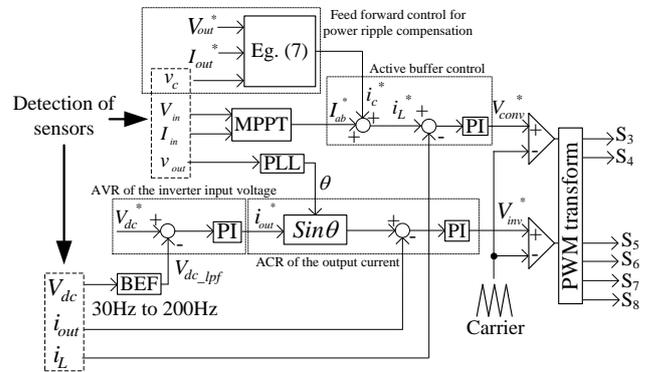


Fig.6. Control block diagram of the proposed circuit.

式で制御される。

$$p_{buf} = -\frac{1}{2} V_{out} I_{out} \cos(2\omega t) \dots\dots\dots (5)$$

(5)式において、アクティブバッファは  $C_5$  からエネルギーを吸収または放出するのみで、定常的には電力を出力しない。以上より、入力瞬時電力は(4)式における第一項と一致し、一定となる。

$$P_{in} = \frac{1}{2} V_{out} I_{out} = V_{ab} I_{ab} \dots\dots\dots (6)$$

ここで、 $P_{in}$  は入力直流電力、 $V_{ab}$  はアクティブバッファ入力直流電圧、 $I_{ab}$  はアクティブバッファ入力直流電流である。

図 6 に提案回路の制御ブロック図を示す。アクティブバッファはフィードフォワード制御による単相電力脈動補償

と, 入力電力を最大電力点付近に制御するための MPPT (Maximum Power Point Tracking) を行う。インバータはインバータ入力直流電圧  $V_{dc}$  を Automatic Voltage Regulator (AVR) によって制御する。また, 系統と連系するため, Automatic Current Regulator (ACR)によってインバータ出力電流  $i_{out}$  を制御する。

〈3・1〉 バッファリアクトルの電流制御 バッファリアクトル  $L_1$ には, PV の出力に応じた電流  $I_{ab}$  と, バッファキャパシタの電圧を制御するための充放電電流  $i_c$  が流入する。よって, PI 制御の電流指令値に  $i_c$  に相当する指令値を加算することで, バッファキャパシタの充放電電力を制御することができる。充放電電流指令値  $i_c^*$ は(7)式となる。

$$i_c^* = \frac{P_{out}}{v_c} \cos(2\omega t) \dots\dots\dots (7)$$

ここで,  $P_{out}$ は出力電力,  $v_c$ はバッファキャパシタ瞬時電圧値である。(7)式と  $I_{ab}$ より, バッファリアクトル電流指令値  $i_L^*$ は(8)式にて表される。

$$i_L^* = \frac{P_{out}}{v_c} \cos(2\omega t) + I_{ab}^* \dots\dots\dots (8)$$

(8)式より, バッファリアクトル電流  $i_L$ は系統周波数の 2 倍周波数で変動する。

〈3・2〉 インバータ制御 インバータ入力瞬時電圧値  $v_{dc}$  とアクティブバッファ入力直流電圧  $v_{ab}$ , バッファキャパシタ瞬時電圧値  $v_c$  の関係を(9)式に示す。

$$v_{dc} = v_{ab} + v_c \dots\dots\dots (9)$$

この時,  $v_{ab}$ は PV パネルの電力変動, および MPPT に応じて緩やかに変動する。そこで,  $v_{dc}$ の平均値を一定に制御するには,  $v_c$ の平均値を  $v_{ab}$ の変動に応じて増減すればよい。 $v_c$ は系統周波数の 2 倍の周波数で変動しているため, インバータ出力電流に周波数成分が重畳し, 総合ひずみ率(THD)が悪化する。そこで, インバータ入力電圧検出値に対して帯域除去フィルタ(BEF)を適用する。その際, フィルタの遅れを考慮し, AVR の応答速度はフィルタ遅れに対し, 十分遅くなるように設計する。

〈3・3〉 最大電力点追従制御 (MPPT) 図 7 に MPPT の動

作フローチャートを示す。今回は提案回路に山登り法を適用した<sup>(12)</sup>。山登り法は入力電力の前回値  $P_{n-1}$ と今回値  $P_n$ を比較することで入力電力を最大電力点付近に制御する。本制御は操作対象を入力電流とし, PI 制御を用いて MPPT を 4 つの動作モードから実現する。

Mode1: 入力電流指令  $I_{in}^*$ を増加させながら入力電力  $P_{in}$ を監視する。 $P_n$ が最大電力点を越えた際,  $P_{n-1}$ と  $P_n$ の大小関係は逆転する。よって, この時の前回値を最大電力点  $P_{max}$ に設定し,  $P_{max}$ に対して X%低下した電力を  $P_{th}$ とする。ここで,  $P_{th}$ は電流増減を切り替える閾値である。

Mode2: Mode1 で設定した  $P_{th}$ と  $P_{in}$ を比較し, 入力電力をパネル出力の最大電力点に近づけるため,  $I_{in}$ を制御する。最大電力点以降では, 入力電流を増加すると  $P_{in}$ が減少する。そこで,  $P_{in}$ が  $P_{th}$ 以下となった場合,  $I_{in}^*$ の増加を停止する。さらに, Mode1 で設定した  $P_{max}$ と  $P_{th}$ をリセットする。

Mode3, Mode4: 入力電流指令  $I_{in}^*$ を減少させながら Mode1, Mode2 と同様の動作を行う。ここで, Mode4 において  $P_{in}$ が  $P_{th}$ 以下となった場合,  $P_{max}$ と  $P_{th}$ をリセットし, 再び Mode1 に移行する。ここで,  $P_{in}$ は  $P_{max}$ に対し, (10)式に表される範囲内で制御される。

$$P_{th} \leq P_{in} \leq P_{max} \dots\dots\dots (10)$$

(10)式より, 電力閾値  $P_{th}$ を高く設定することで, より最大電力点付近での制御が可能である。

4. 実機検証

〈4・1〉 動作試験 本論文で提案する回路とその制御方式の妥当性を検証するため, 定格 200 W の試作機を製作し, 実機検証を行う。

図 8 に定格動作時の実験結果を示す。表 1 に実験条件を示す。連系リアクトルは 30 mH (%Z=5%)とした。また, バッファキャパシタは 50  $\mu$ F を使用した。図 8(a)において, 入力電流は単相電力脈動によって系統周波数の 2 倍周波数で脈動していることが確認できる。一方, 図 8(b)において入力電流は単相電力脈動補償を適用することで, 一定値に制御できており, 入力電流脈動は 97%低減されている。また,

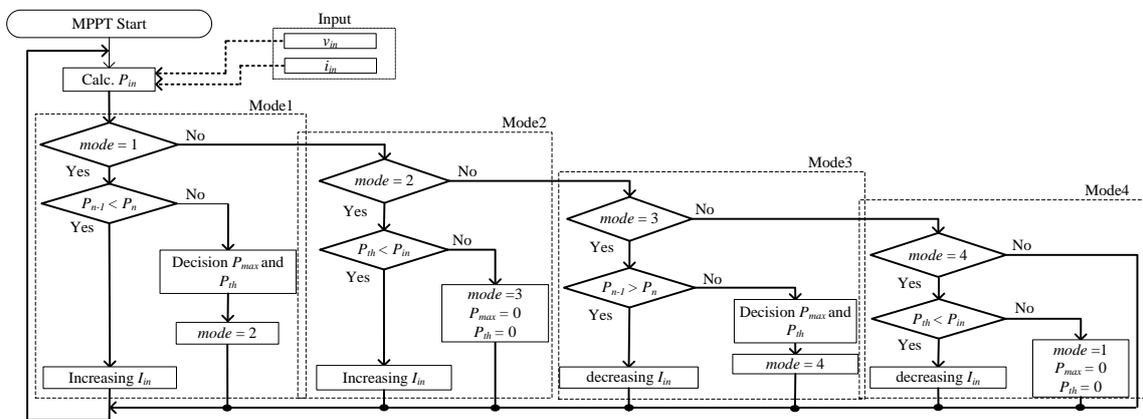


Fig.7 Flowchart of the MPPT.

定格動作時の負荷力率は 0.99, インバータ出力電流 THD は 3.5% となり, 系統連系されていることを確認できる。

さらに, バッファリアクトル電流およびバッファキャパシタ電圧が 100 Hz で制御されていることが確認できる。上記の結果より, 定格電力時において, 提案回路および提案制御を用いた単相電力脈動補償, 系統連系動作が確認できる。

図 9 に入力電流の高調波解析結果を示す。単相電力脈動補償を適用することで, 二次高調波成分が 87.7% 低減されている。よって, 単相電力脈動補償によって脈動成分が良好に補償されていることが確認できる。二次高調波が残留する理由として, 提案制御は力率 1 を前提に単相電力脈動補償を行っているが, 実験結果では力率が厳密には 1 ではないため, 補償量に誤差が発生していると考えられる。

図 10(a) にアクティブバッファおよびインバータのスイッチング周波数 16 kHz 時における出力電力に対する効率および負荷力率を示す。図 10(a) より, 最高効率は DC/DC コンバータで 96.2%, アクティブバッファ, インバータで 95.5% を達成した。

図 10(b) に出力電力に対するインバータ出力電流 THD, 入力電流リップル率を示す。図 10(b) より, 入力電流のリップル率は最大で 12.3% まで低減できている。また, インバータ出力電流 THD は 100 W 以上の条件で 5% 以内に低減されている。軽負荷時に入力電流リップルが大きい理由として, 軽負荷時の力率が負荷側に接続している LC フィルタの進相成分の影響で悪化しているためである。したがって, LC フィルタの進相コンデンサをより小さくすることで, 軽負荷時の力率改善および入力電流リップル抑制が期待される。

図 11 に MPPT の動作試験結果を示す。ここで, 今回は太陽電池出力模擬機能を有する電源 (APL2 Myway プラス (株)) を用いて PV 特性を模擬した。また,  $P_m$  は最大電力点の 10% に設定した。最大入力電力が 50 W, 150 W, 190 W 時において, 設定した閾値電力から最大電力点の範囲内で  $P_m$  が制御されていることが確認できる。また, 今回は電力変動幅を広く設定しているが, 3 章で述べたとおり, 電力閾値  $P_{th}$  を高く設定することで, より最大電力点付近での制御が可能である。

〈4・2〉 損失解析結果 図 12 に損失解析結果を示す。結果より, アクティブバッファ, インバータ共に無負荷損失が支配的であることがわかる。無負荷損失はスイッチングデバイスのドレイン-ソース間容量 (出力容量) の充放電によって発生する。よって, 無負荷損失はドレイン-ソース間端子電圧と出力容量で決定される。無負荷損失が大きい理由として, 変換機の定格 200 W に対し, 耐圧 1200 V, 定格電流 35 A の SiC MOSFET をスイッチング素子に用いており, 出力容量大きいためである。したがって, 無負荷損失を低減するには, スwitching素子を変換機容量に対して最適に選定することで, 無負荷損失の低減が期待できる。また, スwitching損失を低減するための一手法として,

Table.1 Experimental condition.

Rated Power $P_{out}$		200 W
DC/DC converter input voltage $V_{in}$		36 V
Grid voltage $V_{out}$		200 V
Grid frequency $f$		50 Hz
Switching frequency $f_{sw}$	DC/DC converter	150 kHz
	Active buffer, Inverter	16 kHz
Response angular frequency	ACR(active buffer)	4000rad/s
	ACR(Inverter)	4000rad/s
	AVR	50rad/s

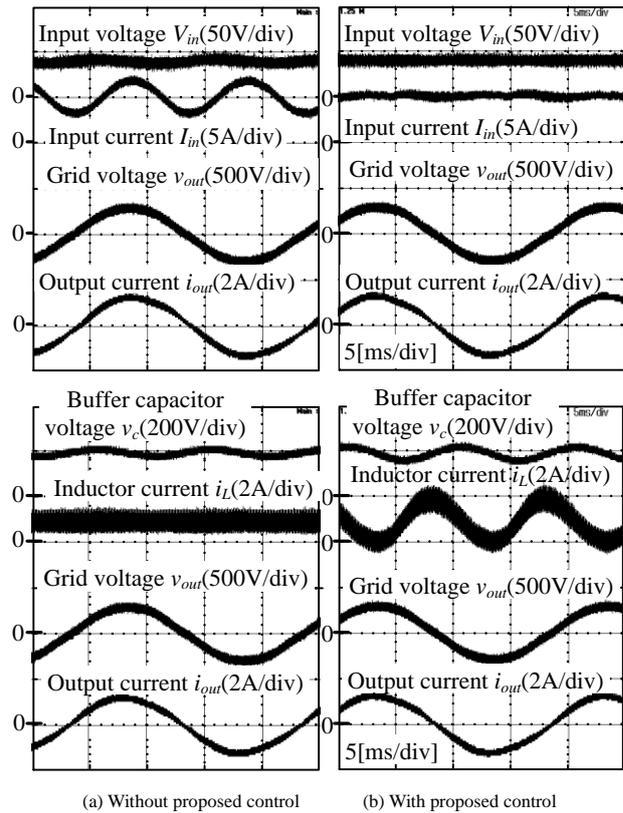


Fig.8. Experimental results of the power decoupling control.

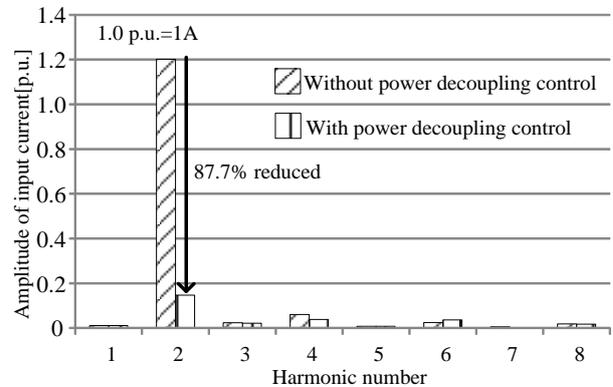


Fig.9. Harmonic analysis.

アクティブバッファに共振形を適用する。ZVS (Zero Voltage Switching)を適用し、ゼロクロス付近でスイッチングを行うことで、スイッチング損失の低減が期待できる。

図 13 にスイッチング周波数と効率の関係を示す。スイッチング周波数が高い領域では、インバータ、アクティブバッファ共に効率が低下していることがわかる。これは図 12 における無負荷損失とスイッチング損失の増加が原因である。しかし、スイッチング周波数が高い領域においてはバッファリアクトルを小型化できることから、回路の小型化と高効率化はトレードオフの関係がある。

5. 昇圧チョップと提案回路の体積評価

〈5・1〉 バッファインダクタンスの設計 バッファリアクトルのインダクタンスは、リップル電流の大きさより設計する<sup>(13)</sup>。バッファリアクトル  $L_1$  のインダクタンス値とスイッチング周波数の関係は、ファラデーの法則より(11)式となる。

$$L_1 = \frac{V_{abave} \cdot V_{dc} - V_{abave}}{\Delta I_L f_{sw} \cdot V_{dc}} \dots\dots\dots(11)$$

ここで、 $V_{abave}$  はアクティブバッファ入力平均電圧値、 $V_{dc}$  は直流中間平均電圧値、 $\Delta I_L$  はバッファリアクトル電流リップル(peak to peak)、 $f_{sw}$  はスイッチング周波数である。(11)式より、バッファリアクトルのインダクタンス値はスイッチング周波数に反比例する。

図 14 にリップル率を 30%一定としたときのインダクタンス値の試算結果を示す。図 14 より、スイッチング周波数を 64kHz に設定した場合、インダクタンスは 2.7 mH となり、16 kHz 時と比較して 77%低減されていることがわかる。従来回路は直流リンクキャパシタと昇圧リアクトルが大型化の原因となっている。特に、直流リンクキャパシタはスイッチング周波数を増加しても小型化できない。一方、提案回路はスイッチング周波数を増加することで小型化が可能である。

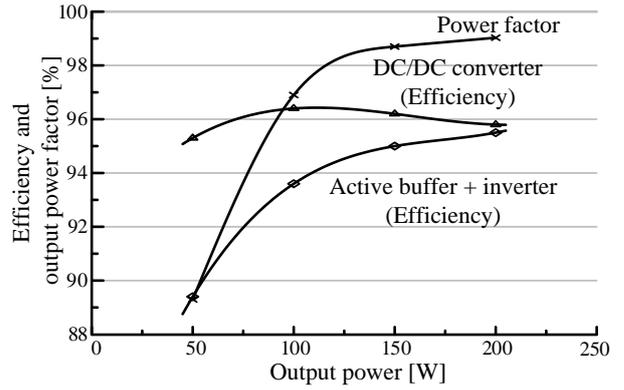
〈5・2〉 ヒートシンクの体積算出 ヒートシンクの体積は CSPI(Cooling System Performance Index)<sup>(14)</sup>を用いて算出する。ヒートシンクの体積  $Vol_{cooling}$  は(12)式となる。

$$Vol_{cooling} = \frac{P_{loss}}{(T_j - T_a) \times CSPI} \dots\dots\dots(12)$$

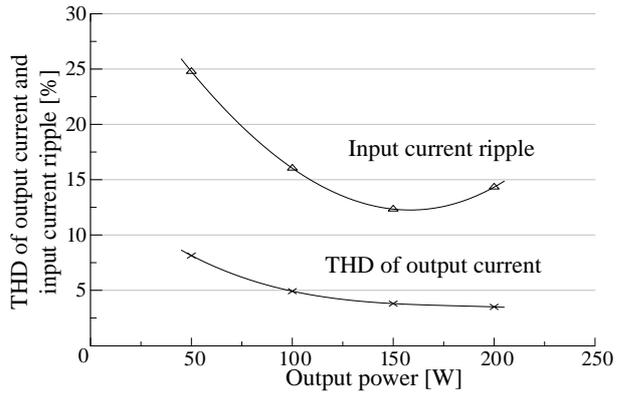
ここで、 $P_{loss}$  は損失、 $T_j$  はジャンクション温度、 $T_a$  は周囲温度である。ヒートシンクは自然空冷を想定し、CSPI 値は 3 とした。損失は実機の測定結果を用いた。また、 $T_a$  は 25°C、 $T_j$  は 125°C以下となるときのヒートシンクの体積を算出した。

〈5・3〉 平滑キャパシタの設計

昇圧チョップ回路の平滑キャパシタ  $C_{dc}$  はリップル電圧とリップル電流から設計する。平滑キャパシタに流れる電流  $i_c$  は(13)式より表される。



(a) Efficiency and power factor



(b) Input current ripple and output current THD

Fig.10. Load characteristics.

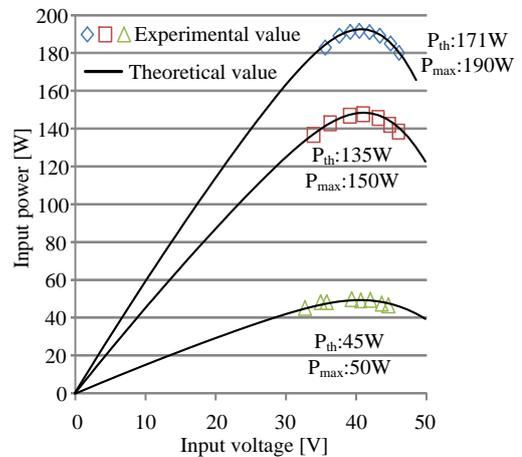


Fig.11. Experimental results of MPPT.

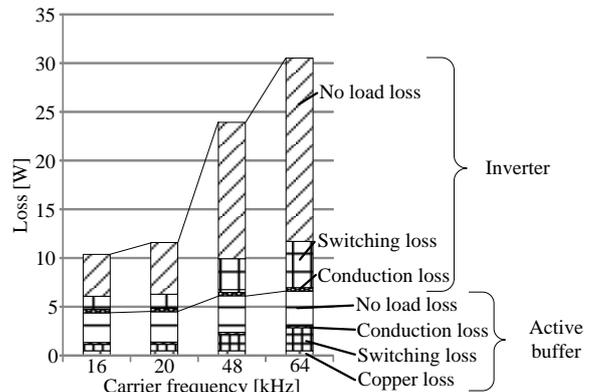


Fig.12. Converter loss analysis results.

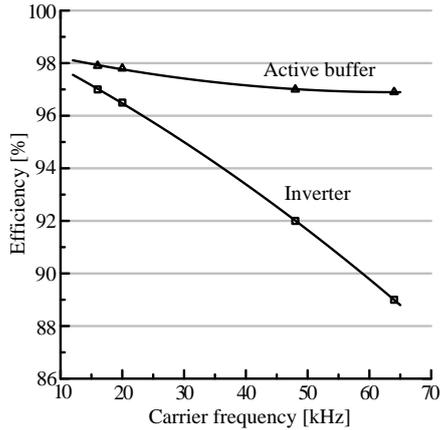


Fig.13. Relationship between carrier frequency and efficiency.

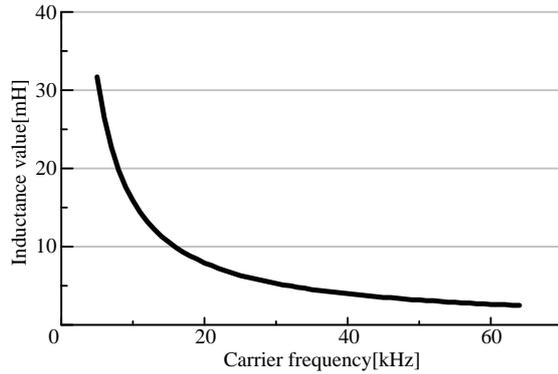


Fig.14. Relationship between buffer inductance and carrier frequency.

$$i_c = C_{dc} \frac{dv_c}{dt} \dots\dots\dots(13)$$

(13)式より，平滑キャパシタに必要な静電容量  $C_{dc}$  は(14)式となる。

$$C_{dc} = \frac{\Delta v_c}{\Delta i_c} \Delta t \dots\dots\dots(14)$$

ここで， $\Delta t$  は系統周波数の2倍周波数成分が支配的である。また， $\Delta v_c$  と  $\Delta i_c$  はリプル電圧(peak to peak)，リプル電流(peak to peak)である。 $\Delta v_c$  と  $\Delta i_c$  が最大値に対して10%となるように  $C_{dc}$  を設計した結果，500  $\mu\text{F}$  のキャパシタが必要となる。

〈5・4〉体積比較

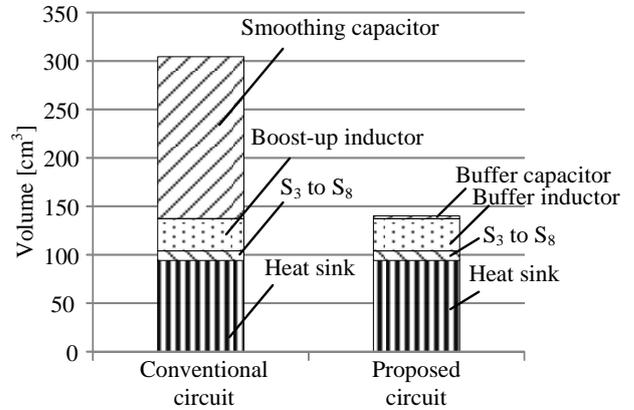
表2に体積設計条件，図15(a)に昇圧チョッパ回路と提案回路の体積比較結果を示す。ここで，昇圧リアクトル及びバッファリアクトルの体積は Area Product<sup>(15)</sup>による設計法を用いて評価した。図15(a)より，昇圧チョッパ回路を用いた場合に比べ，提案回路は体積を55%低減可能なことがわかる。これは提案回路では直流中間部に平滑キャパシタが不要なためである。

図15(b)に提案回路のスイッチング周波数を変更した際の体積比較結果を示す。スイッチング周波数を64 kHzに増加することで提案回路の体積を61%低減可能であることがわかる。これはバッファリアクトルがスイッチング周波数を増加することで小型化可能なためである。しかしながら，スイッチング損失が増加するため，ヒートシンクが大型化する。そこで，パレートフロントカーブ<sup>(16)</sup>を用いて最適なスイッチング周波数をパワー密度の観点から考察する。

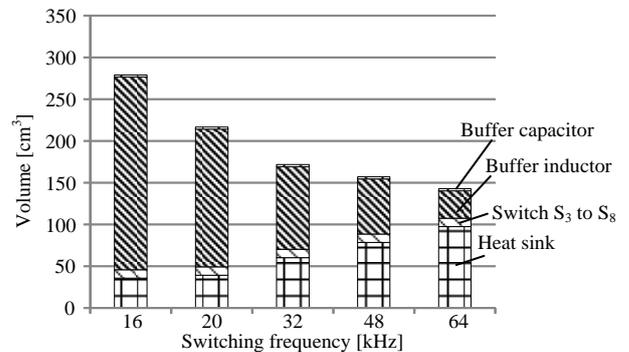
図16に横軸にパワー密度，縦軸に効率をとり，スイッチング周波数を変更した場合のパレートフロントカーブを示す。効率はシミュレーションによる損失解析結果から算出した。従来回路はスイッチング周波数70 kHz時で0.65kW/dm<sup>3</sup>の最大パワー密度となる。一方，提案回路はスイッチング周波数70 kHz時1.6kW/dm<sup>3</sup>となり，59%パワー密度を高く設計可能なことがわかる。これは図15(a)の体積の内訳に示すとおり，提案回路は平滑キャパシタが不要な分，回路体積を小型化できるためである。

Table2. Parameters to calculate the volume.

$T_j$	120°C
$T_a$	25°C
CSPI	3
Switching device S3-S6 Volume	SCH2080KE (Rohm) 1.67cm <sup>3</sup>
Buffer capacitor C <sub>s</sub> Volume	EVC serie (Murata manufacturing Co.Ltd) 2.56cm <sup>3</sup>
Smoothing capacitor C <sub>dc</sub> Volume	LNT2H471MSEF (470 $\mu\text{F}$ , 500V) (Nichicon) 167cm <sup>3</sup>
Buffer inductor L <sub>1</sub> Volume	33cm <sup>3</sup>



(a) Volume estimates of the proposed circuit.



(b) Volume comparison when the switching frequency increases to 64kHz.

Fig.15. Volume estimates for the proposed circuit.

## 6. まとめ

本論文では、小容量キャパシタで单相電力脈動補償可能な昇圧形アクティブバッファを有する電解コンデンサレス単相系統連系インバータを提案した。提案回路は直流中間部に大容量電解コンデンサを必要としないため、長寿命化が期待できる。

定格 200W の試作機による実験結果より、入力電流脈動を 97% 低減出来ていることを確認した。また、出力電流 THD3.5%、負荷力率 99% が得られた。最高効率は DC/DC コンバータで 96.2%、アクティブバッファ、インバータで 95.5% を達成した。また、MPPT の動作検証を行い、入力電力を理論上の最大電力点付近に制御できていることを確認した。

損失解析結果より、無負荷損失が支配的であることを明らかにした。これは使用しているスイッチング素子の寄生容量が大きいためである。また、バッファリアクトルの小型化と高効率化はトレードオフの関係がある。

提案回路のスイッチング周波数を変更した際の体積比較を行った。体積比較より、スイッチング周波数を 16 kHz から 64 kHz に変更した場合、提案回路は体積を 61% 低減可能であることが明らかになった。これはバッファリアクトルがスイッチング周波数を増加することで小型化可能なためである。

パレートフロントカーブを用いてパワー密度に対する効率の評価を行った結果、従来回路と比較して提案回路は 59% パワー密度を高く設計可能であることを確認した。

今後の予定として、実機において高パワー密度設計の妥当性を検証することなどが挙げられる。

## 文 献

- (1) Kuo-Hen Chao, Po-Tai Cheng: "Power Decoupling Methods for single-phase three-poles AC/DC converters", ECCE 2009., Vol. No. , pp. 3742-3747 (2009)
- (2) Haibing Hu, Souhib Harb, Xiang Fang, Dehua Zhang, Qian Zhang, Z. John haen: "A Three-port Fly back for PV Micro inverter Applications With Power Pulsation Decoupling Capability", IEEE Trans., Vol. 27 No. 9, pp. 3953-3964 (2012)
- (3) S. B. Kjaer, JK Pedersen: "A review of single-phase grid-connected inverters for photovoltaic modules", IEEE Trans., Vol. 41, No. 5, pp. 1292-1306 (2005).
- (4) H. Hu, S. Harb, N. Kutkut, I. Batarseh, Z. J. Shen: "Power Decoupling Techniques for Micro-inverters in PV Systems-a Review", ECCE2010, Vol. 32826, No. 2, pp. 3235-3240 (2010)s", IEEE Trans., Vol. 41, No. 5, pp. 1292-1306 (2005)
- (5) T. Shimizu, K. Wada, N. Nakamura: "Flyback-Type Single-Phase Utility Interactive Inverter With Power Pulsation Decoupling on the DC Input for an AC Photovoltaic Module System", IEEE Trans., Vol. 21, No. 5, pp. 1264-1272 (2006)
- (6) D. Cao, S. Jiang, X. Yu: "Low-Cost Semi-Z-source Inverter for Single-Phase Photovoltaic Systems", IEEE Trans., Vol. 26, No. 12, pp. 3514-35-23 (2011)
- (7) Y. Ohnuma, J. Itoh: "Comparison of Boost Chopper and Active Buffer as Single to Three Phase Converter", IEEE ECCE2011, Vol. , No. , pp. 515-521 (2011)
- (8) F.Shinjo, K.Wada, T.Shimizu: "A Single-Phase Grid-Connected Inverter with a Power Decoupling Function " PESC 2007, pp.1245-1249, (2007)
- (9) 渡辺大貴, 小岩一広, 伊東淳一, 大沼喜也, 宮脇慧: 「昇圧形アクテ

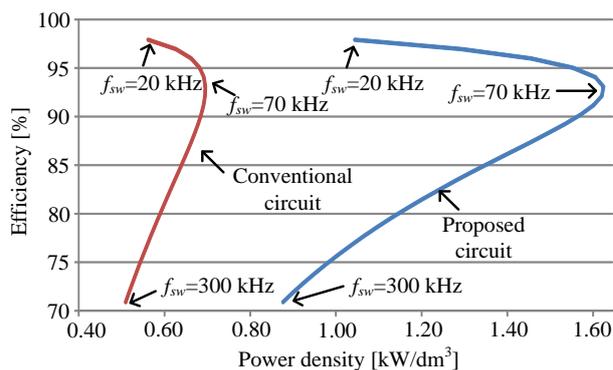


Fig.16. Pareto front curve of the conventional circuit and proposed circuit.

イブバッファを有する電解コンデンサレス系統連系インバータの実機検証」, 平成 25 年電気学会産業応用部門大会, Vol. , No. 1-26, pp. (2013)

- (10) シャープ株式会社: 「住宅用太陽光発電システム用マルチパワーコンディショナ」技術報告, 第 77 号(2000 年)
- (11) J. Itoh, H.Watanabe, K.Koiwa, Y. Ohnuma: "Experimental verification of single-phase inverter with power decoupling function using boost chopper", EPE '13-ECCE Europe, the 15th European Conference on Power Electronics and Applications, Vol. , No. , pp. (2013)
- (12) 渡辺大貴, 小岩一広, 伊東淳一: 「昇圧形アクティブバッファのバッファインダクタンスに関する一考察」, 平成 25 年度電気関係学会東京支部新潟支所大会, Vol. , No. III-11, pp. 45 (2013)
- (13) 竹内一平, 金井康通, 黒川浩助: 「太陽電池単セル昇圧回路への MPPT 制御の適用」, IIP 情報・知能・精密機器部門講演会講演論文集 2002, 162-164, 2002-03-22
- (14) J. Itoh, T. Araki: "Volume Evaluation of a PWM Inverter with Wide Band-Gap Devices for Motor Drive System", 5th IEEE Annual International Energy Conversion Congress and Exhibition, Vol. , No. 4-4-2, pp. 372-378 (2013)
- (15) Wm. T. McLyman' Transformer and Inductor Design Handbook' CRC Press, 2004
- (16) 櫻原有吾, 伊東淳一, 森田一徳, 宗島正和, 小倉和也: 「パレートフロントカーブを用いた 5 レベルトポロジーの性能比較」, SPC 浜松, Vol. , No. SPC-12-159, EDD-12-066, pp. (2012)

**渡 辺 大 貴** (学生員) 1989 年 11 月 23 日生。2013 年 3 月長岡技術科学大学電気電子情報工学課程卒業。同年 4 月同大学大学院工学研究科修士課程電気電子情報工学専攻に進学。主に電力変換回路に関する研究に従事。



**小 岩 一 広** (学生員) 1988 年 2 月 1 日生。2010 年 3 月長岡技術科学大学電気電子情報工学課程卒業。同年 4 月同大学大学院工学研究科修士課程電気電子情報工学専攻に進学。主に電力変換回路に関する研究に従事。



伊 東 淳 一



(正員) 1972年生。1996年3月長岡技術科学大学大学院工学研究科修士課程修了。同年4月、富士電機(株)入社。2004年4月長岡技術科学大学電気系准教授。現在に至る。主に電力変換回路、電動機制御の研究に従事。博士(工学)(長岡技術科学大学)。2007年第63回電気学術振興進歩賞受賞。IEEE会員。

大 沼 喜 也



(正員) 1985年生。2013年3月長岡技術科学大学大学院工学研究科博士後期課程エネルギー・環境工学専攻修了。同年4月、長岡パワーエレクトロニクス(株)入社。現在に至る。博士(工学)(長岡技術科学大学)。

宮 脇 慧



(正員) 1985年生。2013年3月長岡技術科学大学大学院工学研究科博士後期課程エネルギー・環境工学専攻修了。同年4月、長岡パワーエレクトロニクス(株)入社。現在に至る。博士(工学)(長岡技術科学大学)。