

フライングキャパシタ形 DAB コンバータの 動作モード切替点の明確化

学生員 比嘉 隼 上級会員 伊東 淳一 (長岡技術科学大学)

Clarification of Changing Point for DAB Converter using Flying Capacitor Topology

Hayato Higa, Student Member, Jun-ichi Itoh, Senior Member (Nagaoka University of Technology)

This paper discusses a boundary condition of a changing point among operation modes for dual active bridge DC-DC converter using Flying Capacitor (FC) topology. With FC topology, the output voltage waveforms are three types which are five-level waveform, square waveform and square waveform with the half of the input voltage. In the proposed method, three operation modes are changed according to the output power and the output voltage. Therefore, the high efficiency is achieved in the wide load against the voltage fluctuation. In this paper, the changing points among three operation modes are clarified by the loss analysis. At the changing points, the maximum error between the calculation and experiment results is 2.3%.

キーワード： デュアルアクティブブリッジコンバータ, フライングキャパシタ形, ゼロ電圧スイッチング(ZVS), 損失解析

Keywords： Dual active bridge converter, Flying capacitor topology, Zero voltage switching, Loss analysis

1.はじめに

近年、電気自動車やスマートグリッドを対象とした高圧直流バスと低圧バッテリーを接続する蓄電システムが注目を集めている。この蓄電システムには、充放電動作および絶縁が容易な点から双方向絶縁型 DC-DC コンバータが用いられている⁽¹⁾。双方向絶縁型 DC-DC コンバータの一方式としてデュアルアクティブブリッジコンバータ(以下、DAB コンバータ)がある。DAB コンバータはトランスの漏れインダクタンスとスイッチング素子の寄生容量により、ゼロ電圧スイッチング(以下、ZVS)を達成でき、スイッチング損失の低減が可能である。しかし、入出力電圧比と巻き数比の差に比例して、ZVS 範囲が制限され⁽²⁾、軽負荷時の無効電流が増加する⁽²⁾。そのため、バッテリーのような電圧変動が大きいシステムだと広い負荷範囲で高効率化が困難である。

従来では、高圧側に T 形 3 レベルインバータを適用した DAB コンバータを用いて、巻き数比を考慮した入出力電圧比に対するスイッチングパターンについて検討している⁽⁴⁾。しかし、T 形 3 レベルインバータでは、双方向スイッチ以外の素子を低耐圧化できないため、低オン抵抗の MOSFET を使用できない。

この問題を解決するために、今まで著者らは高圧側のインバータにフライングキャパシタ(FC) トポロジーを適用した DAB コンバータを提案し、FC インバータの動作モードを切り替えることで広い負荷範囲で高効率化できることを明らかにしている⁽⁵⁾。しかし、回路パラメータの変化を含め

て、最適な切り替え点については明らかにしていない。

そこで、本論文では、5 レベル DAB コンバータの各動作モードの損失を定式化することで、損失最小化の観点から動作モードの切り替え点を明確化する。まず、各動作モードの半導体損失および受動部品の損失を定式化する。さらに、1 kW の試作器を用いて実験結果と計算結果を比較し、損失式の妥当性を確認する。

2.提案回路

図 1 に FC 形 DAB コンバータの構成図を示す。この回路は高圧側にフライングキャパシタ形を適用した 3 レベルインバータ、低圧側に 2 レベルインバータで構成される。高圧側に 2 レベルインバータを適用した方式と比較して、素子耐圧が半分になるため、低オン抵抗の素子を選定できる。

提案回路の高圧側回路は 3 レベル電圧を出力できるフライング形のレグにより、フルブリッジ構成している。そのため、各レグの出力モードの組み合わせから(1)トランスに印加される電圧波形が 5 レベル波形となる 5 レベル動作、(2)入力電圧がそのままトランスに印加されるフルブリッジ(FB)動作、(3)入力電圧の 1/2 がトランスに印加されるハーフブリッジ(HB)動作が可能である。以下に各動作について説明する。

図 2 にキャリア 1 周期の 5 レベル DAB コンバータの動作波形を示す。相電圧が入力電圧の半値を出力する期間 α と各相電圧 v_{1u} , v_{1v} の位相差 β により各電圧レベルの期間を決定する。図 2 から位相差 δ によって、3 種類のモードが存在する。

以下に各モードの条件と出力電力 P_{out} を(1)-(3)式に示す。

Mode1($0 < \delta < \alpha - \beta/2$)

$$P_{out} = \frac{NV_{in}V_{out}}{\omega L} \delta \left(1 - \frac{2\alpha}{\pi}\right) \dots\dots\dots (1)$$

Mode2($\alpha - \beta/2 < \delta < \alpha + \beta/2$)

$$P_{out} = \frac{NV_{in}V_{out}}{\omega L} \left\{ \delta - \frac{\delta^2}{2\pi} - \frac{\delta(\alpha + \beta/2)}{\pi} - \frac{(\alpha - \beta/2)^2}{2\pi} \right\} \dots\dots\dots (2)$$

Mode3($\alpha + \beta/2 < \delta < \pi/2$)

$$P_{out} = \frac{NV_{in}V_{out}}{\omega L} \left\{ \delta - \frac{\delta^2}{\pi} - \frac{(\alpha^2 + \beta^2/4)}{\pi} \right\} \dots\dots\dots (3)$$

ここで、 ω はスイッチング角周波数、 V_{in} 、 V_{out} はそれぞれ入出力の直流電圧である。また、 $\alpha=0$ rad、 $\beta=0$ rad にすることで FB 動作、 $\alpha=\pi/4$ rad、 $\beta=\pi/2$ rad にすることで、HB動作を達成できる。FB 動作の場合、位相差に対する出力電力 P_{out} は(4)式で得られる⁽²⁾。

$$P_{out} = \frac{NV_{in}V_{out}}{\omega L} \delta \left\{1 - \frac{\delta}{\pi}\right\} \dots\dots\dots (4)$$

HB 動作では、位相差に対する出力電力は FB 動作の半分となる。これは、トランス印加電圧の振幅が FB 動作の半分となるためである。

FB 動作時の場合、ZVS を達成できる出力電力の条件を(5)式で示す⁽²⁾。

$$\frac{NV_{in}V_{out}}{\omega L} \frac{\pi}{4} \left| \left| 1 - \left(\frac{NV_{out}}{V_{in}} \right)^2 \right| \right| \leq P_{out_FB} \leq \frac{NV_{in}V_{out}}{\omega L} \frac{\pi}{4} \dots\dots\dots (5)$$

(5)式から、巻き数比を考慮した入出力電圧比が $V_{in}/NV_{out}=1$ となると ZVS 範囲が最大となる。一方、HB 動作の場合、ZVS を達成できる出力電力の条件は(5)式の入力電圧 V_{in} に 1/2 をかけた式となる。したがって、巻き数比と巻き数比の関係が $V_{in}/NV_{out}=1/2$ となる場合に ZVS 範囲が最大となる。さらに、5 レベル動作では $0.5 < V_{in}/NV_{out} < 1$ の範囲内で FB および HB 動作で ZVS が達成できない軽負荷においても、ZVS を達成できる⁽⁴⁾。

3. 損失定式化

切り替え点を明確化するために各動作モードの損失定式化を行う。回路損失は半導体損失、トランス、インダクタ、コンデンサ損失に分離できる。

インダクタ電流は各動作モードで異なる。まず、デッドタイムを考慮しない場合の FB 動作時における高圧側のインダクタ電流実効値 I_L を(6)式に示す⁽⁵⁾。

$$I_L = \frac{\sqrt{NV_{in}V_{out}}}{\omega L} \sqrt{-\frac{3}{4\pi}\delta^3 + \delta^2 + \frac{\pi^2}{12} \frac{(V_{in} - NV_{out})^2}{NV_{in}V_{out}}} \dots\dots\dots (6)$$

(6)式から巻き数比を考慮した出力電圧と入力電圧が一致する場合にインダクタ電流が最小となる。次に、HB 動作時のインダクタ電流実効値は(7)式にて表される。

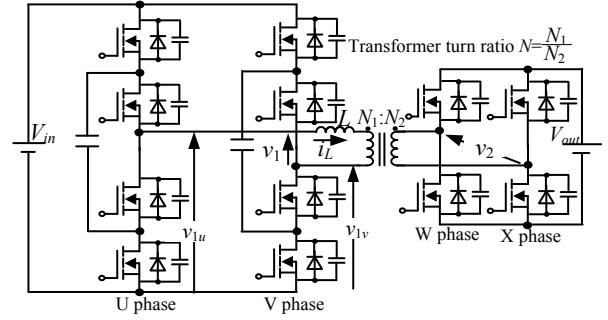


Fig. 1. Configuration of five-level DAB converter.

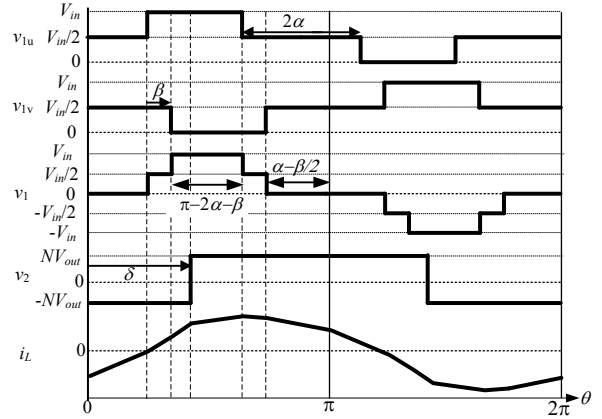


Fig. 2. Switching pattern of three-level DAB converter.

$$I_L = \frac{\sqrt{NV_{in}V_{out}}}{\omega L} \sqrt{-\frac{1}{3} \frac{\delta^3}{\pi} + \frac{1}{2} \delta^2 + \frac{\pi^2}{12} \frac{(V_{in}/2 - NV_{out})^2}{NV_{in}V_{out}}} \dots\dots\dots (7)$$

また、5 レベル動作時の各モードにおける高圧側のインダクタ電流実効値 I_L を(8)-(10)式に示す。

Mode1($0 < \delta < \alpha - \beta/2$)

$$I_L = \frac{\sqrt{NV_{in}V_{out}}}{\sqrt{12\pi\omega L}} \left\{ \pi^3 \left(\frac{V_{in} - NV_{out}}{NV_{out}V_{in}} \right)^2 + 8\alpha^3 \left(-1 + 2 \frac{V_{in}}{NV_{out}} \right) + \frac{V_{in}}{NV_{out}} \beta^3 \right\}^{\frac{1}{2}} + 12\pi \left(\alpha^2 - \frac{\alpha\beta^2}{2\pi} + \frac{\beta^2}{4} \right) \left(1 - \frac{V_{in}}{NV_{out}} \right) + (-2\alpha + \pi) 12\delta^2 \dots\dots\dots (8)$$

Mode2($\alpha - \beta/2 < \delta < \alpha + \beta/2$)

$$I_L = \frac{\sqrt{NV_{in}V_{out}}}{\sqrt{12\pi\omega L}} \left\{ \pi^3 \left(\frac{V_{in} - NV_{out}}{NV_{out}V_{in}} \right)^2 - 4 \left(\alpha + \frac{\beta}{2} \right)^3 + 12\alpha\beta\delta \right\}^{\frac{1}{2}} + (12\alpha^2 + 3\beta^2) \left(\pi - \delta - \pi \frac{V_{in}}{NV_{out}} \right) + \frac{V_{in}}{NV_{out}} (16\alpha^3 + 6\alpha\beta^2 + \beta^3) + 2\delta^2 (-2\delta + 6\pi - 6\alpha - 3\beta) \dots\dots\dots (9)$$

Mode3($\alpha + \beta/2 < \delta < \pi/2$)

$$I_L = \frac{\sqrt{NV_{in}V_{out}}}{\sqrt{12\pi\omega L}} \left\{ \pi^3 \left(\frac{V_{in} - NV_{out}}{NV_{out}V_{in}} \right)^2 + 4\delta^2 (-2\delta + 3\pi) \right\}^{\frac{1}{2}} + (12\alpha^2 + 3\beta^2) \left(\pi - 2\delta - \pi \frac{V_{in}}{NV_{out}} \right) + \frac{V_{in}}{NV_{out}} (16\alpha^3 + 6\alpha\beta^2 + \beta^3) \dots\dots\dots (10)$$

提案回路の半導体損失はターンオン損失，ターンオフ損失，導通損失に分けられる。なお，高圧，低圧側ともに MOSFET を使用しているため，還流ダイオードの導通損失はゼロと仮定している。さらに，ZVS を達成できる条件ではターンオン損失をゼロとしている。

次に導通損失 P_{cond} はインダクタ電流実効値 I_L から(11)式で表される。

$$P_{cond} = kR_{on} I_L^2 \dots\dots\dots (11)$$

なお， R_{on} は MOSFET のオン抵抗，係数 k は電流が半周期に通過するスイッチ数を表しており，高圧側で 4 つ，低圧側で 2 つのスイッチとなる。次に素子 1 つスイッチング損失 P_{sw} はスイッチング時のインダクタ電流 i_L ，スイッチング素子のターンオフ，ターンオン 1 回あたりのエネルギー E_{on} ， E_{off} から(12)式で表される。

$$P_{sw} = (E_{on}(V, i_L) + E_{off}(V, i_L)) f_{sw} \dots\dots\dots (12)$$

ここで， f_{sw} はスイッチング周波数である。ターンオン時のハードスイッチングはデッドタイム期間中のインダクタ電流がデッドタイム後にターンオンする MOSFET のドレインソース間容量を充電方向となる場合に発生する。

トランスで発生する損失は，コアの磁束変化により発生する鉄損と巻線の抵抗成分による銅損に分離できる。まず，鉄損は電圧変化によりトランスに発生する磁束密度と，コアの特性によって決まる。

トランス鉄損は Improved Generalized Steinmetz Equation(iGSE)⁽⁷⁾を用いて計算する。トランスの動作磁束密度 B から体積当たりのコアロス値 P_{cv} は(13)式となる。

$$P_{cv} = \frac{1}{2\pi} \int_0^{2\pi} k_i \left| \frac{dB}{d\theta} \right|^{\alpha_s} \left\{ \frac{2V_m(\pi - 2\alpha - \beta) + V_m\beta}{4\omega N A_c} \right\}^{\beta_s - \alpha_s} d\theta \dots\dots\dots (13)$$

A_c はコアの実効断面積， k_i ， α_s ， β_s はスタインメッツ係数である。本論文では，コアのデータシートから導出している。(13)式とコアの実効体積の乗算により鉄損を計算できる。

次に，銅損は直流抵抗，表皮効果と近接効果に分けられる。リッツ線を使用した場合，表皮効果による損失 P_{copper_skin} および近接効果による損失 P_{copper_prox} はインダクタ電流の x 次高調波成分 $I_L(x)$ から(14)および(15)式で表される⁽⁷⁾。

$$P_{copper_skin} = \sum_{x=1}^{\infty} nR_{DC} F_R(xf_{sw}) f_{sw} (I_L(x)/n)^2 \dots\dots\dots (14)$$

$$P_{copper_prox} = \sum_{x=1}^{\infty} nR_{DC} G_R(xf_{sw}) I_L(x)^2 \left(N_L^2 \frac{4M_L^2 - 1}{12b_F^2} + \frac{1}{2\pi^2 d^2} \right) \dots\dots\dots (15)$$

ただし，

$$I_L(x) = \frac{1 - \cos(x\pi)}{x^2 \pi^2 f_{sw} L} \left\{ \left[V_m \cos(x\alpha) \cos(x\beta/2) \right]^2 + (NV_{out})^2 \right\}^{\frac{1}{2}} \left[-2NV_{out} V_m \cos(x\alpha) \cos(x\beta/2) \cos(x\delta) \right]$$

ここで， b_F は巻線の高さ， n はリッツ線の素線数， R_{DC} は巻線の直流抵抗， M_L は巻線の層数， N_L は一層あたりの巻き数である。なお， $F_R(f_{sw})$ は近接効果を， $G_R(f_{sw})$ は表皮効果による

Table 1 Experimental conditions.

Element	Symbol	Value
Input voltage	V_{in}	380 V
Output voltage	V_{out}	36 V or 24 V
Switching frequency	f_{sw}	100 kHz
Rated power	P	1000 W
Additional inductance (air coil)	L	1.3 μ H
MOS-FET on-resistance (High side)	R_{on_high}	80 m Ω
MOS-FET on-resistance (Low side)	R_{on_low}	4.9 m Ω
Transformer core shape and material	EC90 MB3(JFE)	
Core effective cross-section	A_c	280 mm ²
Core effective volume	V_e	40420 mm ³
Transformer turn ratio	N	8 ($N_1:N_2=24:3$)
Length of coil (Low side of transformer)	b_{F_Low}	18.6 mm
Length of coil (High side of transformer)	b_{F_High}	27.1 mm
Length of coil (Additional inductor)	b_{F_L}	24.1 mm
ESR of input capacitor	R_{c_high}	30 m Ω
ESR of output capacitor	R_{c_low}	14 m Ω
High side wire resistance ($\phi 0.65 \times 3$)	R_{DC_high}	1.9 m Ω
Low side wire resistance ($\phi 0.1 \times 920$)	R_{DC_low}	0.3 m Ω
Wire resistance of L ($\phi 0.1 \times 720$)	R_{DC_L}	0.2 m Ω
Dead-time	T_d	200 ns
Parasitic capacitance of high side	C_{ds_high}	35 pF
Parasitic capacitance of low side	C_{ds_low}	1.5 nF

影響を表す係数であり，ケルビン関数を用いて(16)，(17)式で求められる⁽⁷⁾。

$$F_R(f_{sw}) = \frac{\xi}{4\sqrt{2}} \left\{ \frac{ber_0(\zeta)(bei_1(\zeta) - ber_1(\zeta)) - bei_0(\zeta)(ber_1(\zeta) - bei_1(\zeta))}{ber_1(\zeta)^2 + bei_1(\zeta)^2} \right\} \dots\dots\dots (16)$$

$$G_R(f_{sw}) = \frac{\xi \pi^2 d^2}{2\sqrt{2}} \left\{ \frac{-ber_2(\zeta)(ber_1(\zeta) + bei_1(\zeta)) - bei_2(\zeta)(bei_1(\zeta) - ber_1(\zeta))}{ber_1(\zeta)^2 + bei_1(\zeta)^2} \right\} \dots\dots\dots (17)$$

ただし，

$$\zeta = \frac{d}{\sqrt{2}\epsilon}$$

$$\epsilon = \frac{1}{\sqrt{\pi \mu_0} f_{sw}}$$

また， ζ は，巻線の伝導率 σ ，リッツ線内の各素線で発生する浸透深さ ϵ およびリッツ線内の素線直径 d から導出することができる。

5 レベル DAB コンバータには，フライングキャパシタと入出力コンデンサがある。コンデンサ損失は等価直列抵抗 R_c とコンデンサに充放電される電流から求められる。入出力コンデンサにはインダクタ電流の絶対値に対して入力電流 I_m をゼロとして充放電されるため，キャパシタ損失 P_c は(18)式にて，表される。

$$P_c = R_c \frac{1}{\pi} \int_0^\pi (|i_L| - I_{in})^2 d\theta \dots\dots\dots (18)$$

なお，フライングキャパシタは充放電時間が短く，高圧側(低電流側)にあるためフライングキャパシタの損失をゼロと仮定している。

4. 実験結果と計算結果の比較

本章では，損失計算の妥当性を確認するために，1 kW の

試作器を用いて、実験検証を行う。表 1 に実験条件を示す。なお、インダクタおよびトランス巻線の層数を 1 としている。また、所望の定格電力を達成するために、追加のインダクタを高周波トランスの低圧側に接続し、鉄損を無視するために空芯を使用している。ハードスイッチング動作は実験によりドレインソース間を測定し、確認している。

図 3 に各動作モードの動作波形を示す。図 3(a)が FB 動作、図 3(b)が 5 レベル動作、図 3(c)が HB 動作である。しかし、HB 動作時にゼロ電圧期間が発生している。これはデッドタイム期間中にインダクタ電流が環流し、各相のアーム電圧 v_{lu} , v_l の振幅が一致するため、FC インバータの出力電圧がゼロとなるためである。

図 4 に実機実験と損失計算による負荷効率特性を比較検討した結果を示す。(a)は入力電圧 380 V, 出力電圧が 36 V 時、(b)は入力電圧 380 V, 出力電圧 24 V 時の効率特性である。図(a)および図(b)ともに、5 レベル動作、HB 動作の効率特性が一致している。また、軽負荷の場合でも損失誤差が最大 16.3%となっている。これはデッドタイム期間中のインダクタ電流が環流ダイオードに流れるため、考慮していない環流ダイオードの導通損失が誤差要因の一つである。一方、切り替え点において、計算結果と実験結果の出力電力の誤差は最大 2.8%で一致している。また、切り替え点で動作モードを切り替えることで損失を最大 38%低減している。

図 5 に出力電圧 24 V 時の切り替え点付近の損失解析結果を示す。図 5 から軽負荷では低圧側のターンオフ損失が支配的である。これは、HB 動作の場合、他の動作と比較してターンオフ時のインダクタ電流が大きいためである。一方、重負荷では、低圧側の導通損失が支配的である。これらの損失を考慮して設計することで効率を改善することが可能である。

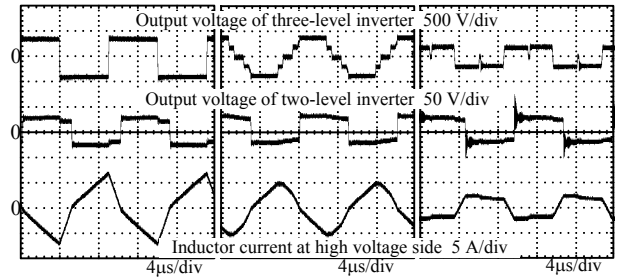
5.まとめ

本論文では、5 レベル DAB コンバータの各動作モードの切り替え点を明らかにすることを目的に、各動作モードの損失を定式化し、各動作モードの切り替え点において最大誤差 2.8%で一致した。以上のことから損失計算による切り替え点の妥当性を明らかにした。

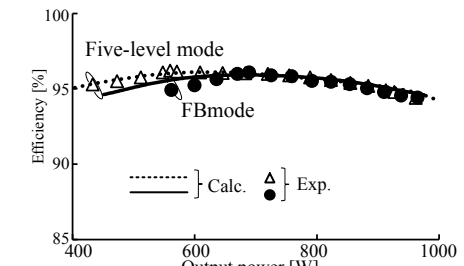
今後は損失式から損失が最小となる 5 レベル動作スイッチングパターンを検討する。

文 献

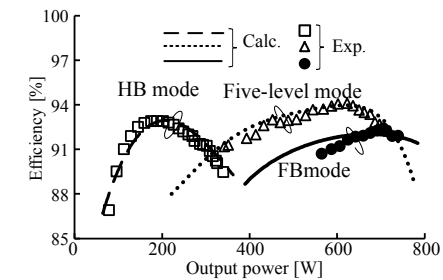
- (1) M.E. Glavin, Paul K.W. Chan, S. Armstrong, W.G Hurlley: "A Stand-alone Photovoltaic Supercapacitor Battery Hybrid Energy Storage System", EPE-PEMC2008 (2008)
- (2) Kheraluwala, M.N., Gascoigne, R.W., Divan, D.M., Baumann, E.D.: "Performance Characterization of a High Power Dual Active Bridge dc-to-dc Converter", IEEE Trans. I.P., Vol. 28, No. 6, pp. 1294-1301 (1992)
- (3) P. A. M. Bezerra, F. Krismer, R. M. Burkart, J. W. Kolar: "Bidirectional Isolated Non-Resonant DAB DC-DC Converter for Ultra-Wide Input Voltage Range Applications", PEAC2014, pp. 1038-1044 (2014)
- (4) 比嘉隼, 伊東淳一: 「フライングキャパシタトポロジを適用した DAB コンバータの ZVS 範囲拡大に関する基礎検討」, 平成 27 年電気



(a)FB mode (b)Five-level mode (c)HB mode
Fig.3 Operation waveforms with each mode.



(a) Input voltage V_{in} 380 V, output voltage V_{out} 36 V.



(b) Input voltage V_{in} 380 V, output voltage V_{out} 24 V

Fig. 4 Efficiency characteristics with each mode.

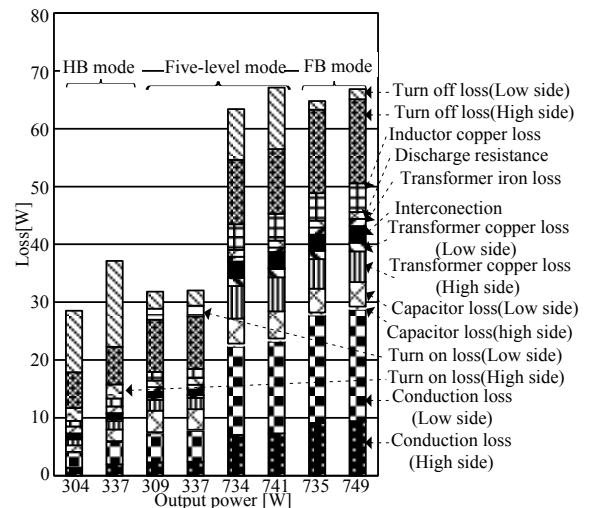


Fig. 5 Loss analysis result. Input voltage 380 V, Output voltage 24 V.

- 学会産業応用部門大会, R-1-17 1-58, pp. (2015)
- (5) 比嘉隼, 伊東淳一: 「負荷に応じた動作モード切替をもつフライングキャパシタ形 DAB コンバータの実機検証」, 半導体電力変換/モータドライブ合同研究会, SPC16-038 MD-16-038 (2016)
- (6) 宮脇慧, 伊東淳一, 岩谷一生: 「直列補償方式を用いた双方向絶縁 DC/DC コンバータ」, 電学論 D, Vol. 133, No. 9, pp. 876-884 (2013)
- (7) J. Mühlthaler, J. W. Kolar, A. Ecklebe: "Loss Modelling of Inductive Components Employed in Power Electronic Systems", ECCE Asia 2011 (ICPE), pp. 945-952(2011)