

マルチセルを用いた単相中圧 Solid-State Transformer の損失解析

学生員 青柳 和樹 正員 日下 佳祐 上級会員 伊東 淳一 (長岡技術科学大学)

Loss Analysis of Single-Phase Medium-Voltage Solid-State Transformer using Multi Cell

Kazuki Aoyagi, Student member, Keisuke Kusaka, Member, Jun-ichi Itoh, Senior Member (Nagaoka University of Technology)

This paper provides a loss analysis of the proposed Solid-State Transformer (SST). In the proposed circuit, it is possible to reduce the volume of heat sinks and passive components by using low voltage switching device with low loss characteristic and high frequency operation. The loss equation is derived using a miniature model with three cells. As a results, the sinusoidal waveform of the input current is obtained without the large distortion. The total harmonic distortion (THD) of the input current is 3.07%. In addition, the error of the loss between experiment and calculation is less than 5%.

キーワード : Solid-State Transformer, 力率改善回路, LLC 共振型コンバータ, 高周波トランス

Keywords : Solid-State Transformer, Power factor correction converter, LLC resonant converter, High-frequency transformer

1. はじめに

近年, スマートグリッドや大規模ビル, データセンター等の省エネルギー化を実現する一手法として直流配電システムが注目を集めている⁽¹⁾。これまでの交流配電システムでは, 機器に個別に AC-DC コンバータを接続する必要がある。それに対し, 直流配電システムでは個々の AC-DC コンバータが不要なため, システムの高効率化および小型化が期待できる⁽²⁾。

一方で, 従来の配電システムでは, 数 kV の電力系統から数百 V へ降圧を行うため, ノイズ, 安全の観点から絶縁トランスを介す必要がある。しかし, 商用周波数トランスを用いた場合, システム全体に対する体積および重量の占める割合が非常に大きいため, 小型化, 軽量化の妨げとなることが懸念される。

上記の問題を解決する方法として, 近年, Solid-State Transformer (以下, SST) が注目され, 盛んに研究されている⁽³⁾。SST は絶縁部に従来の商用周波数トランスの代わりに, 高周波トランスを使用する。これにより, 商用周波数トランス方式と比較して, トランス部の大幅な小型化が可能となる。同時に, SST は以下のようなメリットを有することが報告されている⁽⁴⁾。

- システムの小型・軽量化
- 力率改善
- 高調波抑制
- 有効・無効電力制御

中圧の SST ではデバイス耐圧を下げるために, セルコン

バータを多段化して構成することが可能である。よって, 低耐圧の低オン抵抗, 高速スイッチング可能なスイッチング素子が使用できる点, 多段化することで高調波を抑制でき, インダクタが小型化できるなど, マルチレベル変換器の特徴を取り入れることができる。

しかし, セルコンバータの多段化は, 使用素子数の大幅な増加を招く。特に, スwitching素子の増加はゲート駆動回路の増加を招き, その結果, 主回路を駆動するためのインターフェースを含めたシステムの複雑化を招く⁽⁵⁾。さらに, 従来の SST では各セルに設けられたコンデンサの電圧を一定にするために大容量のコンデンサが必要となり, 小型化を阻む一因となる⁽⁶⁾。これに対し, 筆者らはこれまで, 従来 SST と比較し, 主回路の素子数を大幅に削減かつ一次側に小容量のコンデンサを適用可能な SST の回路構成を提案しミニモデルによる検討を行っている⁽⁷⁾。

本論文では, 提案する SST に対して損失式を導出し, システムで発生する損失の割合を明らかにする。また, ミニモデルを使用し, 導出した損失式の妥当性を確認する。さらに, 導出した損失式から 6.6 kV 系統へ接続することを想定したフルモデル SST の損失を明らかにする。

2. システム構成

(2-1) 回路構成

図 1 に提案する SST の回路構成を示す。提案回路では整流器を全てのセルコンバータに対して共通化し, 直流電圧を得る。セルコンバータは昇圧チョップ回路, LLC 共振型コンバータから構成される。昇圧チョップ回路は力率改善

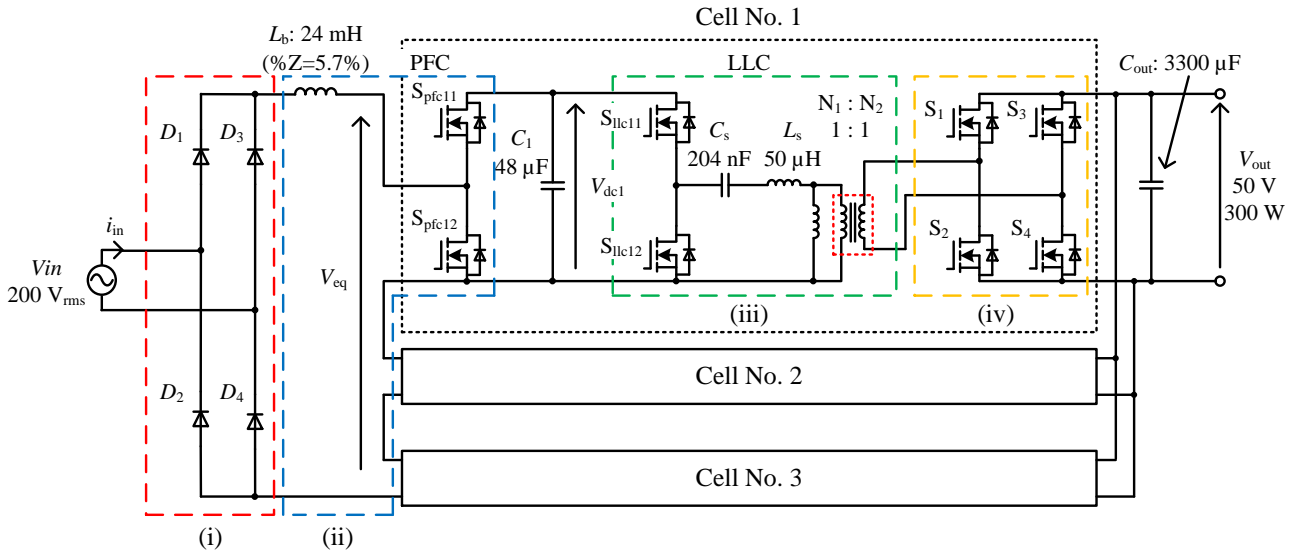


Fig. 1 Circuit configuration of proposed single-phase SST.

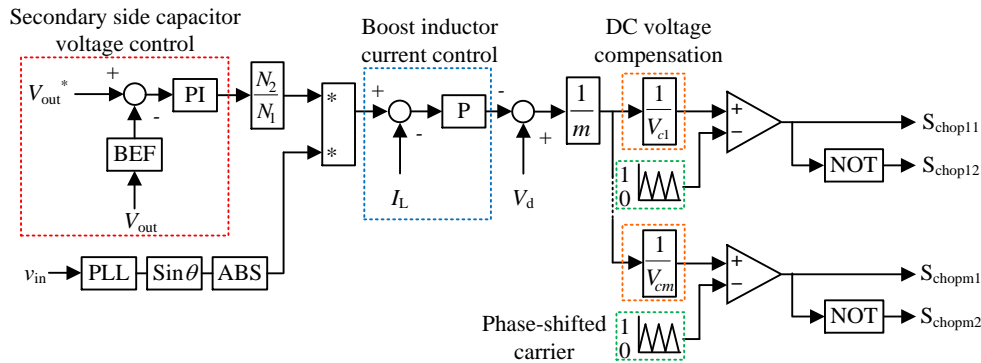


Fig. 2. Control block diagrams of proposed circuit.

動作を行い、電源電流を正弦波化する。LLC 共振型コンバータは、高周波トランスの漏れインダクタンス L_s とトランスの一次側に接続されるコンデンサ C_s の直列共振を利用し、高周波励磁とゼロ電流スイッチング(ZCS)を達成する。共振周波数に対して LLC 共振型コンバータのスイッチング周波数を合わせることで、高周波インバータ部の各 MOSFET は共振電流のゼロクロス付近でターンオン、ターンオフする。これにより、スイッチング損失を大幅に低減可能である。

さらに、セルコンバータの電源側を直列多段化することで、系統電圧を接続数に応じて分圧し、セル 1 個あたりに印加される電圧を低減する。これにより、PFC 回路の耐圧を低減することができるため、低耐圧、低オン抵抗な半導体スイッチを適用することができる。

(2・2) 制御構成

図 2 に制御ブロック図を示す。本制御は、出力電圧 V_{out} を制御する電圧制御(AVR)と昇圧リアクトル電流制御(ACR)から構成される。入力電流制御では、PFC 回路の入力段に接続されたインダクタの電流を全波整流状に制御し、電源側の力率を改善する。この時の電流指令値 I_L^* は(1)式で与えられる。

$$i_L^* = I_{amp} |\sin(\omega t)| \dots \dots \dots (1)$$

ここで、 I_{amp} は振幅指令である。位相情報は電源電圧を検出することで取得する。

一方、出力電圧制御では PI 制御器を用いて出力電圧を常に指令値に対して追従させる。この時、AVR 部の応答は ACR に対して十分遅く設計することで、ACR 部のゲインを 1 としてみなして設計する。

本制御の特徴は、各セルの一次側コンデンサ電圧 V_{dc1} のバランス制御が不要であることである。直列多段構成では、コンデンサ容量のばらつき等により、コンデンサ電圧にアンバランスが生じる可能性がある。しかし、二次側を並列多段構成とすることで、電圧のアンバランス量に応じて各セルの出力電力が自動的に増減し、一次側コンデンサ電圧は成り行きで均一となる。これにより、バランス制御が不要となる。

また、LLC 共振型コンバータはターンオン、ターンオフ ZCS を達成するために、スイッチング周波数を共振周波数と同等に設定し、デューティ 50% でオープンループ駆動させる。

3. ミニモデルによる実機検証

表 1 にミニモデルの仕様および使用素子を、図 3 に動作波形を示す。図 3 より入力電流は入力電圧に対してほぼ同位相の正弦波となっており力率 1 で動作している。この時の入力電流 THD は 3.07% である。さらに、同図の各セルの出力総和電圧においては、3 段のマルチレベル波形となっており、各段の幅が等しいことから各セルに均等に分圧されている。出力電圧は、指令値である 50 V に追従しており、降圧動作が実現されていることが確認できる。

図 4 に負荷率を 50% から 100% にステップ変化させた際の各一次側コンデンサ電圧の過渡動作を示す。図 4 より、負荷が変動した場合でも、各一次側コンデンサ電圧の平均値は一定に保たれ、最大値も各セルでほぼ同じ値を示している。したがって、一次側コンデンサ電圧はバランス制御なしでも均等に保たれることを確認した。

4. 損失解析

SST の変換器損失は(i)ダイオードブリッジ、(ii)PFC、(iii)LLC、(iv)二次側整流器に分離して考える。

出力側に接続されている電解コンデンサに流入する電流リップルは電力脈動成分だけでなく、スイッチングリップル成分も流入するため解析的に導出することは困難である。そのため、電解コンデンサに流入する電流をシミュレーションにより導出した⁽⁸⁾。ここで、電流実効係数 K_{cap} を導入し、(2)式にて電流実効値を求める。

$$I_{rms_cap} = K_{cap}(\phi, \lambda) I_{out} \dots \dots \dots (2)$$

ここで、 I_{out} は出力直流電流値の平均値であり、 K_{cap} はシミュレーションにより導出する。図 5 に電流実効係数 K_{cap} のシミュレーション結果を示す。ミニモデルにおいて、変調率 λ は 0.94 となることから、 K_{cap} は 0.83 となる。

〈4・1〉ダイオードブリッジ

ダイオード 1 つあたりの損失は、順方向電圧降下 V_F と電流 I_m から計算され(3)式で表される。

$$P_{loss_FWD} = \frac{1}{2} r_F I_m^2 + \frac{\sqrt{2}}{\pi} V_{F0} I_m \dots \dots \dots (3)$$

ここで、電流 I_m に対する順方向電圧降下を $V_F = r_F I_m + V_{F0}$ と近似した。

〈4・2〉PFC 部

スイッチの導通損失 P_{con} は、スイッチのオン電圧とスイッチに流れる電流から導出することができ、(4)式にて表される。

$$P_{con} = \frac{1}{2\pi} \int_0^\pi v_{on} i_{sw} d\omega t \dots \dots \dots (4)$$

ここで、 v_{on} はスイッチのオン電圧、 i_{sw} は素子に流れる電流である。PFC 部においてスイッチのオン電圧、素子に流れる電流はそれぞれ(5)、(6)式にて表される。

Table 1. Circuit parameters of the miniature model SST.

Switching frequency of PFC		f_{sw_pfc}	10 kHz
Resonant frequency		f_o	50 kHz
Device	(i)	$D_1 \sim D_4$	MDD95-22N1B 2200 V 120 A
	(ii)	$S_{pfc11} \sim S_{pfc12}$	SCT2080KE 1200 V 40 A
	(iii)	$S_{llc11} \sim S_{llc12}$	
	(iv)	$S_1 \sim S_4$	

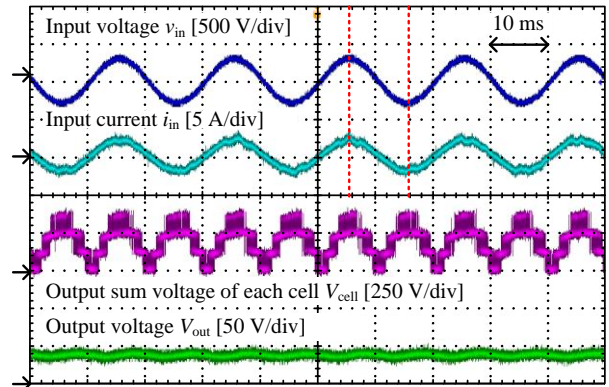


Fig. 3. Operation waveform of miniature model SST.

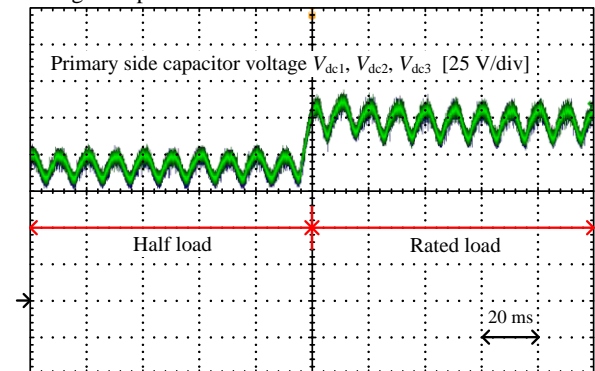


Fig. 4. Operation waveform of each primary side capacitor voltage at sudden change of load.

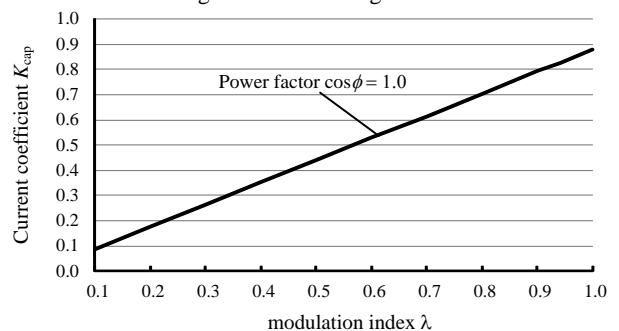


Fig. 5. Current coefficient of output capacitor

$$v_{on} = r_{on} \sqrt{2} I_L |\sin(\omega t)| + v_0 \dots \dots \dots (5)$$

$$i_{sw} = \sqrt{2} I_L |\sin(\omega t)| \dots \dots \dots (6)$$

ここで、 r_{on} はスイッチのオン抵抗、 I_L は昇圧リアクトルに流れる電流実効値である。また、スイッチング素子には MOSFET を使用することから、(5)式において $v_0 = 0$ とすることができる。さらに、力率 1 制御を行うため(6)式において入力電圧との位相差は考慮しない。

以上より、PFC 部での導通損失 P_{con_PFC} は(7)式で表される。

$$P_{con_PFC} = r_{on} I_L^2 \dots\dots\dots(7)$$

一方、スイッチング損失はスイッチに印加される電圧とスイッチに流れる電流に比例すると仮定すると(8)式で表される。

$$P_{sw_PFC} = \frac{4}{\pi} \frac{e_{on} + e_{off}}{E_{nom} I_{nom}} \frac{V_{dc}}{V_{cell}} \frac{P}{m} f_{sw} \dots\dots\dots(8)$$

ここで、 V_{dc} は一次側コンデンサ電圧、 V_{cell} はセル 1 段の入力電圧、 P は定格電力、 m はセル段数、 f_{sw} はキャリア周波数、 E_{nom} と I_{nom} はデータシート上のターンオン損失とターンオフ損失の測定条件時の電圧と電流、 e_{on} と e_{off} はそれぞれスイッチング 1 回のターンオン損失とターンオフ損失である。

(4・3) LLC 部

LLC 部の MOSFET による損失は、全領域で ZCS が達成されていると仮定すると、素子のオン抵抗による導通損失のみである。したがって、導通損失 P_{con_LLC} は(9)式で表される。

$$P_{con_LLC} = R_{on} \frac{I_{rms_cap}^2 + I_{out}^2}{m^2} \dots\dots\dots(9)$$

ここで、 I_{MOS} は MOSFET に流れる電流実効値である。

二次側に接続されている MOSFET は整流器として動作させるためスイッチングは行わない。したがって、ボディダイオードの導通損失のみ考慮すれば良い。ボディダイオードの導通損失 P_{con_d} は(10)式で表される。

$$P_{con_d} = \frac{1}{4m^2} r_F (I_{rms_cap}^2 + I_{out}^2) + \frac{1}{\pi m} V_{F0} \sqrt{I_{rms_cap}^2 + I_{out}^2} \dots\dots\dots(10)$$

(4・4) 高周波トランス

トランスで発生する鉄損は電圧の変化によりトランスに発生する磁束密度と、コアの特性によって決まる。トランスに方形波電圧を印加する場合、交流磁束密度 B_{ac} は(11)式で表される。

$$B_{ac} = \frac{V_{out}}{4f_o A_e N} \dots\dots\dots(11)$$

ここで、 V_{out} は出力電圧、 f_o は LLC 部の共振周波数、 A_e はコアの実行断面積、 N はトランスの巻数である。鉄損は、コアの材料からコアロス値—磁束密度特性のグラフを用いて、(11)式で算出した磁束密度からコアロス値 P_{cv} を求める。したがって、トランスの鉄損 P_{iron_loss} はコアの実効体積 V_e から求められ、(12)式で表される。

$$P_{iron_loss} = P_{cv} V_e \dots\dots\dots(12)$$

5. 損失内訳

本節では、導出した損失式を基に図 1 のミニモデルにお

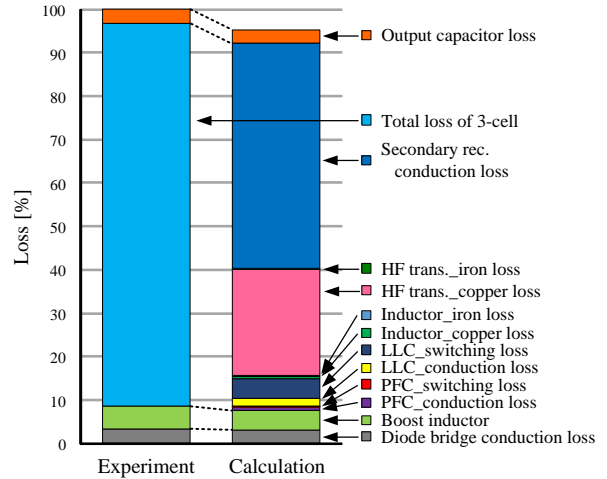


Fig 6. Loss separation result by calculation.

ける損失分離を行う。図 6 に算出した各部の損失の割合と実験により取得した損失分離の結果を示す。図 5 より、実験により得られた損失と比較して計算値は誤差 5%以下で一致している。損失内訳において、二次側整流器の導通損失の割合が最も大きい。これは提案回路において、MOSFET のボディダイオードを使用して整流動作を行っているためである。

6. まとめ

本論文では、提案する単相 SST の損失分離を行い、ミニモデルによる実験結果と誤差 4.6%で一致することを確認した。その結果、SST の全損失に対して二次側整流器の導通損失の占める割合が最も大きいということが明らかとなった。今後は、6.6 kV 系統への接続を考慮した場合の SST に関する損失解析を行う。

文 献

- (1) X. She, X. Yu, F. Wang and A. Q. Huang: "Design and Demonstration of a 3.6-kV-120V/10-kVA Solid-State Transformer for Smart Grid Application", IEEE Trans., Vol.29, No.8, pp.3982-3996 (2014)
- (2) 中西俊貴・伊東淳一: 「Hブリッジセルを適用した降圧形モジュラマルチレベルコンバータの損失解析」, SPC-15-099, PE-15-046, PSE-15-046 (2015)
- (3) X. Yu, etc.: "System Integration and Hierarchical Power Management Strategy for a Solid-State Transformer Interfaced Microgrid System", IEEE Trans., Vol.29, No.8, pp.4414-4425 (2014)
- (4) J. W. Kolar and G. Ortiz: "Solid-State-Transformers: Key Components of Future Traction and Smart Grid Systems", IPEC 2014, pp.22-35 (2014)
- (5) H. Hwang, X. Liu, J. Kim and H. Li: "Distributed Digital Control of Modular-Based Solid-State Transformer Using DSP+FPGA" IEEE Trans., Vol.60, No.2, pp.670-680 (2013)
- (6) X. She, A. Q. Huang and R. Burgos: "Review of Solid-State Transformer Technologies and Their Application in Power Distribution Systems", IEEE Journal, Vol.1, No.3, pp.186-198 (2013)
- (7) 青柳和樹, 中西俊貴, 伊東淳一: 「マルチセルを用いた単相中圧 Solid-State Transformer の実機検証」, PE-17-035, PSE-17-035, SPC-17-084, pp. 85-90 (2017)
- (8) 櫻庭友和, 日下佳祐, 折川幸司, 伊東淳一: 「パワーデカップリング技術を用いた単相インバータで高パワー密度を実現するためのコンポーネントへの要求」, EDD-15-090/SPC-15-172 (2015)