

# 系統連系用マトリックスコンバータの FRT 時における系統電流ひずみ低減手法の検討

学生員 浅井 亨太 上級会員 伊東 淳一 (長岡技術科学大学)

## Reduction Method of Grid Current Distortion during FRT for Grid Tied Matrix Converter System

Kyota Asai, Student Member, Jun-ichi Itoh, Senior member (Nagaoka University of Technology)

This paper proposes a FRT (Fault ride through) method for a matrix converter in a grid-tied system to decrease the grid current distortion during short grid failure. In the conventional method, the grid current has a lot of distortion because the matrix converter outputs only one vector when the grid reactive current circulates in the matrix converter. In the proposed method, the matrix converter outputs two vectors to decrease the grid current distortion. From the experimental result, the proposed method decreases the grid current THD from 22.4% to 14.8% in comparison with the conventional FRT method.

キーワード : マトリックスコンバータ, FRT, THD, 発電機

Keywords : matrix converter, FRT, THD, generator

### 1. はじめに

近年、再生可能エネルギーへの注目が高まっており風力発電や分散型電源、マイクロ水力発電などの導入が進められている<sup>(1)</sup>。これらのシステムでは、瞬時電圧低下（以下、瞬低）による大規模な停電を防止し、瞬低後の系統電圧回復を早めるため、下記の系統連系要件が規定されている<sup>(2)-(3)</sup>。

(1) 瞬低時も、規定された残電圧と瞬低継続時間以内であれば、発電機に連系された電力変換器は解列せずに運転を継続しなければならない。(日本、中国、欧米各国)

(2) 瞬低時は、低下した電圧値に応じて無効電流を系統に注入しなければならない。(ドイツ、スペイン等)

また、風力発電では風車の加速、振動を防ぐため、瞬低によるトルク変動を抑える必要がある<sup>(4)</sup>。一方、分散型電源やマイクロ水力発電機では、負荷変動に対する出力応答が遅いという特徴がある<sup>(5)</sup>。従って、これらの用途では系統連系要件とは別に次の機能も求められる。

(3) 瞬低中も瞬低前と同じトルクを発電機に印加し、発電機から取り出す有効電力の変動を抑える。

一方、高効率、小型軽量、長寿命な AC-AC 変換器としてマトリックスコンバータが盛んに研究されている<sup>(6)</sup>。しかし、マトリックスコンバータは降圧型電力変換器なので、瞬低が発生した場合は出力電圧も低下する制約がある。これに対し、著者らは、スナバ回路を活用して(1)運転継続制御、(2)系統無効電流制御、(3)発電機トルク制御が同時に達成できる FRT(Fault ride through)制御を報告している<sup>(7)</sup>。従来法で

は、仮想 AC-DC-AC 変換方式を元にして系統無効電流がマトリックスコンバータ内で還流する際に、系統無効電流が最大となるように仮想インバータは 1 種類の電圧ベクトルのみを出力する。この結果、系統電流は非正弦波となり、ひずみが多く発生する問題がある。

本論文では、系統連携用マトリックスコンバータの FRT 時の系統電流ひずみを低減する手法を提案する。提案法では、系統無効電流がマトリックスコンバータ内で還流する際に、仮想インバータは仮想直流リンク電流を調整するため 2 種類の電圧ベクトルを出力する。これにより、系統電流が正弦波となり系統電流ひずみ率(THD)を低減できる。提案する FRT 制御を実機にて検証し、従来法よりひずみを低減できることを確認したので報告する。

### 2. 回路構成

図1に発電機から系統にインターフェースするマトリックスコンバータの回路図を示す。図 1 はマトリックスコンバータの LC フィルタと双方向スイッチ群、ブレーキ回路を内包したスナバ回路、発電機から構成される。瞬低中は系統に無効電流を流すため、マトリックスコンバータの入出力で授受する有効電力はゼロである。しかし、発電機にトルクを印加し続ける必要があるため、瞬低中はブレーキ IGBT をオンし、ブレーキ抵抗で発電機から供給される有効電力を消費する。このブレーキ回路はマトリックスコンバータ特有の追加部品ではなく、従来の整流器-インバータシステムでも必要となるため、マトリックスコンバータの優位性は

損なわれない。ここでは、瞬低中のマトリックスコンバータの動作により系統側からスナバ回路への有効電流の流入を防ぐために、発電機側のみスナバ回路を接続する。系統側のサージ電圧は LC フィルタで吸収するように設計する。

### 3. 瞬低時の FRT 制御

#### (3-1) 変調法

図 2 に瞬低時のマトリックスコンバータの変調ブロックを示す。本論文では、仮想 AC-DC-AC 変換方式に基づき<sup>(6)</sup>、仮想電流形整流器(以下、CSR)と仮想電圧形インバータ(以下、VSI)で構成する仮想間接型マトリックスコンバータ(以下、IMC)に置き換え、瞬低時の変調法を検討する。仮想 AC-DC-AC 変換方式とは、「入力端子と出力端子の接続関係が同一であれば、変換器の構成が異なっても同じ入出力波形が得られる」との原理に基づいた方式で、マトリックスコンバータを仮想的に CSR と VSI に置き換えることで瞬低時の変調法を簡単に検討できる。仮想 CSR は文献(6)の一相変調法を使用し、瞬低中は系統力率を制御する。この結果、仮想 CSR 側では系統正常時と同様に変調する。一方、仮想 VSI 側では系統状態に応じて変調法を変更しなければならない。安定した運転継続を達成するために仮想 VSI 側は 1) 発電機力率制御モード(1線間だけ短絡)、2) 直流リンク導通モード(ゼロ電圧ベクトル以外)と 3) 還流モード(ゼロ電圧ベクトル)を切り替え、発電機トルクおよび系統無効電流を制御する。発電機力率制御モードでは発電機の dq 軸電流を制御する。直流リンク導通モードは系統無効電流がマトリックスコンバータ内を還流するように仮想 VSI と仮想 CSR を接続する。一方、還流モードは無効電流が仮想 VSI 内を還流する。

#### 1) Mode 1: 発電機力率制御モード

図 3 に発電機力率制御モードにおける仮想 VSI とスナバ回路で構成される等価回路を示す。瞬低時、仮想直流リンク電圧がゼロになることから、直流リンク部を短絡して表記する。したがって、図 3 では仮想 CSR の動作は考慮しない。ここでは、q 軸電流はスナバ回路に流れ、d 軸電流は仮想 VSI 内を還流する。瞬低時に d 軸電流を注入することで、発電機電流振幅を増加できる。これにより、系統電流の振幅を増加できる。

表 1 にダイオード整流器の導通状態を基にした発電機力率制御モード時の仮想 VSI のパルス表を示す。表 1 に従い発電機の短絡経路を選択することで、ダイオード整流器に流れ込む電流方向を制御し発電機電圧を制御する。ここではダイオード整流器の導通状態に着目して空間電圧ベクトルと定義し、V1 から V6 の中で電圧指令  $v_{\alpha}^*$ ,  $v_{\beta}^*$  に最も近い 2 つの出力電圧ベクトル  $v_x$  と  $v_y$  のデューティ  $d_x$ ,  $d_y$  により発電機力率を制御する。 $d_x$  を(1)式、 $d_y$  を(2)式で決定する。

$$d_x = \left| \frac{v_{\alpha} v_{y\beta} - v_{y\alpha} v_{\beta}}{v_{x\alpha} v_{y\beta} - v_{y\alpha} v_{x\beta}} \right| \dots \dots \dots (1)$$

$$d_y = \left| \frac{v_{x\alpha} v_{\beta} - v_{\alpha} v_{x\beta}}{v_{x\alpha} v_{y\beta} - v_{y\alpha} v_{x\beta}} \right| \dots \dots \dots (2)$$

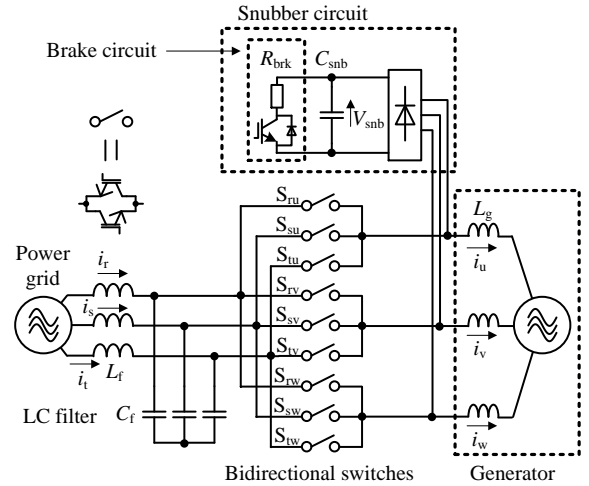


Fig.1. Circuit configuration of a matrix converter.

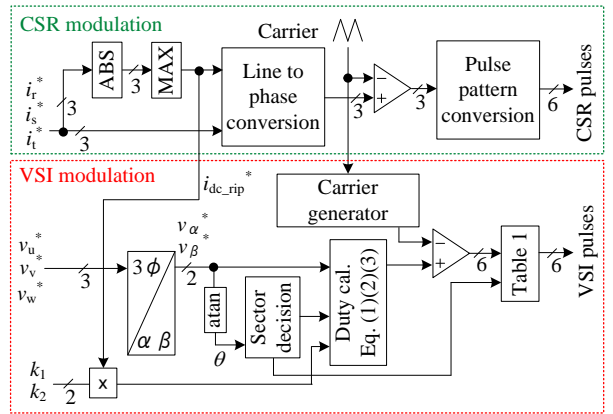


Fig.2. Modulation block diagram in FRT mode.

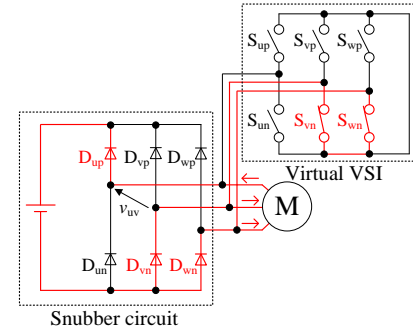


Fig.3. Equivalent circuit for virtual VSI of IMC and snubber circuit.

Table I. Virtual VSI pulse table.

Conduction state of diode rectifier [D <sub>u</sub> , D <sub>v</sub> , D <sub>w</sub> ]	VSI pulse (S <sub>u</sub> , S <sub>v</sub> , S <sub>w</sub> )	Conduction state of diode rectifier [D <sub>u</sub> , D <sub>v</sub> , D <sub>w</sub> ]	VSI pulse (S <sub>u</sub> , S <sub>v</sub> , S <sub>w</sub> )
V1 [1 0 0]	(X 0 0)	V4 [0 1 1]	(X 1 1)
V2 [1 1 0]	(1 1 X)	V5 [0 0 1]	(0 0 X)
V3 [0 1 0]	(0 X 0)	V6 [1 0 1]	(1 X 1)

※ 1:Upper arm (D<sub>up</sub>, S<sub>sp</sub>) ON 0:Lower arm (D<sub>un</sub>, S<sub>sn</sub>) ON X:OPEN  
x = u, v, w

#### 2) Mode 2: 直流リンク導通モード

図 4 に直流リンク導通モード時の電流経路を示す。図 4(a) に示すベクトルを選択するとそのスイッチングパターンが

ら  $i_{dc} = i_u$  となる。従来法は、発電機電流極性に応じて仮想 VSI ベクトルを切り替えることで最大となる  $i_{dc}$  が得られる。しかし、 $i_{dc}$  は発電機電流に依存し、系統電流を正弦波に制御するためには自由度が足りない。これに対し、提案法は、ダイオード整流器のオフ期間に、発電機力率制御モードが選択するダイオード整流器の導通状態に基づいたベクトルを仮想 VSI が出力する。すなわち、 $d_x, d_y$  の割合で 2 種類の基本波ベクトルを出力する。図 4(a) と同様の電流極性の状態において図 4(b) に示すベクトルを出力することで、発電機電流の一部が仮想 VSI 内で還流する。以上の 2 種類のベクトルを用いることで発電機電流に依存せず一定の  $i_{dc}$  が得られる。直流リンク導通モード時は出力線間電圧は仮想直流リンク電圧に一致する。ただし、仮想 CSR を力率ゼロで動作させているので、入力周波数の 1/6 周期毎の仮想直流リンク電圧の平均値はゼロである。なお、直流リンク導通デューティ  $d_{link}$  は(3)式で決定する。

$$d_{link} = (k_1 + k_2)(1 - d_x - d_y) * i_{dc\_rip}^* \dots\dots\dots (3)$$

ここで、 $k_1$  と  $k_2$  は直流リンク導通モードで出力する 2 種類のベクトルの割合を示す。 $i_{dc\_rip}^*$  を乗じることで  $i_{dc}$  は相電流指令の周波数に対応し、仮想 CSR の一相変調により系統電流を正弦波に制御できる。 $k_1$  を(4)式、 $k_2$  を(5)式で決定する。

$$k_1 = d_x / (d_x + d_y) \dots\dots\dots (4)$$

$$k_2 = d_y / (d_x + d_y) \dots\dots\dots (5)$$

### 3) Mode3: 還流モード

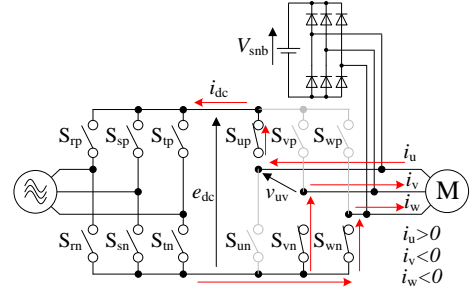
このモードでは仮想 VSI はゼロベクトルを選択する。すなわち、還流モードでは仮想 VSI の下アームもしくは上アームの全スイッチがオンとなるため、発電機電流が仮想 VSI 内を還流する。この結果、仮想直流リンク電流と出力線間電圧は共にゼロとなる。ダイオード整流器のオフ期間において、直流リンク導通モード以外の期間が還流モードとなる。

#### 〈3・2〉 フィードバック制御

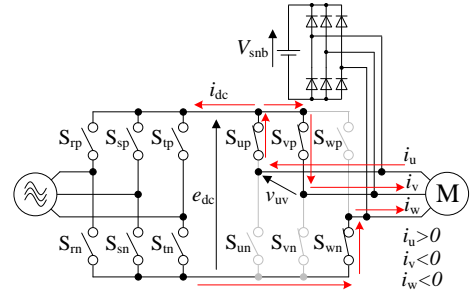
図 5 に瞬低中に導入するフィードバック制御のブロック図を示す。瞬低中に運転継続するにはスナバ電圧と発電機電流を安定に制御する必要がある。このため、本論文では瞬低中にスナバ電圧と発電機電流をフィードバック制御する。スナバ電圧制御をアウトーループ、発電機電流制御をインナーループとし、それぞれ PI 制御器を用いる。瞬低中はブレーキ IGBT がオンするので、通常時と同等の有効電力をブレーキ抵抗  $R_{brk}$  で消費するようにスナバ電圧指令値  $V_{snb}^*$  を決定する。インナーループでは発電機の dq 軸電流を制御する。以上のフィードバック制御を導入することで、瞬低中の安定した運転継続と発電機トルク制御を達成できる。

## 4. 実験結果

表 2 に実験条件を示す。本章では図 1 のシステム構成をもつ試作器により、提案する FRT 制御でマトリックスコンバータの運転継続、系統無効電流制御、発電機トルク制御を同時に達成できることを確認する。ただし、実験では発電機



(a) All generator current injects to virtual DC-link.



(b) Part of generator current circulates at virtual VSI.

Fig.4. Current path in DC-link conduction mode.

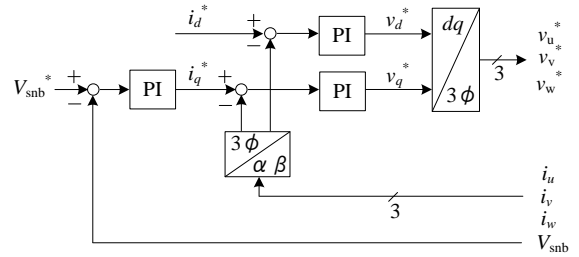


Fig.5. Control block diagram for snubber voltage control and generator current control.

Table II. Conditions of experiment.

Input line voltage	200 V	FRT duration	100 ms
Rated power	1500 W	Carrier frequency	10 kHz
Snubber capacitor	150 $\mu$ F	Brake resistor	110 $\Omega$
Grid side filter L ( $L_f$ )	2.15 mH (2.53%)	Generator back e.m.f.	140 V
Grid side filter C ( $C_f$ )	6.60 $\mu$ F (5.54%)	Generator inductance ( $L_g$ )	3.86 mH (9.28%)

の代わりにインダクタと電圧源を用い、インダクタに流れる q 軸電流を発電機トルクとして評価する。また、マトリックスコンバータの転流シーケンスの関係上、瞬低中の残電圧は 30% とする。なお、瞬低時の発電機力率はダイオード整流器の導通方向の影響で力率  $\cos \pi/6$  から  $\cos 0$  の間で制限される。ここでは系統無効電流を最大とするために発電機力率が  $\cos \pi/6$  となるように発電機 d 軸電流を注入する。

図 6 に三相電圧低下時のマトリックスコンバータの動作波形を示す。図 6(a)は直流リンク導通モード時に電圧ベクトル

ルを1種類のみ出力する従来法の波形を示す。図6(b)は直流リンク導通モード時に2種類の電圧ベクトルを選択する提案法の波形を示す。図6では、残電圧30%の瞬低が発生し、この期間マトリックスコンバータはFRT動作する。系統電流は仮想CSRの力率ゼロ変調と仮想VSIの直流リンク導通モードによって制御し、瞬低中の系統力率はゼロとなる。また、通常時と同等の発電機有効電力をブレーキ抵抗で消費するため、スナバ電圧指令値を400Vとした。スナバ電圧を一定に制御することで、発電機電流はベクトル制御により正弦波状に制御できる。従来法は系統電流が最大となるよう直流リンク導通モード時に1種類の電圧ベクトルのみを選択するため、系統無効電流が1p.u.となる。この結果、残電圧に関わらずFRT要件を満足できる。しかし、系統電流は非正弦波となり、THDは22.4%となる。一方、提案法は直流リンク導通モード時に2種類の電圧ベクトルを選択するため、系統電流は正弦波状に制御できる。この結果、THDは14.8%となり、従来法と比較すると34.1%低減できる。しかしながら、トレードオフとして系統無効電流が0.88p.u.に制限される。系統無効電流1p.u.と電流波形改善との両立は今後の課題とする。

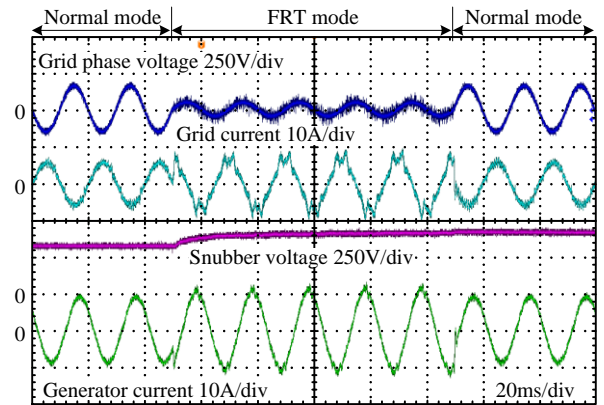
図7に発電機のdq軸電流波形を示す。dq軸電流ともに指令値に追従することを確認した。瞬低中のd軸電流は発電機力率 $\cos \pi/6$ とするために-0.577p.u.に増加させる。これにより、瞬低中の発電機電流振幅は通常時と比べて15%増加する。この結果、系統無効電流を最大限に流通できる。一方、瞬低中のq軸電流指令値は通常時と同様一定の発電機トルクを得るため1p.u.に維持する。これは、図6で述べたようにスナバ電圧指令値を400Vに設定することで瞬低中も通常時と同じ有効電力が発電機から供給されるためである。この結果、q軸電流波形からFRT制御によって瞬低中も通常時と同等の発電機トルクを印加できることを確認した。以上より、実機実験の結果、提案法の有効性が確認できる。

## 5. 結論

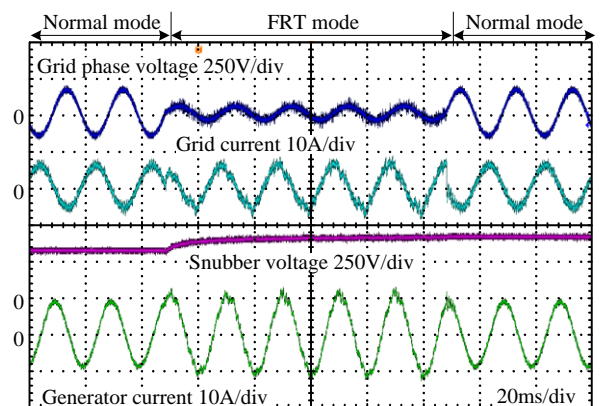
本論文では、系統連携用マトリックスコンバータのFRT時の系統電流ひずみを低減する手法を提案した。提案法は、系統無効電流がマトリックスコンバータ内で還流する際に仮想VSIにより2種類の電圧ベクトルを出力する。これにより、系統電流が正弦波となりひずみを低減できる。実験により、提案法は残電圧30%の瞬低時に安定したFRT動作を達成できることを確認した。また、系統電流ひずみ率は従来法の22.4%から34.1%改善し、14.8%となることを確認した。

## 文 献

- (1) F. Blaabjerg, K. Ma: "Future on Power Electronics for Wind Turbine Systems", IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 1, No. 3, pp. 139-152 (2013)
- (2) M. Tsili, S. Papathanassiou: "A review of grid code technical requirements for wind farms", IET Renew. Power Gener., Vol. 3, No. 3, pp. 308-332 (2009)
- (3) 系統連系専門部会編:「系統連系規程 JEAC9701-2012」, 日本電気協



(a) Conventional method.



(b) Proposed method.

Fig.6. Operation waveform during three-phase voltage sag.

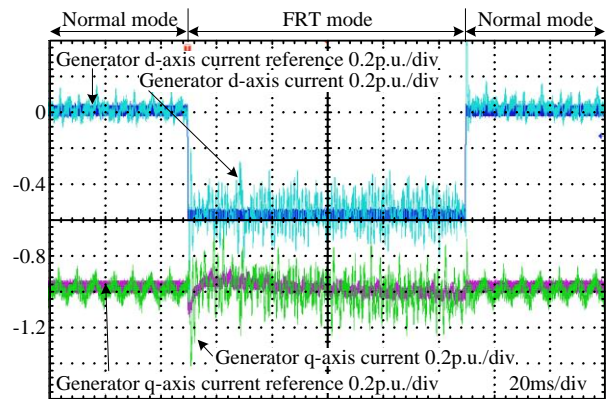


Fig.7. Generator dq-current response.

会 (2013)

- (4) Z. Chen, J. M. Guerrero, F. Blaabjerg: "A Review of the State of the Art of Power Electronics for Wind Turbines", IEEE Trans. Power Electron., Vol. 24, No. 8, pp. 1859-1875 (2009)
- (5) 森野, 沼田, 傳田: 「分散型電源によるマイクログリッドシステムの開発(その1)」, 清水建設研究報告, Vol. 82, pp. 45-56 (2006)
- (6) 伊東, 佐藤, 大口, 佐藤, 小高, 江口: 「キャリア比較方式を用いた仮想AC/DC/AC変換方式によるマトリックスコンバータの制御法」, IEEJ Trans. D, Vol. 124, No. 5, pp. 457-463 (2004)
- (7) 浅井, 長野, 片岡, 伊東: 「マトリックスコンバータのFRT時における系統無効電流の出力範囲拡大の検討」, 電気学会東京支部新潟支所研究発表会, NGT-16-046 (2016)