

トランスの結線方法に着目した磁気結合改善手法の検討

学生員 古川 啓太 正員 日下 佳祐 上級会員 伊東 淳一 (長岡技術科学大学)

Magnetic Coupling Improvement for Transformers Focusing on Winding Method

Keita Furukawa, Student Member, Keisuke Kusaka, Member, Jun-ich Itoh, Senior Member

This paper proposes a novel design method of a transformer for high boost/buck ratio in order to improve magnetic coupling between primary side and secondary side. In the proposed design method, two pairs of wires of a 4-winding transformer is connected in parallel to each the primary side and the secondary side. The coupling coefficients of parallel-connected wires are intentionally designed low in order to improve the entire coupling coefficient. In order to validate the proposed design, the entire coupling coefficient is compared with three designs: one conventional transformer and two proposed transformers which are a three-legged transformer (I) and a transformer constructed as a pair of cut cores (II) respectively. As an experimental result, the coupling coefficient of the conventional transformer is 0.980. Whereas, that of the three-legged transformer (I) is 0.987, that of the transformer constructed as a pair of cut cores (II) is 0.987. Therefore, the coupling coefficient can be improved by the proposed design method.

キーワード : 多巻線トランス, 磁気結合

Keywords : Coupling coefficient, Multi-port transformer

1. はじめに

大きな昇圧もしくは降圧比をもつ絶縁形 DC-DC コンバータに関する研究が盛んにおこなわれている⁽¹⁾⁻⁽⁶⁾。回路構成として、フォワードコンバータ方式を基にした回路トポロジ⁽³⁾⁽⁷⁾が主である。しかし、昇圧もしくは降圧比が大きい場合、1 次、2 次間の巻き数の差が非常に大きくなり、漏れインダクタンスが増加する。漏れインダクタンスの増加により、ターンオフ時のサージ電圧増加⁽⁶⁾⁽⁷⁾や出力電圧低下が問題となる。さらに、SiC や GaN などの次世代デバイスの適用による電力変換回路のスイッチング速度の向上に伴い、漏れインダクタンスの影響が顕著になり、サージ電圧が大きくなる。対策として、高耐圧素子やスナバ回路を使用するが、損失の増加による電力変換効率の低下が問題となる。一方で漏れインダクタンスを利用する Dual Active Bridge コンバータを用いた方式についても研究されている。しかしながら、漏れインダクタンスによって最大電力が制限されるため、漏れインダクタンスは小さいほうが望ましい⁽⁶⁾。以上のことから、サージ電圧低減、広い電圧変動範囲への対応という観点から、高周波トランスの結合係数増加は非常に重要である。

そこで結合係数を大きくするために、漏れ磁束が非常に大きいワイヤレス電力伝送システムの分野で提案されている手法⁽⁸⁾を応用し、1 次側 2 巻線、2 次側 2 巻線をそれぞれ

並列接続した 4 巻線トランスを用いる。そして、並列接続された巻線同士を離すことで同相駆動する巻線間の結合係数を下げ、等価的に 1 次側と 2 次側間の結合係数を大きくする。本論文では 4 巻線トランスのインダクタンス行列を用いて等価回路を示し、結合係数を導出する。また、インダクタンス行列をもとに 4 巻線トランスを 2 種類作成し、従来のトランスと結合係数の大きさについて比較する。実験結果より、その効果を確認したので報告する。

2. 従来のトランスの課題と提案方法

〈2・1〉 EE コアを用いたトランスの作成 図 1 に EE コアを用いたトランスの模式図を示す。巻き数の多い 1 次側を中央の脚に均一になるように巻き、その上に 2 次側巻線を巻くことで磁気的に結合させる。巻き数比が大きい場合、2 次側巻線の占有面積が 1 次側巻線よりも狭くなり、2 次側の巻線間に隙間が生じる。この隙間に対して、図 1(a)のように 2 次側巻線を等間隔に離して設置、もしくは図 1(b)のように隙間をなくして巻く方法が考えられる。しかし、いずれも 2 次側巻線の隙間または端から磁束が外部に漏れることで、1 次側と 2 次側巻線の結合係数が低下する。

〈2・2〉 提案手法 巻き数比が大きいトランスであっても高い結合係数を得るために、4 巻線トランスの 1 次側および 2 次側の巻線を並列接続し、さらに並列接続した巻線間の結合係数 k_c を小さくすることで全体の結合係数を改善で

きる。本手法は漏れ磁束が多いワイヤレス電力伝送システムに適用されている文献(8)の手法を、一般的なDC-DCコンバータに用いられる高周波トランスに応用する。

3. 4巻線トランスの解析

〈3・1〉 4巻線トランスの結合係数 図2に4巻線トランスの回路図を示す。多重磁気結合とみなせるため、各巻線の印加電圧と流入電流は4次のインダクタンス行列を用いて(1)式で表される。

$$\begin{pmatrix} v_1 \\ v_2 \\ v_3 \\ v_4 \end{pmatrix} = \begin{pmatrix} L_{11} & L_{12} & L_{13} & L_{14} \\ L_{21} & L_{22} & L_{23} & L_{24} \\ L_{31} & L_{32} & L_{33} & L_{34} \\ L_{41} & L_{42} & L_{43} & L_{44} \end{pmatrix} \frac{d}{dt} \begin{pmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \end{pmatrix} \quad \text{.....(1)}$$

v_m は巻線 m の印加電圧、 i_m は巻線 m の流入電流である。また、 L_{mm} は巻線 m の自己インダクタンス、 $L_{mn}(m \neq n)$ は巻線 m と巻線 n 間の相互インダクタンスである。なお、行列成分について $L_{mn}=L_{nm}$ の関係が成立する。

次に(1)式をT型等価回路で示すために2行2列のインダクタンス行列に変換する。両辺左側からインダクタンス行列の逆行列をかけることで流入電流は(2)式となる。

$$\begin{pmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \end{pmatrix} = \frac{1}{\det L} \begin{pmatrix} \tilde{L}_{11} & \tilde{L}_{12} & \tilde{L}_{13} & \tilde{L}_{14} \\ \tilde{L}_{12} & \tilde{L}_{22} & \tilde{L}_{23} & \tilde{L}_{24} \\ \tilde{L}_{13} & \tilde{L}_{23} & \tilde{L}_{33} & \tilde{L}_{34} \\ \tilde{L}_{14} & \tilde{L}_{24} & \tilde{L}_{34} & \tilde{L}_{44} \end{pmatrix} \begin{pmatrix} \int v_1 dt \\ \int v_2 dt \\ \int v_3 dt \\ \int v_4 dt \end{pmatrix} \quad \text{.....(2)}$$

ここで、 $\tilde{L}_{mn}$ はインダクタンス行列 m, n 成分の余因子、 $\det L$ はインダクタンス行列の行列式である。

4巻線トランスの巻線1と巻線2を1次側巻線として、巻線3と巻線4を2次側巻線としてそれぞれ並列接続するため、各巻線の電圧と電流の関係は(3)式、(4)式となる。

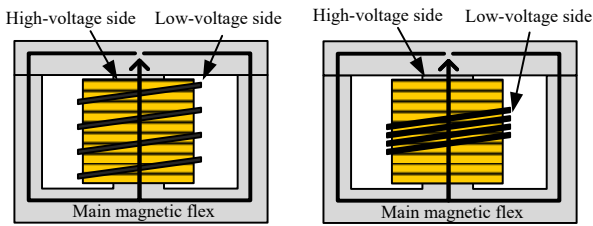


Fig. 1. Conventional transformers for large winding number ratio.

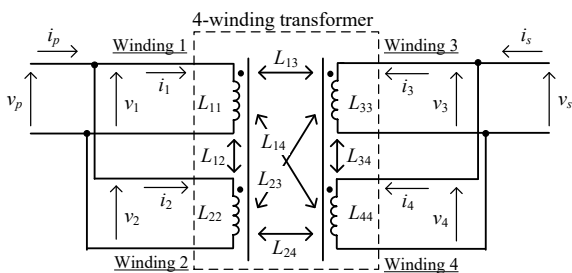


Fig. 2. Schematics of proposed 4-winding transformer.

$$\begin{pmatrix} i_p \\ i_s \end{pmatrix} = \begin{pmatrix} i_1 + i_2 \\ i_3 + i_4 \end{pmatrix} \quad \text{.....(3)}$$

$$\begin{pmatrix} v_p \\ v_s \end{pmatrix} = \begin{pmatrix} v_1 \\ v_3 \end{pmatrix} = \begin{pmatrix} v_2 \\ v_4 \end{pmatrix} \quad \text{.....(4)}$$

ここで、 v_p はトランスの1次側印加電圧、 v_s は2次側印加電圧、 i_p は1次側電流、 i_s は2次側電流である。

(2)式に(3)式と(4)式の条件を代入後、インダクタンス行列形式に再度変換した結果を(5)式に示す。

$$\begin{pmatrix} v_p \\ v_s \end{pmatrix} = \begin{pmatrix} L_p & M \\ M & L_s \end{pmatrix} \frac{d}{dt} \begin{pmatrix} i_p \\ i_s \end{pmatrix} = \frac{\det \tilde{L}}{\det \tilde{L}} \begin{pmatrix} \tilde{L}_{33} + 2\tilde{L}_{34} + \tilde{L}_{44} & -(\tilde{L}_{13} + \tilde{L}_{14} + \tilde{L}_{23} + \tilde{L}_{24}) \\ -(\tilde{L}_{13} + \tilde{L}_{14} + \tilde{L}_{23} + \tilde{L}_{24}) & \tilde{L}_{11} + 2\tilde{L}_{12} + \tilde{L}_{22} \end{pmatrix} \frac{d}{dt} \begin{pmatrix} i_p \\ i_s \end{pmatrix} \quad \text{.....(5)}$$

ここで、 L_p は1次側の自己インダクタンス、 L_s は2次側の自己インダクタンス、 M は相互インダクタンスである。 $\det \tilde{L}$ は(6)式で表される。

$$\det \tilde{L} = \begin{vmatrix} \tilde{L}_{11} + 2\tilde{L}_{12} + \tilde{L}_{22} & -(\tilde{L}_{13} + \tilde{L}_{14} + \tilde{L}_{23} + \tilde{L}_{24}) \\ -(\tilde{L}_{13} + \tilde{L}_{14} + \tilde{L}_{23} + \tilde{L}_{24}) & \tilde{L}_{33} + 2\tilde{L}_{34} + \tilde{L}_{44} \end{vmatrix} \quad \text{.....(6)}$$

図3に(5)式で得られたインダクタンス行列よりトランス全体のT型等価回路を示す。トランス全体の結合係数 k は(7)式となる。

$$k = \frac{M}{\sqrt{L_p L_s}} = \frac{-(\tilde{L}_{13} + \tilde{L}_{14} + \tilde{L}_{23} + \tilde{L}_{24})}{\sqrt{(\tilde{L}_{11} + 2\tilde{L}_{12} + \tilde{L}_{22})(\tilde{L}_{33} + 2\tilde{L}_{34} + \tilde{L}_{44})}} \quad \text{.....(7)}$$

以上で結合係数の一般式が導出できる。しかしこのままでは変数が多いため解析が困難である。そこで簡単化のため文献(8)で示されているように回路の対称性を適用する。すなわち各巻線の自己インダクタンスはすべて等しく、 $L_{12}=L_{34}$ 、 $L_{13}=L_{24}$ 、 $L_{14}=L_{23}$ の関係が成り立つとき、電圧と電流の関係は(8)式となる。

$$\begin{pmatrix} v_1 \\ v_2 \\ v_3 \\ v_4 \end{pmatrix} = L \begin{pmatrix} 1 & k_c & k_M & k_{ad} \\ k_c & 1 & k_{ad} & k_M \\ k_M & k_{ad} & 1 & k_c \\ k_{ad} & k_M & k_c & 1 \end{pmatrix} \frac{d}{dt} \begin{pmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \end{pmatrix} \quad \text{.....(8)}$$

ここで、 L は自己インダクタンス、 k_c 、 k_M 、 k_{ad} は2巻線間の結合係数である。

また、トランス全体の結合係数 k' は(9)式で表される。

$$k' = \frac{k_M + k_{ad}}{k_c + 1} \quad \text{.....(9)}$$

以上より、1次側と2次側の巻線間の結合係数 k_M 、 k_{ad} が一定の時、同相で駆動する巻線間の結合 k_c が小さいほど全体の結合係数は大きくなる。この結果はインダクタンス行列をもとに解析しており、一般性が担保されていることから、密結合トランスでも同様の結果が得られる。

4. 試作トランスによる検証

提案法の妥当性を確認するために、実際にトランスを作成し結合係数の増加を確認する。3章で述べたように、提案法により結合係数を大きくするためには、同相で駆動する巻線間の結合係数 k_c をさげつつ 1 次 2 次巻線間の結合を保たなくてはならない。このような構造のトランスを検討するのは難しいが、本論文では従来のトランスよりも結合係数が改善した 2 個のトランスを紹介する。なお、具体的な最適形状に関しては今後の課題とする。

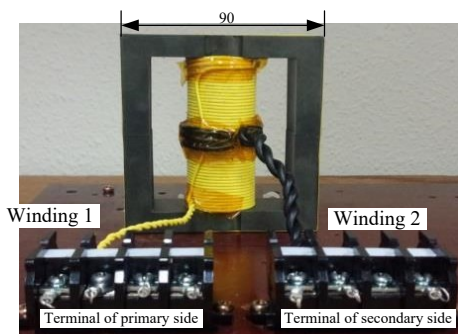
本論文で挙げるトランス構造以外にも、従来の 2 巻線の和動結合トランスの主巻線付近に、補助巻線が巻かれた小さいコアを取り付ける構造が考えられる。図 4 に概略図を示す。補助巻線 3 を 1 次側に並列接続する場合、補助巻線 3 と 1 次側主巻線間は差動的、補助巻線 3 と 2 次側巻線とは和動的になるよう配置すれば、コアを取り付ける前より全体の結合係数を大きくできる可能性がある。

図 5 に従来の巻き方による 2 巻線トランスの外観を示す。従来のトランスは EC コア (TDK, フェライト PC40, EC90 $\times 90 \times 30$) 2 個で構成し、コアの中央に 1 次側および 2 次側巻線を重ねて巻いている。

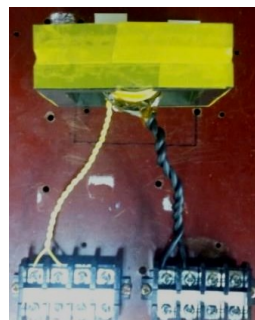
図 6 と図 7 に提案法を適用した 4 巻線トランスの外観をそれぞれ示す。図 6 で使用しているトランスのコアは図 5 と同一であるが、外側の脚 2 本にそれぞれ巻線を巻いている。一方、図 7 は I コア (TDK, フェライト N87, I93 $\times 28 \times 16$) 8 個を用いて 2 つの長方形のコアを作成し、2 次側巻線で連結させたトランスである。

なお、各巻線の自己インダクタンスと 2 巻線間の相互インダクタンスの測定だけでなく、1 次側巻線と 2 次側巻線をそれぞれ並列接続し、1 次側の自己インダクタンス L_p 、2 次側の自己インダクタンス L_s 、相互インダクタンス M も測定する。その後、(7)式より求めた結合係数と L_p 、 L_s 、 M から計算した値を比較し理論式の妥当性を確認する。なお、今回は結合係数にのみ注目しているため、トランスの巻線抵抗や鉄損の評価は実施していない。

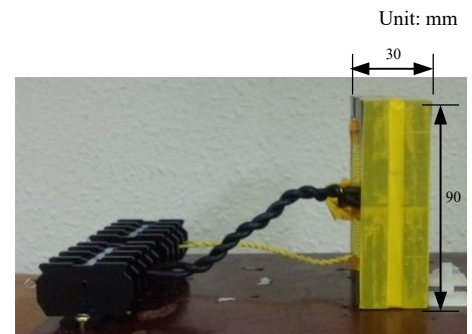
表 1 に各トランスの 1 次側および 2 次側の巻き数とインダクタンス行列をまとめた表を示す。提案するトランスについて、(5)式より導出した巻線並列時のインダクタンス行列の計算値を併せて示す。



(a) Front view.



(b) Top view.



(c) Side view.

Fig. 5. Conventional transformer.

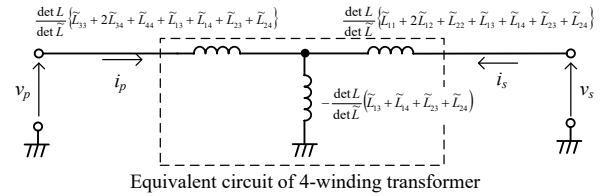


Fig. 3. Equivalent circuit of proposed 4-winding transformers.

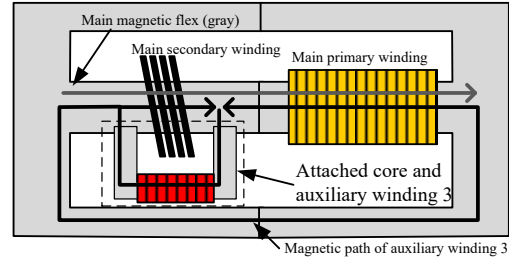


Fig. 4. Schematic drawing of transformer attached small core.

図 8 に各トランスの 1 次、2 次側間の結合係数について、測定値と理論値をまとめて示す。従来のトランスの結合係数が 0.980 に対して、提案するトランスでは 0.987 と増加していることを確認した。また、巻線を並列接続した場合のインダクタンス行列について、提案する 2 つのトランスにおけるインダクタの測定値と理論値を比較すると、3 脚トランスで誤差 1.0%, 2 つのコアを用いたトランスだと誤差 0.2% で一致した。さらに、結合係数も誤差 0.001 未満で一致したことから、理論式の妥当性を確認した。

5. おわりに

本論文では、大きな昇圧もしくは降圧比をもつトランスの結合係数の向上を目的に、4 巻線トランスの 1 次側、2 次側巻線間の結合を敢えて弱めることで、1 次側と 2 次側の結合係数を大きくする方法を提案し、比較試験を実施した。

従来の 2 巻線トランスと、並列接続した巻線間の結合係数 k_c が小さくなるよう作成した提案する 4 巻線トランスを作成し、結合係数を比較した。その結果、結合係数は従来法の 0.980 に比べて最大 0.07 増加し 0.987 となり、結合係数の増加に有効であることを確認した。

今後は、多巻線トランスの構造と最適化について検討する予定である。

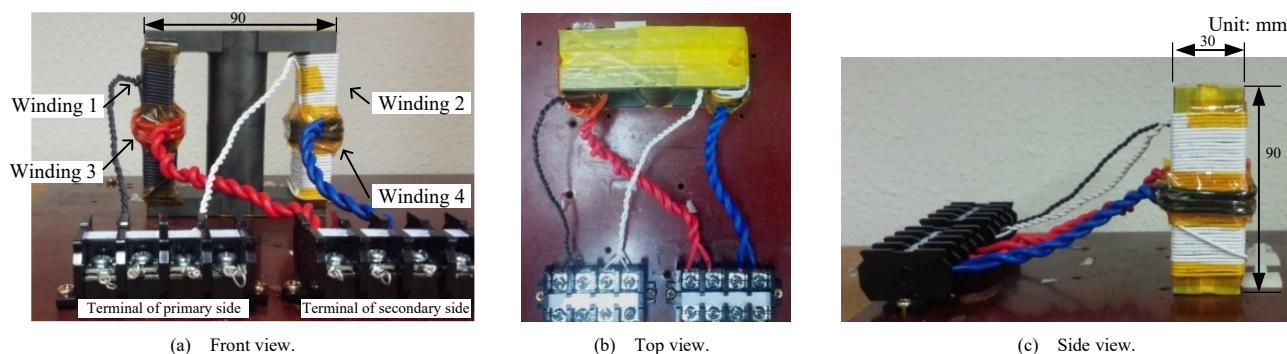


Fig. 6. Proposed 4-winding transformer (I) applied three-legged transformer.

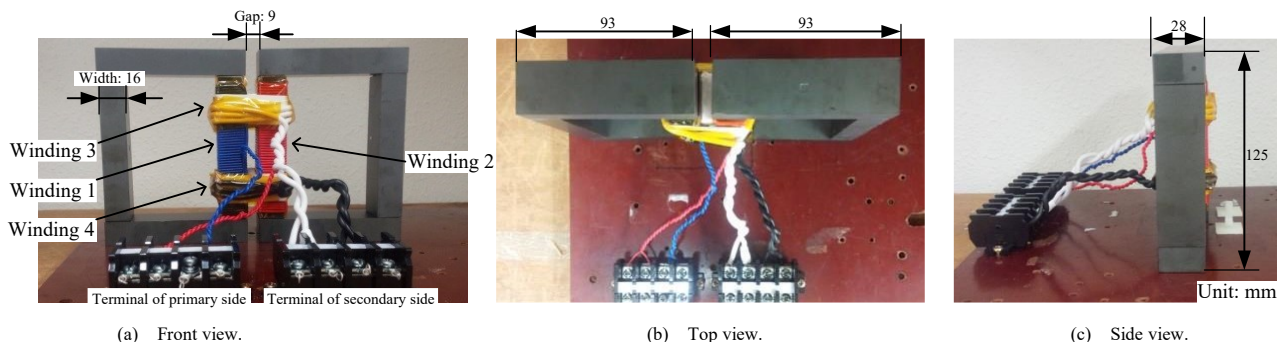


Fig. 7. Proposed 4-winding transformer (II) constructed as pair of cores with secondary windings.

Table 1. Measurement result of inductance and coupling coefficients of conventional transformer and proposed transformers.

Characteristics		Conventional Transformer	Proposed Transformers		
			Three-legged transformer (I)	Constructed as a pair of cores (II)	
Coils turns	Primary coils	50	50	50	
	Secondary coils	3	3	3	
Inductance matrixes	As 4-winding transformer		$\begin{pmatrix} 5110 & 1200 & 301 & 70.8 \\ 1200 & 4630 & 73.7 & 273 \\ 301 & 73.7 & 18.5 & 4.31 \\ 70.8 & 273 & 4.31 & 16.6 \end{pmatrix}$ $[\mu\text{H}]$	$\begin{pmatrix} 1890 & -127 & 105 & 104 \\ -127 & 1660 & 91.3 & 91.4 \\ 105 & 91.3 & 12.9 & 11.1 \\ 104 & 91.4 & 11.1 & 12.8 \end{pmatrix}$ $[\mu\text{H}]$	
	As 2-winding transformer (Measured values)		$\begin{pmatrix} 9370 & 553 \\ 553 & 40.0 \end{pmatrix}$ $[\mu\text{H}]$	$\begin{pmatrix} 3060 & 180 \\ 180 & 10.9 \end{pmatrix}$ $[\mu\text{H}]$	$\begin{pmatrix} 820 & 97.6 \\ 97.6 & 11.9 \end{pmatrix}$ $[\mu\text{H}]$
	As 2-winding transformer (Calculated values)			$\begin{pmatrix} 3030 & 179 \\ 179 & 10.9 \end{pmatrix}$ $[\mu\text{H}]$	$\begin{pmatrix} 822 & 97.8 \\ 97.8 & 11.9 \end{pmatrix}$ $[\mu\text{H}]$
Maximum error of Calculated values		1.0%		0.2%	

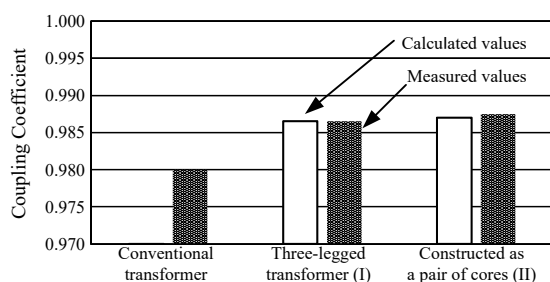


Fig. 8. Coupling coefficients between primary side and secondary side of measured transformers.

文 献

- (1) 劉雨瀚, 平林直也, 佐野勇司: 「タップインダクタ方式高昇圧比 DC-DC コンバータ回路の素子抵抗を考慮した昇圧比に関する研究」, 電気学会論文誌 C, Vol. 136, No. 8, pp. 1162-1171 (2016)
- (2) 関本英雄, 中島康裕: 「新構造トランスによる低電圧大電流出力サイ
- (3) 中山旭, 楠原良人, 二宮保, 中川伸: 「フォワード・フライバック複合コンバータの効率改善について」, 平成 19 年電気学会全国大会, 4-064, pp. 96 (2007)
- (4) Leandro Roggia, Luciano Schuch, José Eduardo Baggio, Cassiano Rech, José Renes Pinheiro: "Integrated Full-Bridge-Forward DC-DC Converter for a Residential Microgrid Application", IEEE TRANSACTIONS ON POWER ELECTRONICS, Vol. 28, No. 4, pp. 1728-1740 (2013)
- (5) F. Krismer, J. W. Kolar: "Efficiency-Optimized High-Current Dual Active Bridge Converter for Automotive Applications", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, Vol. 59, No. 7, pp. 2745-2760 (2012)
- (6) 折川幸司, 伊東淳一: 「絶縁形 DC-DC コンバータの整流回路のサージ電圧の発生原理とスナバ回路の設計法」, 電学論 D, Vol. 133, No. 3, pp. 350-359 (2013)
- (7) 吉岡大祐, 伊東淳一, 平地克也: 「絶縁型 DC-DC コンバータにおける漏れインダクタンスとサージ電圧の関係について」, パワーエレクトロニクス学会誌, Vol. JIPE-37-3, pp. 68-80 (2012)
- (8) 古川啓太, 宅間春介, 日下佳祐, 伊東淳一: 「ワイヤレス電力伝送システムにおける同相巻線同士の磁気結合に着目した無効電流低減手法」, 半導体電力変換/モータドライブ合同研究会, SPC-17-005, pp. 25-30 (2017)