

ゲート電圧の調整による多並列素子の温度アンバランスの低減効果

溝口 洸輔・レ ホアイ ナム・伊東 淳一（長岡技術科学大学）

1. はじめに

電力変換器の大容量化の手法として、素子を多数並列接続する方法がある。従来の Si-MOSFET を並列接続する場合には温度係数が負であるため、温度上昇によりオン抵抗が増加する。したがって、各素子の温度が自動的にバランスするため、並列接続が比較的容易である。しかし、SiC などの次世代半導体素子を用いた場合、オン抵抗と配線抵抗が近くなるため、損失アンバランスの低減は困難である。また、損失アンバランスを低減するために、配線長を均一化する手法を用いたとしても⁽¹⁾、多数並列接続するほど適用が困難である⁽²⁾。

本論文では、配線の抵抗値アンバランスに伴い、ゲート電圧を調節することにより、素子の温度アンバランスを低減する手法を提案する。ここでは、実験によりゲート電圧の調節前後の素子温度を比較し、提案法の妥当性を確認したので報告する。

2. 提案法

図 1 に降圧チョップの回路図を示す。本論文では三相インバータの一相分として、素子 2 並列から構成される降圧チョップで検証を行う。並列駆動を行う素子は SiC-MOSFET(SCT2080KE)を用い、素子の温度を測定し、温度アンバランス低減効果の評価を行う。素子を並列に接続する場合、入力側から負荷までの配線を均等に配置するが、SiC の場合オン抵抗が小さいため、わずかな差が無視できない。例えば、 R_{loop1} の経路と R_{loop2} の経路では R_{loop2} の抵抗が高くなると電流が R_{loop1} の経路に多く流れて、 SW_{1-1} と SW_{2-1} の温度アンバランスが発生する。ここでは並列接続された各素子のゲート電圧を調節することで素子のオン抵抗を含めた各ループの抵抗値 R_{loop1} 、 R_{loop2} 抵抗値を一致させる。

図 2 にゲート電圧に対するオン抵抗の特性を示す。まず、並列接続された各素子で必要なオン抵抗の差は各ループの抵抗値 R_{loop1} 、 R_{loop2} から(1)式で表される。

$$\Delta R = R_{loop1} - R_{loop2} \dots\dots\dots (1)$$

なお、各ループの抵抗値はスイッチング試験により導出している。必要なオン抵抗の差および図 2 から、ゲート電圧の差 ΔV_{gs} を計算する。最後に、ループ抵抗が小さい素子のゲート電圧を(2)式のように調節する。

$$V_{gs1} = V_{gs2} - \Delta V_{gs} \dots\dots\dots (2)$$

なお、ゲート電圧の調節は、素子直近にシリーズレギュレータなどを配置し、実現することを想定しており、ドライブ回路を個別には設けない。

3. 実機検証

図 3 にヒートシンクの温度を示す。図 3(a)はゲート電圧を均一(20V)にした場合の結果である。各経路の配線抵抗の違いにより、素子に流れる電流が異なり、 SW_{2-1} と比較して SW_{1-1} のヒートシンクの温度が 5°C 高い。したがって、並列数の増加に従って、温度のアンバランスが増

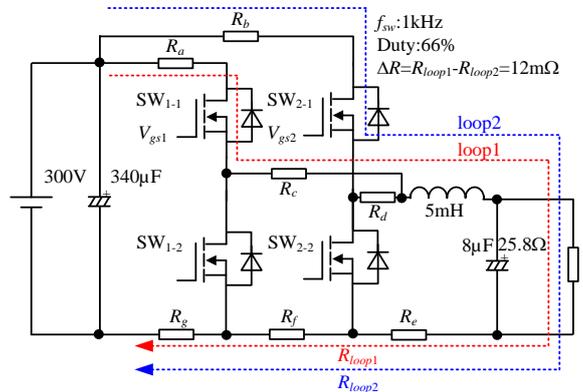


Fig. 1. Buck converter evaluated as one phase of three-phase inverter.

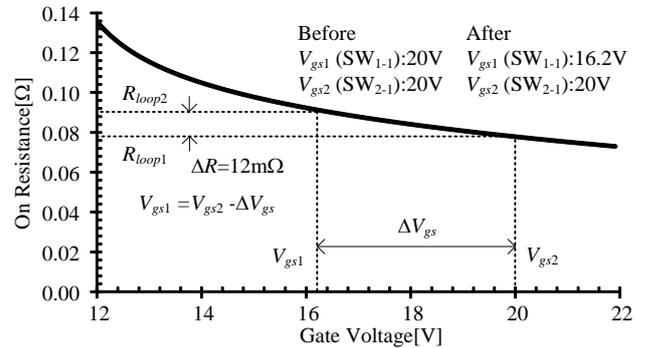
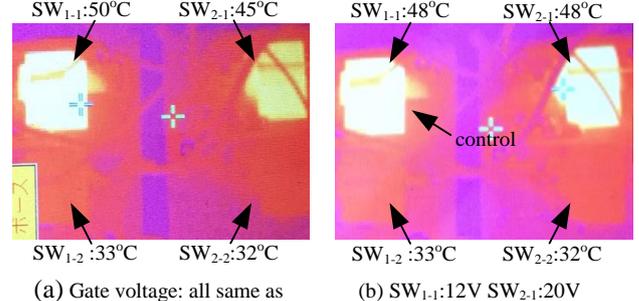


Fig. 2. Characteristics of gate voltage and on-resistance.



(a) Gate voltage: all same as (b) SW_{1-1} :12V SW_{2-1} :20V
Fig. 3. Reduction of temperature unbalance.

加するため、素子を破壊する恐れがある。

図 3(b)にゲート電圧を調節した場合のヒートシンクの温度を示す。 SW_{1-1} のゲート電圧を 20V から 12V に調節することで、温度のアンバランスを低減できることが確認できる。素子間の温度アンバランスが最小となるゲート電圧は設計値に対して誤差がある。この誤差はゲート電圧の調節量にゲート電圧に対するスイッチング損失を考慮していないためである。しかし、スイッチング損失と比較して導通損失の方が支配的となる場合には、この影響は小さく、温度アンバランスを低減できる。

今後は、大電流インバータを作成し、温度アンバランスの低減効果を検討する。

文 献

- (1) David Reusch, et al., APEC, pp.1979-1985, 2015
- (2) Rui Wu, et al., ICPE-ECCE Asia, pp.850-856, 2015