

巻き線切り替えによる DAB コンバータの ZVS 範囲拡大に関する基礎検討

中澤 亮太・宅間 春介・伊東 淳一 (長岡技術科学大学)

1. はじめに

近年, スマートグリッドや電気自動車の普及に伴い, デュアルアクティブブリッジ(DAB)コンバータが注目されている。DAB コンバータはゼロ電圧スイッチング(ZVS)をすることで, 損失の低減ができる。しかし, 出力電圧変動時の軽負荷領域において, ZVS が達成できず, 効率が低下する問題がある<sup>(1)</sup>。

本論文では, この領域における効率改善を目的とした巻き線切り替え方式の DAB コンバータを提案し, 従来よりも ZVS 範囲が拡大することをシミュレーションによって確認したので報告する。

2. ZVS 範囲の検討

図 1 に提案する巻き線切り替え方式 DAB コンバータの構成図を示す。2 つの高周波トランスの一次側に三相インバータを接続し, 二次側は三相インバータの 1 レグをコンデンサ 2 つに置き換えた回路を接続する。負荷に応じて動作モードを切り替える回路構成となっている。本論文では, トランス 1 のみで電力伝送を行う動作を Mode1, トランス 2 のみで電力伝送を行う動作を Mode2, 2 つのトランスを並列運転して電力伝送を行う動作を Mode3 とする。

伝送電力  $P_{DC}$  はトランスの一次側電圧  $v_1$  と二次側電圧  $v_2$  の位相差  $\delta$  によって決定され, トランス 1 とトランス 2 の巻き数比  $n, n'$  を 1 とすると(1)式で表される<sup>(2)</sup>。

$$P_{DC} = \frac{E_1 E_2}{\omega L} \delta \left(1 - \frac{\delta}{\pi}\right) \quad (1)$$

$$\left[ \begin{array}{l} \text{Mode1: } L \rightarrow L_{S1} \quad \text{Mode2: } L \rightarrow L_{S2}, E_2 \rightarrow E_2/2 \\ \text{Mode3: } L \rightarrow L_{S1} + L_{S2}, E_2 \rightarrow E_2/2 \end{array} \right]$$

ここで,  $E_1$ : トランス一次側電圧の最大値,  $E_2$ : トランス二次側電圧の最大値,  $\omega$ : 角周波数である。なお, 各 Mode において, 全スイッチが ZVS を達成できる伝送電力の条件を(2), (3)式に示す<sup>(2)</sup>。

Mode1

$$\frac{E_1 E_2}{\omega L_{S1}} \frac{\pi}{4} \left\{ 1 - \left(\frac{E_1}{E_2}\right)^2 \right\} \leq P_{DC} \leq \frac{E_1 E_2}{\omega L_{S1}} \frac{\pi}{4} \quad (2)$$

Mode2, Mode3

$$\frac{E_1 E_2}{\omega L} \frac{\pi}{8} \left\{ 1 - \left(\frac{E_2}{2E_1}\right)^2 \right\} \leq P_{DC} \leq \frac{E_1 E_2}{\omega L} \frac{\pi}{8} \quad (3)$$

$$\left[ \text{Mode2: } L \rightarrow L_{S2} \quad \text{Mode3: } L \rightarrow L_{S1} + L_{S2} \right]$$

提案回路では Mode2 および Mode3 で, トランスに印加される電圧が 1/2 となるため, スwitching 周波数を 1/2 にして最大伝送電力を大きくすることで ZVS 範囲を拡大している。

図 2 に提案回路における ZVS を達成できる最小伝送電力を示す。図 2 の境界線は, (2), (3)式より求めた入出力電圧比に対する最小伝送電力を示している。図 2 より巻き線切り替えによって, 電圧変動時の軽負荷領域において ZVS 範囲が拡大していることが確認できる。

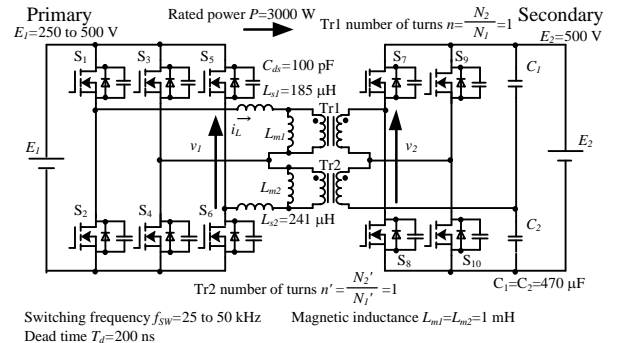


Fig. 1. Proposed circuit

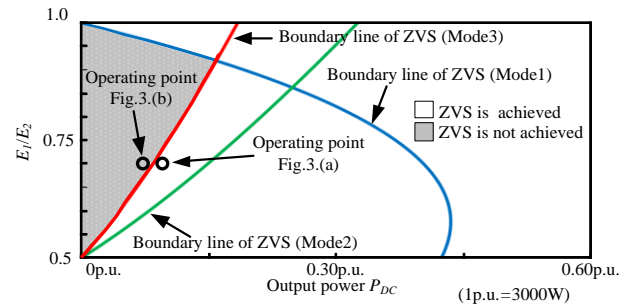


Fig. 2. ZVS region of propose circuit

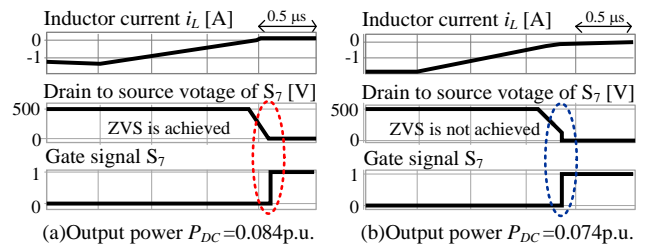


Fig. 3. Gate signal and drain to source voltage of S7

3. シミュレーション結果

図 3 に一次側電圧 350V, 二次側電圧 500V(入出力電圧比 0.7)としたときの Mode3 におけるインダクタ電流  $i_L$  および  $S_7$  のゲートソース間電圧とドレインソース間電圧のシミュレーション波形を示す。図 3(a)より, 伝送電力 0.084p.u. の場合はデッドタイム期間中にインダクタ電流を用いてスitching 素子の寄生容量を放電し, ZVS を達成していることが確認できる。一方, 図 3(b)より, 伝送電力 0.074p.u. の場合はデッドタイム期間中にスitching 素子の寄生容量を放電しきれずに, ハードスitching していることが確認できる。図 2 より, 入出力電圧比 0.7 において伝送電力 0.084p.u. は ZVS 達成領域にあり, 伝送電力 0.074p.u. は ZVS 未達成領域にあることから, 本検討の妥当性を確認した。

以上の結果から, 本方式が電圧変動時の軽負荷領域における ZVS 範囲を拡大する手法として有効であることを確認した。今後は, 実機検証を進めていく予定である。

文 献

- (1) 比嘉, 伊東, JIASC2015, No.4-077, pp.130-131(2015)
- (2) 山岸 他, IEEJ Trans. D, Vol.134, No.5, pp.544-553