

論 文

負荷に応じた動作モード切替による フライングキャパシタ形 DAB コンバータの開発

学生員比嘉 隹*a) 上級会員 伊東 淳一*

Development of Flying Capacitor Dual Active Bridge Converter using Multi-mode Operation depending on Output Power

Hayato Higa*a), Student Member, Senior Member, Jun-ichi Itoh*

(20XX 年●月●日受付, 20XX 年●月●日再受付)

This paper proposes a multi-mode operation for a five-level dual active bridge (DAB) converter using a flying capacitor (FC) topology in order to achieve a wide-load-range high efficiency over a wide output voltage range. The FC inverter alternates between three types of operations: five-level waveform operation, square wave operation, and operation of square waveform with half of the input voltage. In the multi-mode operation, the output voltage waveforms of the FC inverter are changed depending on the output power. By using multi-mode operation, zero voltage switching (ZVS) is achieved at light load against the change of the output voltage. In addition, the circulating current is also reduced compared to that of a two-level DAB converter. Therefore, the efficiency is improved by the proposed method. The experimental results show that the maximum efficiency is 96.4%. At 75% of the nominal voltage, the converter loss is reduced by 24.4% compared to that in the conventional two-level DAB converter operation.

キーワード:デュアルアクティブブリッジコンバータ,ゼロ電圧スイッチング,フライングキャパシタ3レベルインバータ, 動作モード切り替え

(Keywords: dual active bridge converter, zero voltage switching, flying capacitor three-level inverter, multi-mode operation)

1. はじめに

近年, DC スマートグリッドを対象とした高圧直流バス (HVDC)と低圧バッテリーを接続する蓄電システムが注目 を集めている(1)(2)。一般的にスマートグリッド等に使用され る蓄電システムには、下記の要求がある。

- (1) 双方向動作
- (2) バッテリーと高圧バスの絶縁
- (3) 小型
- (4) 電圧変動に対して広い負荷範囲で高効率

蓄電システムではバッテリーを用いるため、電圧変動(公 称電圧±25%)に対して広い負荷範囲(定格 20%~定格 100%)

で高効率化が求められている(3)。

これらの要求から高昇降圧比をもつ双方向絶縁型 DC-DC コ ンバータが用いられる(4)。高昇降圧比をもつ双方向絶縁型 DC-DC コンバータには電圧型と電流型を組み合わせた方式 がある(5)。これは高圧側に電圧形インバータ、低圧側に電流 形インバータを組み合わせた方式であり、低圧側に電流形 インバータを適用することで低圧側のピーク電流を抑制す ることができる。しかし、低圧側には平滑用のインダクタ およびクランプスナバ回路が必要になるため、回路の大型 化が問題となる。

一方,高圧側,低圧側ともに電圧形インバータを適用し たデュアルアクティブブリッジコンバータ(以下, DAB コン バータ)がある⁽⁶⁾⁽⁷⁾。DAB コンバータではトランスの漏れイ ンダクタンスのインピーダンスで最大の出力電力が決定さ れるため, 高周波化による小型化が可能である。さらに, デッドタイム期間中の還流電流により,次にターンオンと なるスイッチング素子の寄生容量の電荷をゼロまで放電で

a) Correspondence to: Jun-ichi Itoh. E-mail: itoh@vos.nagaokaut.ac.jp

^{*} 長岡技術科学大学

^{〒940-2188} 新潟県長岡市上富岡町 1603-1

Nagaoka University of Technology,

^{1603-1,} Kamitomioka, Nagaoka Niigata 940-21881.

きるため,追加部品なしにゼロ電圧スイッチング(ZVS)を達成できる。しかし,巻き数比と入出力電圧比が一致しない場合,ZVS範囲が制限され⁽⁸⁾,インダクタ電流のピーク値が増加する⁽⁹⁾。

電圧変動時の ZVS 範囲拡大および電流ピーク値の低減を 目的に,電圧変動および負荷変動に対して両側インバータ の出力電圧のパルス幅を制御する PWM 方式がある⁽¹⁰⁾⁽¹¹⁾。 文献(11)では,インダクタ電流を低減するために,電圧およ び負荷変動時にインダクタ電流の不連続モードとなるよう に,各インバータの出力電圧の位相差とゼロ電圧期間を制 御する手法を提案している。しかし,それでもなお,想定 するバッテリー電圧変動(公称電圧±25%)に対して ZVS 範 囲が拡大できない欠点がある。また,スイッチング周波数 を変更し,インダクタ電流の低減および ZVS 範囲を拡大す る手法が提案されている⁽¹²⁾。しかし,トランスの体積が最 小の動作周波数に依存するため,小型化を妨げる一因とな る。

そこで、高圧側のインバータにマルチレベル回路を適用 した DAB コンバータが提案されている⁽¹³⁾⁽¹⁴⁾。マルチレベル 回路を適用することで、段数に応じたスイッチング素子の 低耐圧化が可能となり、低オン抵抗の MOSFET を選定する ことができる。文献(13)では, T形3レベルインバータを 適用した5レベル DAB コンバータを用いて,入出力電圧比 に対するスイッチングパターンについて検討している。し かし、T形3レベルインバータでは、双方向スイッチ以外の 素子を低耐圧化できないため、低オン抵抗の MOSFET を使 用できない。一方、インダクタ電流の低減を目的に、ダイ オードクランプ形を適用した3レベル DAB コンバータもま た検討されている⁽¹⁴⁾。しかし、ZVS が達成できる負荷条件 であっても、クランプダイオードによって次にターンオン するスイッチング素子の電圧が一定にクランプされるた め、ダイオードクランプ形インバータのスイッチング素子 はハードスイッチングとなる問題がある。

本論文では、フライングキャパシタ(FC)形3 レベルインバ ータを適用した5 レベル DAB コンバータを用いて、電圧変 動及び負荷に対して動作モードを切り替える手法を提案す る。FC形3 レベルインバータでは、スイッチング素子の低 耐圧化に伴う、低オン抵抗化がT形3 レベルインバータと 異なる。さらに、ダイオードクランプ形と異なりすべての スイッチでZVS 動作が可能である。

本論文の構成は、次のようになっている。まず、5 レベル DAB コンバータの回路構成および動作モードを説明し、各 動作モードの出力電力、インダクタ電流から負荷に対して 切り替える動作モードを説明する。最後に1kWの試作器を 用いて実機検証を行い、電圧変動に対して従来法より広い 負荷範囲で高効率を達成できることを確認したので報告す る。

2. 回路構成

〈2·1〉 2 レベル DAB コンバータ 図 1 に 2 レベルイン



Fig. 1. Configuration of two-level DAB converter.



Fig. 2. Configuration of five-level DAB converter.

バータを適用した DAB コンバータの構成図を示す。この回 路は、高周波トランスを挟んで二台の電圧形フルブリッジ インバータで構成される。二台のインバータは方形波電圧 を出力し、各インバータ出力電圧の位相差により、出力電 力およびパワーフローを制御することができる。

〈2・2〉 FC形5レベルDABコンバータ 図2にFC形5 レベルDABコンバータの構成図を示す。この回路は高圧側 にFC形を適用した3レベルインバータ,低圧側に2レベル インバータ,高周波トランスで構成される。FC形3レベル インバータは2レベルインバータと比較して、素子耐圧を 半分にできるため、低オン抵抗のMOSFETを選定できる。 また、素子一つあたりに印加される電圧が小さくなるため、 ZVSを達成できるインダクタ電流の下限値を低減できる⁽⁸⁾。 さらに、負荷変動および電圧変動に対して、FC形3レベル インバータの出力電圧波形を変えることで2レベルDABコ ンバータと比較して、インダクタ電流の低減およびZVS範 囲の拡大が可能である。

提案回路の高圧側回路は3レベル電圧を出力できるFC形 のレグにより、フルブリッジで構成しているため、各レグ の出力モードの組み合わせにより、(1)トランスに印加され る電圧波形が5レベルとなる5レベル動作、(2)入力電圧の 振幅をもつ方形波がトランスに印加されるフルブリッジ (FB)動作、(3)入力電圧の1/2の振幅をもつ方形波がトランス に印加されるハーフブリッジ(HB)動作が可能である。

3. 各動作モードおよび動作モード切り替え

図3にキャリア1周期の5レベルDABコンバータの動作 波形を示す。ここでは、各動作モードの解析を行い、各モ ードにおける出力電力と位相角(スイッチングタイミング) の関係およびインダクタ電流を明らかにする。また、電圧 および負荷変動における各動作モードの総合力率を明らか にすることで、モード切り替えによりインダクタ電流を低 減できることを示す。図3からアーム電圧の1/2V_{in}を出力す る期間αと各アーム電圧 v_{1u}、v_{1v}の位相差βにより各電圧レベ ルの期間を決定する。

〈3・1〉 FB 動作 図 3 から α =0 rad, β =0 rad にすること で FB 動作を達成できる。位相差に対する出力電力 P_{out} は(7) 式で得られる⁽¹⁵⁾。なお、 V_{in} 、 V_{out} はそれぞれ入出力の直流電 圧である。ただし、ここでは、MOSFET と還流ダイオード を理想素子とし、デッドタイム、配線抵抗、トランスの巻 線抵抗は無視するものとする。

(1)式から明らかなように位相差がπ/2 rad の場合に出力電 力が最大となる。次に, ZVS を達成できる出力電力の条件 を(2)式で示す。

ただし、ここでは、デッドタイムおよび寄生容量による 影響は無視するものとする。(2)式から、巻き数比を考慮し た入出力電圧比 $NV_{out}/V_{in} \neq 1$ とならない場合にZVSを達成で きる出力電力の下限値が増加する。また、FB 動作時のイン ダクタ電流実効値 I_L は(3)式で表される⁽¹⁵⁾。

$$I_{L} = \frac{\sqrt{V_{in}V_{out}}}{\sqrt{N\omega L}} \sqrt{-\frac{2}{3\pi}\delta^{3} + \delta^{2} + \frac{\pi^{2}}{12}\frac{(V_{in} - NV_{out})^{2}}{NV_{in}V_{out}}} \quad \dots \dots (3)$$

この式から巻き数比を考慮した出力電圧と入力電圧の差 (*V_{in}-NV_{out}*)に比例して、インダクタ電流が増加する。したが って、FB動作は入出力電圧比と巻き数比が一致する場合に 使用することで広い負荷範囲で高効率を達成できる。

〈3・2〉 5 レベル動作 5 レベル動作では、位相差δとア ーム電圧の1/2V_{in}を出力する期間αと各アーム電圧v_{1u},v_{1v}の 位相差βの関係から3種類のモードが存在する。以下に各モ ードの条件と出力電力を(4)-(6)式に示す。

 $Model(0 < \delta < \alpha - \beta/2)$

$$P_{out} = \frac{V_{in}V_{out}}{N\omega L}\,\delta\!\left(1 - \frac{2\alpha}{\pi}\right) \dots \dots (4)$$

 $\underline{\text{Mode2}(\alpha - \beta/2 < \delta < \alpha + \beta/2)}$

$$P_{out} = \frac{V_{in}V_{out}}{N\omega L} \left\{ \delta - \frac{\delta^2}{2\pi} - \frac{\delta(\alpha + \beta/2)}{\pi} - \frac{(\alpha - \beta/2)^2}{2\pi} \right\} \dots (5)$$

 $\underline{\text{Mode3}(\alpha + \beta/2 < \delta < \pi/2)}$

$$P_{out} = \frac{V_{in}V_{out}}{N\omega L} \left\{ \delta - \frac{\delta^2}{\pi} - \frac{(\alpha^2 + \beta^2 / 4)}{\pi} \right\} \dots (6)$$

位相差が $\pi/2$ rad の場合,(6)式から最大の出力電力が FB 動作より小さくなる。また、5 レベル動作時の各モードにお ける高圧側のインダクタ電流実効値 I_L を(7)-(9)式に示す。



Fig. 3. Switching pattern of five-level DAB converter.

 $Model(0 < \delta < \alpha - \beta/2)$

$$I_{L} = \frac{\sqrt{V_{in}V_{out}}}{\sqrt{12\pi N}\omega L} \begin{cases} \pi^{3} \left(\frac{(V_{in} - NV_{out})^{2}}{NV_{out}V_{in}} \right) \\ + 8\alpha^{3} \left(-1 + 2\frac{V_{in}}{NV_{out}} \right) \\ + 12\pi \left(\alpha^{2} - \frac{\alpha\beta^{2}}{2\pi} + \frac{\beta^{2}}{4} \right) \left(1 - \frac{V_{in}}{NV_{out}} \right) \\ + \frac{V_{in}}{NV_{out}} \beta^{3} + (-2\alpha + \pi) 12\delta^{2} \end{cases}$$
(7)

 $\underline{Mode2(\alpha - \beta/2 < \delta < \alpha + \beta/2)}$

$$I_{L} = \frac{\sqrt{V_{in}V_{out}}}{\sqrt{12\pi N}\omega L} \begin{cases} \pi^{3} \left(\frac{(V_{in} - NV_{out})^{2}}{NV_{out}V_{in}} \right) - 4 \left(\alpha + \frac{\beta}{2} \right)^{3} \\ + 12\alpha\beta\delta \\ + \left(12\alpha^{2} + 3\beta^{2} \right) \left(\pi - \delta - \pi \frac{V_{in}}{NV_{out}} \right) \\ + \frac{V_{in}}{NV_{out}} \left(16\alpha^{3} + 6\alpha\beta^{2} + \beta^{3} \right) \\ + 2\delta^{2} \left(-2\delta + 6\pi - 6\alpha - 3\beta \right) \end{cases} \qquad \dots \dots (8)$$

 $\underline{\text{Mode3}(\alpha + \beta/2 < \delta < \pi/2)}$

$$I_{L} = \frac{\sqrt{V_{in}V_{out}}}{\sqrt{12\pi N}\omega L} \begin{cases} \pi^{3} \left(\frac{(V_{in} - NV_{out})^{2}}{NV_{out}V_{in}} \right) \\ + \left(12\alpha^{2} + 3\beta^{2} \left(\pi - 2\delta - \pi \frac{V_{in}}{NV_{out}}\right) \\ + \frac{V_{in}}{NV_{out}} \left(16\alpha^{3} + 6\alpha\beta^{2} + \beta^{3} \right) \\ + 4\delta^{2} (-2\delta + 3\pi) \end{cases}$$
(9)

また, 5 レベル動作時において, 各モードの ZVS 達成条件 となるα, β, δの条件を(10)-(12)式に示す。

 $\underline{\text{Mode3}(\alpha + \beta/2 < \delta < \pi/2)}$

$$\beta = 2\sqrt{\left(-\frac{4N\omega L}{V_{in}V_{out}\pi}P_{out} + 2\delta - \delta^{2} - \alpha^{2}\right)}$$

$$\pi - 2\alpha - \beta < \frac{2\delta}{\left(\frac{V_{in}}{NV_{out}} - 1\right)}$$

$$\delta > \left(1 - \frac{V_{in}}{NV_{out}}\right)\frac{\pi}{2} + (\alpha + \beta/2)\left(1 + \frac{V_{in}}{NV_{out}}\right)$$

$$\delta > \left(1 - \frac{V_{in}}{NV_{out}}\right)\frac{\pi}{2} + \alpha\left(1 + \frac{V_{in}}{NV_{out}}\right) - \beta/2$$
(12)

ただし、ここでは、デッドタイムおよび寄生容量による ZVS 範囲の影響は無視するものとする。各電圧レベルの期 間を変えることでデッドタイム期間中の還流電流をスイッ チング素子の寄生容量を放電する方向に変えることがで き、FB 動作および HB 動作がハードスイッチングとなる負 荷領域でも ZVS を達成できる。

〈3·3〉 HB 動作 図 3 から $\alpha = \pi/4$ rad, $\beta = \pi/2$ rad にする ことで、HB 動作を達成できる。HB 動作の最大の出力電力 はフルブリッジ動作の半分となる。これは、トランスに印 加される電圧波形の振幅がフルブリッジ動作の半分となる ためである。また、HB 動作時の ZVS を達成できる出力電 力の条件を(13)式に示す。

ただし、ここでは、デッドタイムおよび寄生容量による ZVS 範囲の影響は無視するものとする。(13)式から、巻き数 比を考慮した入出力電圧比 $NV_{out}/V_{in}=0.5$ となる場合、FB 動 作と比較して軽負荷で ZVS を達成できる。また、HB 動作 時のインダクタ電流実効値 I_L は(14)式で表される。



$$I_{L} = \frac{\sqrt{V_{out}V_{in}}}{\sqrt{N\omega L}} \sqrt{-\frac{1}{3}\frac{\delta^{3}}{\pi} + \frac{1}{2}\delta^{2} + \frac{\pi^{2}}{12}\frac{(V_{in}/2 - NV_{out})^{2}}{NV_{out}V_{in}}}$$
(14)

この式から巻き数比を考慮した入出力電圧比 $NV_{out}/V_{in}=0.5$ の場合, HB 動作させることでインダクタ電流が最小となる。

<3·4> 動作モード切り替え 図 4 に各動作モードにお けるトランスの総合力率を示す。図4(a)は巻き数比を考慮し た入出力電圧比 NVout/Vin=0.76, 図 4(b)は NVout/Vin=0.51 の特 性である。ただし、5 レベル動作ではバッテリーの電圧変動 に対して,巻き数比を考慮した各インバータ出力電圧の実 効値が一致するようにアーム電圧の 1/2Vinを出力する期間α と各アーム電圧の位相差βを設定している。ただし、5 レベ ル動作時ではアーム電圧の 1/2Vinを出力する期間αと各アー ム電圧の位相差βに自由度があり、巻き数比を考慮した各イ ンバータ出力電圧の実効値が一致するようにαとβを設定し ている。なお、インダクタ電流が最小かつ ZVS 範囲が最大 とならないインダクタ電流や ZVS 範囲やインダクタ電流の 低減を両立するαとβの導出は非常に複雑となるため、今後 の課題とする。充電動作の場合,総合力率 cos θ は低圧側イ ンバータ出力電圧の実効値 V2,巻き数比 N,高圧側インダ クタ電流実効値 ILから(15)式により導出している。

また,FB動作時に各インバータ出力電圧の位相差がπ/2 rad の出力電力を1 p.u.としている。巻き数比を考慮した入出力

電圧比 NV_{out}/V_{in}によって総合力率が最大となる動作モード が異なる。まず,NV_{out}/V_{in}=1の場合では,FB動作を使用す る。FB動作では,漏れインダクタンスの電流波形が台形波, トランス電圧が方形波となるため,他の動作モードと比較 して総合力率が高いことに加え,(2)式からZVS範囲が最大 となる。一方,図4(a),図4(b)の条件(NV_{out}/V_{in}<1)では,負荷 ごとに総合力率が最大となる動作モードを選択すること で,インダクタ電流を低減できる。したがって,電圧条件 および負荷によって動作モードを切り替えることで広い負 荷範囲で高効率化を達成できる。なお,スイッチング損失, 磁気部品の鉄損,キャパシタの損失を考慮した動作モード 切り替え点の検討は今後の課題とする。

4.FCDAB コンバータの制御法

〈4・1〉 制御ブロック図 図5に提案回路の高圧側の制 御ブロック図を示す。図 5(a)はバッテリー充電動作時,図 5(b)はバッテリー放電動作時の制御ブロック図である。各相 のアーム電圧は 1/2Vinを出力する期間αから計算したデュー ティ指令値を用いて、キャリア比較により制御される。こ こでは、S1u および S1v (S1u,S1v とそれぞれ相補的に動作させ る S_{4n} , S_{4v})のオン時間を決定するためのキャリアと、 S_{2n} および S_{2v} (S_{2u},S_{2v} とそれぞれ相補的に動作させる S_{3u}, S_{3v}) のオン時間を決定するための2つのキャリアに180度の位 相差を与える⁽¹⁶⁾。さらに位相シフト制御を用いて U 相に対 して V 相の 2 つのキャリアを遅延させることで所望の出力 電圧波形を得る。一方, FC インバータは 3 レベル以下で は,FCのバランス回路は不要である⁽¹⁷⁾。しかし,ゲートド ライバの遅延等で発生する半導体素子のオン時間のばらつ きにより、フライングキャパシタ電圧が直流リンク電圧の 半分にならず,アンバランスが発生する(17)。また,スイッ チング周波数および負荷の増加に従い、直流電圧の半値と の差が大きくなる⁽¹⁷⁾。そこで、本制御では、 PI 制御器を用 いて各相の FC 電圧を独立に制御する。これは、片側の相の デューティが変化した際に、インダクタ電流が変化し、各 相で制御が干渉するためである。図 5(a)の充電動作では PI 制御器の出力をデューティ指令値 d1 d2 d3 d4 と計算するこ とで FC 電圧制御を達成する。一方,図 5(b)の充放電動作で はインダクタ電流経路に S_{2u}, S_{3u}, S_{1v}, S_{4v}の還流ダイオー ドがあるため, スイッチのオン時間にかかわらず FC に電流 が流れるスイッチングパターンが存在する。そのため、デ ィーティ指令 d2, d3を変えたとしても FC 電圧を制御できな い。したがって、 S_{1u} 、 S_{2v} (S_{1u} , S_{2v} とそれぞれ相補的に動作 させる S_{4u}, S_{4v})のスイッチング信号を生成するデューティ 指令 d1 と d3 と PI 制御器の出力を計算することで FC 電圧を 制御できる。また、各相の PI 制御器出力とデューティ指令 値の和と差が入れ替わっている。これはインダクタ電流の 極性と FC の充放電の関係が反転するためである。

図 6 に低圧側の制御ブロック図を示す。低圧側のキャリ アの位相を変えることで高圧側インバータの出力電圧およ び低圧側インバータの出力電圧の位相差*δ*を制御している。





(b) Discharge operation Fig. 5. Control block diagram of five-level DAB converter at the flying capacitor inverter



Fig. 6 Control block diagram of five-level DAB converter at the two-level inverter

5. 実験結果

本章では、5 レベル DAB コンバータと提案する動作モー ド切り替えの妥当性を検証するため、1 kW の試作器を用い て、実機検証を行う。表 1 に実験条件を示す。高圧側の電 圧が 380 V,低圧側の電圧が 24 V から 48 V,トランスの巻 数比は 8 とした。所望の定格電力を達成するために、空芯 インダクタを高周波トランスの低圧側に直列接続してい る。

〈5・1〉FC 電圧制御の実機検証 図 7 にバッテリー充 電動作時の FC 電圧制御適用前後の動作波形を示す。図 7(a)

Input voltage Vin		380 V	Inductor L		1.3 µH
Output voltage Vout		24 to 48 V	Nominal voltage of output voltage		36 V
Switching frequency f_{sw}		100 kHz	Nominal voltage of input voltage		380 V
Flying capacitor C _{fc}		6 µF	Turn ratio of transformer N		8
Dead time (High voltage side)		150 ns	Dead time (Low voltage side)		250 ns
Rated power		1000 W			
High voltage side			Low voltage side MOS-FET		
MOS-FET	SCH2080KE(Rohm)		MOS-FET	IRFP4568PbF (IR)	
On-resistance	80 mΩ		On-resistance	4.8 mΩ	
Transformer			Inductor		
Core	EC90×90×30(MB30)		Core	Air core	

Table 1 Experimental conditions



Fig. 7 Operation waveforms at full bridge mode with/without flying capacitor voltage control at charge operation





が FC 電圧制御適用なしの場合,図7(b)が FC 電圧制御適用 ありの動作波形である。なお,FC 電圧指令値は入力電圧380 V の半分である190 V としている。図7(a)ではFC 電圧が210 V となり入力電圧の半値を超えている。一方,図8(b)では FC 電圧が入力電圧の半値(190 V)に制御できることがわか る。

図8にバッテリー放電動作時のFC電圧制御適用前後の動 作波形を示す。図8(a)がFC電圧制御適用なしの場合で、図 8(b)がFC電圧制御適用ありの動作波形である。図8(a)では FC電圧が210 Vとなり、FC電圧が入力電圧の半値である 190 Vを超えている。一方、(b)では充電動作と同様にFC 電圧が入力電圧の半値である190 V 一定に制御できること



Fig. 9. Transient response at five-level mode with/without flying capacitor voltage control at charge operation

がわかる。

図9にFC電圧制御切り替え適用前後の過等応答波形を示 す。図9(a)は低圧バッテリーの充電動作時,図9(b)は低圧バ ッテリーの放電動作時の波形である。運転中にFC電圧制御 を適用したとしても,所望の電圧に制御されている。以上 の結果から,FC電圧制御により,変換器の駆動中であって もFC電圧を入力電圧の半値に制御できる。

〈5・2〉各動作モードの動作波形 図10に入力電圧380 V,出力電圧24Vにおける各動作モードの動作波形を示す。 図10(a)がバッテリー充電動作時のFB動作,図10(b)がバッ テリー放電動作時のFB動作,図10(c)がバッテリー充電動 作時の5レベル動作,図10(d)がバッテリー放電動作時の5 レベル動作,図10(e)がバッテリー充電動作時のHB動作, 図10(f)がバッテリー放電動作時のHB動作である。各動作 モードのインダクタ電流から動作モードによってインダク タ電流の傾きが変化している。インダクタ電流の傾きは巻 き数比を考慮した各インバータ出力電圧の差分とインダク タのインピーダンスによって決定するため、動作モードと 出力電圧の大小関係によってインダクタ電流の傾きが変化 する。したがって,図10(f),(e)では巻き数比を考慮した各 インバータの出力電圧振幅が一致するため、インダクタ電



(a) FB mode at charge mode (P_{out} =685 W) (b) FB mode at discharge mode (P_{out} =-685 W)



(c) Five-level mode at charge mode (P_{out} =655 W) (d) Five-level mode at discharge mode (P_{out} =-655 W)



Fig. 10. Operation waveforms of three-operation modes.

流が一定となる期間がある。図 10 から一次側電圧と二次側 電圧の位相差δを制御することで各動作モードにおいて双 方向動作を達成している。しかし、半導体素子の寄生容量 のみでターンオフしているため、低圧側インバータの出力 電圧にサージが発生している。このサージは各 MOSFET に スナバキャパシタを並列接続することで改善できる。また、 HB 動作の場合に FC 形 3 レベルインバータの出力電圧にパ ルス欠けが発生している。これはデッドタイム期間中に MOSFET の還流ダイオードにより、インダクタ電流の電流 経路が変わり、FC インバータの出力電圧が充電動作時では



Fig. 11. Characteristics of inductor current at each mode

ゼロ電圧, 放電動作時では入力電圧にクランプされるため である。

(5・3) 電圧変動時のインダクタ電流特性 図11 に充放 電動作時における入力電力に対する高圧側のインダクタ電 流特性を示す。図11(a)は入力電圧 380 V,出力電圧が48 V 時の特性,図11(b)は入力電圧 380 V,出力電圧が36V時の 特性,図11(c)は入力電圧 380 V,出力電圧が24V時の特性 である。ただし,各動作モードの電力式は損失を考慮して いないため,入力電力に対するインダクタ電流特性を用い て計算結果と実験結果を比較している。図11 から計算結果 と実験結果を比較すると最大誤差 5.6%で一致している。こ れにより、インダクタ電流式の妥当性がわかる。また、図 11(b)の軽負荷では、図 11(a)と比較して FB 動作のインダク タ電流が増加しているが 5 レベル動作に切り替えることで インダクタ電流を最大 5.5%低減している。さらに、図 11(c) では動作モードを切り替えることで FB 動作のみと比較し てインダクタ電流を最大 6.7%低減している。

<5·4> 電圧変動時の効率特性および ZVS 範囲 図 12 に効率特性を示す。図 12(a)は入力電圧 380 V, 出力電圧 48V, 図 12(b)は入力電圧 380 V, 出力電圧 36V 時の効率特性, 図 12(c)は入力電圧 380 V, 出力電圧 24 V の効率特性である。 なお、図12内の点線は各動作モードにおける効率の大小関 係が入れ替わる出力電力値を示している。図 12(a)から充電 動作時では,433 W 時に最大効率 96.5%を達成している。ま た, 放電動作時においても, 526 W 時に最大効率 96.4%を達 成している。図 12(a)から充電動作時では、433 W 時に最大 効率 96.5%, 放電動作時においても, 526 W 時に最大効率 96.4%を達成している。出力電圧 Vout が 36V である図 12(b) では、出力電力 741 W 時に FB 動作と 5 レベル動作における 効率の切り替え点があり、動作モードを切り替えることで 損失を最大 20%低減し、中負荷および軽負荷の効率を改善 している。また, 放電動作時も同様に, 動作モードを切り 替えることで FB 動作のみと比較して, 最大 15%損失を低減 している。さらに図 12(c)では、HB 動作と 5 レベル動作で は出力電力 313 W,5 レベル動作と FB 動作では出力電力 708 W において効率の切り替え点があり、切り替え点で動作モ ードを切り替えることにより損失を最大 23%低減し、最大 効率 94.4%を達成している。しかし、図 12(c)から HB 動作 の効率が低い。これはデッドタイムによるパルス欠けが発 生した後にスイッチングする素子がハードスイッチング動 作することによるスイッチング損失の増加が原因である。 また、双方向動作において効率特性が異なる。これは双方 向動作でスイッチング時のインダクタ電流が異なることに よるスイッチング損の差である。

図13に各動作モードのZVS範囲を示す。図13から,動作モードを切り替えることでFB動作のみと比較してZVS範囲を最大19%拡大していることがわかる。一方,HB動作では,出力電圧がパルス欠けから復帰するスイッチング時にハードスイッチングとなるため,軽負荷のZVS範囲が拡大していない。しかし,出力電圧が24Vの軽負荷においてFB動作と比較するとスイッチング1周期にハードスイッチングとなる素子数を4個から2個に低減できるため,スイッチング損失を低減できる。

〈5・5〉 重負荷動作時の損失解析結果 図 14 に重負荷 動作時の損失解析結果を示す。損失解析はデータシートに よりスイッチング損失と導通損失を素子のスイッチング毎 に計算した。また、トランスとインダクタの銅損は表皮効 果と近接効果を考慮して計算している⁽¹⁸⁾。一方、鉄損はス タインメッツ方程式を用いて計算している⁽¹⁸⁾。図 14 から実 験結果と計算結果の誤差が 6%以内で一致していることか ら損失解析の妥当性を確認できる。また、低圧側の電圧が



each mode

低下した場合(*V_{out}*=24 V), 重負荷ではインダクタ電流が増加 するため,低圧側の導通損失が支配的である。一方,出力 電圧が48 V の場合,ターンオフ損失が支配的である。以上 の結果から,電圧変動に対してさらに効率を改善するため には,低オン抵抗の特性をもつ MOSFET の選定およびスナ バキャパシタの設計が必要である。

以上のことから,負荷および低圧側の電圧変動に対して, 動作モード切り替えにより広い負荷範囲で高効率化できる ことを確認した。



Fig. 13 ZVS range at bi-directional operation with each mode



Fig. 14. Loss analysis results with FB mode

6. まとめ

本論文では、電圧変動に対して広い負荷範囲で高効率と なる双方向絶縁型 DC-DC コンバータの開発を目的に、FC 形 5 レベル DAB コンバータにより、負荷変動や電圧変動に 対して動作モード切り替え手法を提案した。また、双方向 動作における FC 電圧の制御を提案し、高周波動作にも適用 できることを明らかにした。

実験結果により,FC 電圧制御および動作モード切り替え による5レベル DAB コンバータの基本動作を確認した。ま ず,FC 電圧制御において,FC 電圧を入力電圧の半値に制御 できていることを確認した。次に、インダクタ電流特性か ら計算値と実験値が最大誤差5.6%で一致し、インダクタ電 流式の妥当性を確認した。さらに、効率特性から、最大効 率 96.4%となり、出力電圧 24V に低下したとしても動作モ ードを切り替えることで最大効率 94.4%を達成した。最後に、 損失解析を行い、電圧低下時には、低圧側素子の導通損失 が支配的であることを明らかにした。

以上の結果から,提案回路および動作モード切り替え方 式の有用性を確認した。今後の課題として,各動作モード の損失解析により,電圧変動範囲における変換器設計の明 確化を行う。

文 献

- K. Kurohane, T. Senjyu, A. Yona, N. Urasaki, E.B. Muhando, T. Funabashi : "A High Quality Power Supply System with DC Smart Grid", Transmission and Distribution Conference and Exposition, 2010 IEEE PES, pp.1-6 (2010)
- (2) S. Inoue, H. Akagi: "A Bi-directional DC/DC Converter for an Energy Storage System", Applied Power Electronics Conference, APEC 2007, pp.761-767 (2007)
- (3) TDK-Lambda, EZA 2500-32048, http://www.tdk-lambda.co.jp/products/sp s/psunit/eza/indexj.html
- (4) Florian Krismer, Johann W. Kolar: "Efficiency-Optimized High-Current Dual Active Bridge Converter for Automotive Applications", IEEE Trans. IE., Vol. 59, No. 7, pp. 2745-2760 (2012)
- (5) Takae Shimada, Kimiaki Taniguchi, Hiroyuki Shoji: "A Commutation Overlap Period Reduction Method Expanding Buck Operating Range for a Bi-directional Isolated DC-DC Converter", IEEJ Trans. D, Vol. 133, No. 9, pp. 885-893 (2013) 嶋田 尊衛, 谷口 輝三彰, 庄司 浩幸: 「双方向絶縁型 DC-DC コ

場面 等隔, 谷口 輝_彰, 庄口 信手. 「次万円紀稼至 DC-DC ユ ンバータの降圧動作範囲拡大する転流重なり期間短縮動作」, IEEJ Trans. D, Vol. 133, No. 9, pp. 885-893 (2013)

- (6) R. W. D. Doncker, D. M. Divian, M. H. Kheraluwala: "A three-phase soft-switched high-power-density dc/dc converter for high-power applications", IEEE Trans on Industry Applications, Vol, 27, No. 1, pp. 63-73 (1991)
- (7) Tatsuya Yamagishi, Hirofumi Akagi, Shin-ichi Kinouchi, Yuji Miyazaki, Masato Koyama: "A 750-V,100-kW, 20-kHz Bidirectional Isolated DC/DC Converter Using SiC-MOSFET/SBD Modules", IEEJ Trans. D, Vol. 124, No. 5, pp. 457-463 (2014)
 山岸達也,赤木泰史,木ノ内伸一,宮崎裕二,小 山正人: 「SiC-MOSFET/SBD モジュールを用いた 750V,100kW,

コーンパー ションパータ」, IEEJ Trans. D, Vol. 134, No. 5, pp. 544-553 (2014)

- (8) M.N. Kheraluwala, R.W. Gascoigne, D.M. Divan, E.D. Baumann: "Performance characterization of a high-power dual active bridge DC-to-DC converter", Industry Applications, IEEE Transactions on Volume 28, Issue 6, pp.1294-1301 (1992)
- (9) A. Jones, B. Smith, C. Maxwell: "Reactive Power Loss Optimization Method for Bi-directional Isolated DC-DC Converters", IPEC-Hiroshima2014, pp. 702-706 (2014)
- (1 0) Tomohiro Matsuda, Giuseppe Guidi, Atsuo Kawamura , Yuuji Imakubo, Yuuji Sasaki, Takehiro Jikumaru, Tomofumi Imakubo: "Improvement of Efficiency of Dual Active Bridge DC-DC Converter by Using Pulse Width Modulation in AC Voltage" pp. 1-55 (2011) (in Japanese)

松田朋浩, Giuseppe Guidi, 河村篤男, 今久保 知史, 佐々木裕司, 軸 丸 武弘: 「交流端電圧の PWM 制御を用いたデュアルアクティブ ブリッ ジ DC-DC コンバータの高効率化に関する検討」, 産業応用 部門大会, pp. 1-55 (2011)

- (1 1) Florian Krismer, Johann W. Kolar: "Closed Form Solution for Minimum Conduction Loss", IEEE Trans. PE., Vol. 27, No. 1, pp. 174-188 (2012)
- (1 2) Xiao-Fei He, Zhiliang Zhang, Yong-Yong Cai, Yan-Fei Liu: "A Variable Switching Frequency Hybrid Control for ZVS Dual Active Bridge Converters to Achieve High Efficiency in Wide Load Range", APEC2014, Vol. 1095-1099, (2014)
- (1 3) P. A. M. Bezerra, F. Krismer, R, M. Burkart, J. W. Kolar: "Bidirectional Isolated Non-Resonant DAB DC–DC Converter for Ultra-Wide Input Voltage Range Applications", PEAC2014 (2014)
- (1 4) Alber Filba-Martinez, Sergio Busquets-Monge, Joan Nicolas-Apruzzese, Josep Bordonau: "Operating Principle and Performance Optimization of a Three-Level NPC Dual-Active-Bridge DC–DC Converter", IEEE Trans. IE., Vol. 63, No. 2, pp. 638-690 (2016)
- (1 5) Shigenori Inoue, Ahirofumi Akagi: "Operation Voltage and Loss Analysis of a Bi-Directional Isolated DC-DC converter", IEEJ Trans. D,

Vol. 127, No. 2, pp. 188-197 (2007) 井上重徳, 赤木泰史: 「双方向絶縁型 DC-DC コンバータの動作電圧

と損失解析」, IEEJ Trans. D, Vol. 127, No. 2, pp. 188-197 (2007)

(16) Koichi Matsuura, Jun-ichi Itoh: "Fundamental Investigation of a DC-DC Converter with Small Inductance for High Boost Ratio", IEEJ IAS, SPC-10-104 (2010) 松浦浩一, 伊東淳一「低インダクタによる高昇圧比向け:DC-DC コ 松浦浩一, 伊東淳一「低インダクタによる高昇圧比向け:DC-DC コ

ン バータの基礎検討」,電気学会半導体電力変換研究会,SPC-10-104 (2010)

- (17) Hidemine Obara, Yukihiko Sato" Development of high power density flying capacitor multi-level converters with balanced capacitor voltage"ECCE2012 (2012) pp.330-336
- (18) J. Mühlethaler; J. W. Kolar; A. Ecklebe"Loss Modelling of Inductive Components Employed in Power Electronic Systems", ECCE Asia 2011 (ICPE), pp. 945-952(2011)



(学生員) 1991年11月7日生。2014年3月, 長岡技術科学大学卒業。2016年3月,同大学 大学院工学研究科修士課程修了。同年4月,同 大学博士後期課程エネルギー・環境工学専攻入 学。主に双方向絶縁型 DC-DC コンバータに関 する研究に従事。





(上級会員) 1972年1月6日生。1996年3月, 長岡技術科学大学大学院工学研究科修士課程 修了。同年4月,富士電機(株)入社。2004 年4月,長岡技術科学大学電気系准教授。2017 年4月,同大学電気系教授。現在に至る。主 に電力変換回路,電動機制御の研究に従事。 博士(工学)(長岡技術科学大学)。2007年第 63回電気学術振興賞進歩賞受賞。2010年 Takahashi Isao Award (IPEC Sapporo),第58回電

気科学技術奨励賞,2012 年インテリジェントコスモス奨励賞,2014 年,2016 年電気学会産業応用部門論文賞,2017 年文部科学大臣表 彰・科学技術賞(開発部門),受賞。IEEE Senior member,自動車技術 会会員。