

系統連系用マトリックスコンバータの系統電流ひずみ低減時における FRT 範囲拡大手法の検討

浅井 亨太* 伊東 淳一 (長岡技術科学大学)

Expansion of FRT Operation Range and Reduction of Grid Current Distortion
for Grid-Tied Matrix Converter

Kyota Asai*, Jun-ichi Itoh (Nagaoka University of Technology)

This paper proposes a new control method to expand a fault-ride-through (FRT) operation range for a grid-tied matrix converter. In the conventional method, the grid reactive current is limited because a part of the d-axis current is circulated in only the generator side. Consequently, the matrix converter cannot satisfy the FRT requirements due to the limitation of the grid reactive current. On the other hand, the proposed method circulates the d-axis current between the generator side and the grid side in order to increase the grid reactive current. This increases the maximum grid reactive current by 14% as compared to that of the conventional method. As the simulation result, the proposed method expands the FRT operation range from 44 % to 100%, whereas a grid current with a low THD of 3.69% during the FRT operation is obtained.

キーワード : マトリックスコンバータ, FRT, 発電機, 無効電流, 三相電圧低下
(Matrix converter, fault ride through, generator, reactive current, three-phase voltage sag)

1. はじめに

近年、再生可能エネルギーへの注目が高まっており風力発電や分散型電源、マイクロ水力発電などの導入が進められている⁽¹⁾。これらのシステムでは、瞬時電圧低下（以下、瞬低）による大規模な停電を防止し、瞬低後の系統電圧回復を早めるため、下記の系統連系要件が規定されている⁽²⁾⁻⁽³⁾。

(1) 瞬低時も、規定された残電圧と瞬低継続時間以内であれば、発電機に連系された電力変換器は解列せずに運転を継続しなければならない。(日本, 中国, 欧米各国)

(2) 瞬低時は、低下した電圧値に応じて無効電流を系統に注入しなければならない。(ドイツ, スペイン等)

例えば、ドイツの E.ON コードでは 10%以内の系統電圧変動のデッドバンドを除き、1%の電圧低下に対して 2%の無効電流を系統に注入するように規定されている。この無効電流注入によって電圧回復後の需要家トランスへの励磁突入電流を防げる。なお、このような系統連系要件は今後マイクロガスタービンやエンジン発電機といった分散電源システムも対象となると考えられる。

また、風力発電では風車の加速、振動を防ぐため、瞬低

によるトルク変動を抑える必要がある⁽⁴⁾。一方、分散型電源やマイクロ水力発電機では、負荷変動に対する出力応答が遅いという特徴がある⁽⁵⁾。しかし、瞬低中は系統への有効電力をゼロもしくは大幅に低減するため⁽³⁾、瞬低中も運転を継続するためには何らかの方法で発電電力を電力変換器内で消費する必要がある。従って、これらの用途では系統連系要件とは別に次の機能も求められる。

(3) 瞬低中も瞬低前と同じトルクを発電機に印加し、発電機から取り出す有効電力の変動を抑える。

一方、高効率、小型軽量、長寿命な AC-AC 変換器としてマトリックスコンバータが盛んに研究されており⁽⁶⁾⁻⁽¹²⁾、その中で風力発電システムやマイクロガスタービンシステムにマトリックスコンバータを適用した事例が報告されている⁽⁹⁾⁻⁽¹¹⁾。しかし、マトリックスコンバータは降圧型電力変換器なので、瞬低が発生した場合は出力電圧も低下する制約がある⁽¹²⁾。これに対し、著者らは、スナバ回路を活用して(1)運転継続制御、(2)系統無効電流制御、(3)発電機トルク制御が同時に達成できる FRT(Fault ride through)制御を報告している^{(13),(14)}。文献(13)の FRT 制御では、仮想 AC-DC-AC 変換方式を元にして系統無効電流がマトリックスコンバータ内で還流する際に、系統無効電流が最大とな

るように仮想電圧形インバータ(VSI)は1種類の電圧ベクトルのみを出力する。これにより、FRT 期間中にマトリックスコンバータは系統に1 p.u.の無効電流を注入でき、残電圧に関わらず FRT 要件を満足できる。しかし、系統電流は非正弦波となり、ひずみが多く発生する問題がある。これに対し、文献(14)の FRT 制御では、系統無効電流がマトリックスコンバータ内で還流する際に、仮想 VSI は仮想直流リンク電流を調整するため2種類の電圧ベクトルを出力する。これにより、系統電流が正弦波となり系統電流ひずみ率(THD)を低減できる。しかし、d 軸電流を発電機側でのみ還流させるため系統無効電流が0.88 p.u.に制限される。この結果、44%以上の電圧低下が発生した場合、マトリックスコンバータは FRT 要件を満足できない問題がある。

本論文では、系統連携用マトリックスコンバータの FRT 時における FRT 範囲の拡大と系統電流ひずみの低減を両立する手法を提案する。提案法は、FRT 期間中に発電機側と系統側で d 軸電流を還流させることで系統電流を増加でき、系統無効電流は1 p.u.となる。これにより、残電圧に関わらず FRT 要件を満足できる。さらに、系統無効電流がマトリックスコンバータ内で還流する際に、仮想 VSI が2種類の電圧ベクトルを出力することで、系統電流を正弦波状に制御できる。提案する FRT 制御をシミュレーションにて検証し、FRT 範囲の拡大と系統電流ひずみの低減が両立できることを確認したので報告する。

2. 回路構成

図1に発電機から系統にインターフェースするマトリックスコンバータの回路図を示す。図1はマトリックスコンバータのLCフィルタと双方向スイッチ群、ブレーキ回路を内包したスナバ回路、発電機から構成される。瞬低中は系統に無効電流を流すため、マトリックスコンバータの入出力で授受する有効電力はゼロである。しかし、発電機にトルクを印加し続ける必要があるため、瞬低中はブレーキIGBTをオンし、ブレーキ抵抗で発電機から供給される有効電力を消費する。このブレーキ回路はマトリックスコンバータ特有の追加部品ではなく、従来の整流器-インバータシステムでも必要となるため、マトリックスコンバータの優位性は損なわれない。ここでは、瞬低中のマトリックスコンバータの動作により系統側からスナバ回路への有効電流の流入を防ぐために、発電機側のみスナバ回路を接続する。なお、系統側のサージ電圧はLCフィルタで吸収するように設計する。

3. 瞬低時の FRT 制御

〈3.1〉 変調法

図2に FRT 制御を検討するための間接型マトリックスコンバータ(IMC)の回路図を示す。本論文では、仮想 AC-DC-AC 変換方式に基づき、マトリックスコンバータを図2のように電流形整流器(CSR)と電圧形インバータ(VSI)に置き換える。仮想 AC-DC-AC 変換方式とは、「系統側端

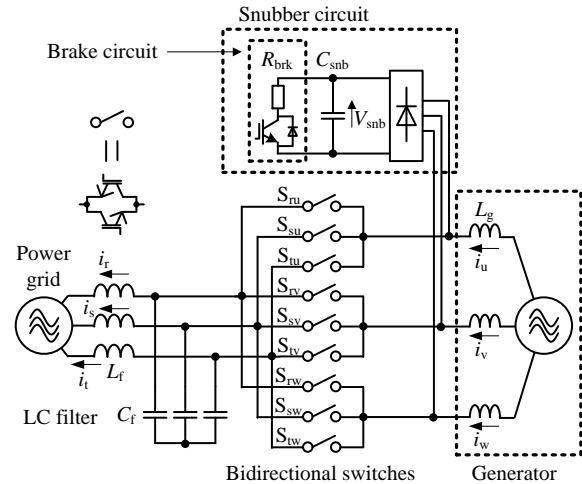


Fig.1. Circuit configuration of matrix converter.

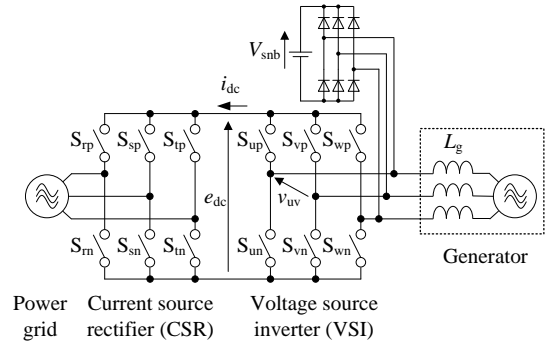


Fig.2. Circuit diagram of indirect matrix converter.

子と発電機側端子の接続関係が同一であれば、変換器の構成が異なっても同じ入出力波形が得られる」との原理に基づいた方式で、マトリックスコンバータを仮想的に CSR と VSI に置き換えることで瞬低時の変調法を簡単に検討できる。なお、図2ではLCフィルタを削除し、スナバ回路をダイオードブリッジと直流電圧源とする。ここで、マトリックスコンバータとIMCで同じ入出力波形を得るためには、両者のスイッチング関数を用いて(1)式が成り立てば良い。ただし、図1のフィルタの影響は無視し、各スイッチング関数はオンの時1、オフの時0とする。

$$\begin{bmatrix} s_{ru} & s_{su} & s_{tu} \\ s_{rv} & s_{sv} & s_{tv} \\ s_{rw} & s_{sw} & s_{tw} \end{bmatrix} = \begin{bmatrix} s_{up} & s_{un} \\ s_{vp} & s_{vn} \\ s_{wp} & s_{wn} \end{bmatrix} \begin{bmatrix} s_{rp} & s_{sp} & s_{tp} \\ s_{rn} & s_{sn} & s_{tn} \end{bmatrix} \dots (1)$$

図3に瞬低時のマトリックスコンバータの変調ブロックを示す。仮想 CSR と仮想 VSI の変調法は文献(8)で提案された三角波キャリア変調に基づき、CSR は系統力率を、VSI は発電機端子電圧を制御する。瞬低中は無効電流を系統に注入するため、CSR の系統力率指令値をゼロとする。なお、系統正常時は系統力率指令値を1とし、発電機から系統に電力を供給する。この結果、仮想 CSR 側では系統正常時と同様に変調する。一方、系統正常時の仮想 VSI は発電機を

ベクトル制御するが、瞬低時は仮想 CSR の系統力率ゼロ制御によって直流リンク電圧 e_{dc} がゼロになる。したがって、瞬低時も発電機トルクを制御するためには仮想 VSI が発電機端子間電圧を変調し、発電機電流をフィードバック制御する必要がある。さらに、系統側に無効電流を注入するためには仮想 VSI の変調で一定の直流リンク電流 i_{dc} を確保しなければならない。この結果、仮想 VSI 側では系統状態に応じて変調法を変更する。

図 4 に瞬低時の VSI 動作を示す。安定した運転継続を達成するために仮想 VSI 側は 1) 発電機力率制御モード(1 相だけ開放)、2) 直流リンク導通モード(ゼロ電圧ベクトル以外)と 3) 還流モード(ゼロ電圧ベクトル)を切り替え、発電機トルクおよび系統無効電流を制御する。発電機力率制御モードでは発電機の dq 軸電流を制御する。直流リンク導通モードは系統無効電流がマトリックスコンバータ内を還流するように仮想 VSI と仮想 CSR を接続する。一方、還流モードは無効電流が仮想 VSI 内を還流する。

1) Mode 1: 発電機力率制御モード

図 5 に発電機力率制御モードにおける IMC とスナバ回路の導通状態を示す。図 5(a) は従来法の発電機力率制御モードにおける導通状態、図 5(b) は提案法の発電機力率制御モードにおける導通状態を示す。ここでは、q 軸電流はスナバ回路に流れ、d 軸電流は仮想 VSI 内を還流、もしくは仮想 CSR を介して系統に流入する。瞬低時に d 軸電流を注入することで、発電機電流振幅を増加できる。これにより、系統電流の振幅を増加できる。

表 1 にダイオード整流器の導通状態を基にした発電機力率制御モード時の仮想 VSI のパルス表を示す。発電機力率制御モードでは、表 1 に従い発電機の短絡経路を選択することで、ダイオード整流器に流れ込む電流方向を制御し発電機電圧を制御する。ここではダイオード整流器の導通状態に着目して空間電圧ベクトルと定義し、V1 から V6 の中で電圧指令 v_{α}^* 、 v_{β}^* に最も近い 2 つの出力電圧ベクトル v_x と v_y のデューティ d_x 、 d_y により発電機力率を制御する。 d_x を(2)式、 d_y を(3)式で決定する。

$$d_x = \left| v_{\alpha} v_{y\beta} - v_{\alpha} v_{x\beta} \right| / \left| v_{x\alpha} v_{y\beta} - v_{y\alpha} v_{x\beta} \right| \dots\dots\dots (2)$$

$$d_y = \left| v_{x\alpha} v_{\beta} - v_{\alpha} v_{x\beta} \right| / \left| v_{x\alpha} v_{y\beta} - v_{y\alpha} v_{x\beta} \right| \dots\dots\dots (3)$$

このように、発電機力率制御モードを使用することで発電機端子間電圧を変調し、後述する瞬低中のフィードバック制御と合わせることで瞬低中も発電機トルクを制御できる。従来法では図 5(a) に示す通り、発電機 d 軸電流は仮想 VSI 内を還流する。すなわち、従来法の発電機力率制御モード時における i_{dc} はゼロとなり、系統無効電流の最大値が 0.88 p.u. に制限される。この結果、残電圧によっては FRT 要件を満たすことが困難となる。これに対し、提案法は図 5(b) に示す通り仮想 VSI のパルスを選択することで、 i_{dc} を確保できる。発電機 d 軸電流が仮想 VSI 内のみ還流する従来法に対し、提案法では d 軸電流が仮想 CSR を介して系統

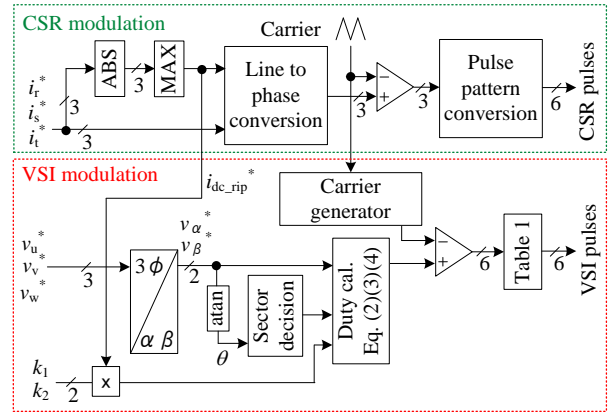


Fig.3. Modulation block diagram in FRT mode.

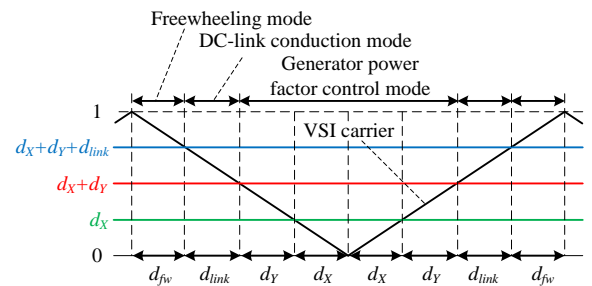
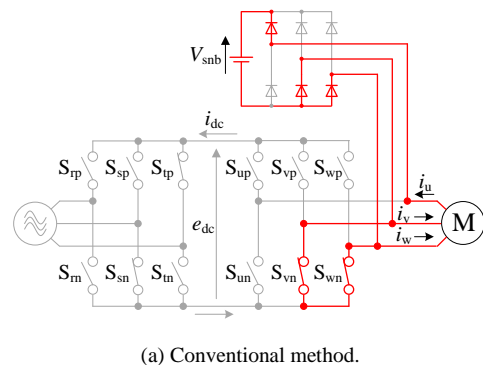
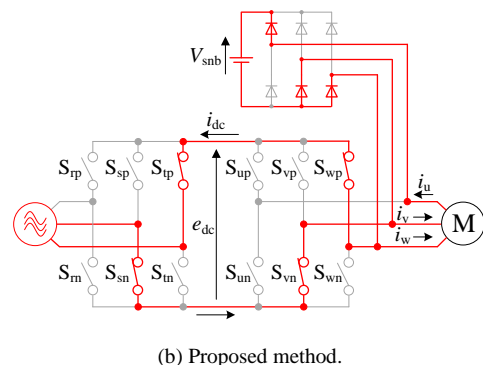


Fig.4. VSI operation in short voltage sag.



(a) Conventional method.



(b) Proposed method.

Fig.5. Current path in generator power factor control mode.

に流入する。これにより、提案法は発電機力率制御モード時においても i_{dc} を確保することで系統無効電流を増加できる。

2) Mode 2: 直流リンク導通モード

図 6 に直流リンク導通モード時の電流経路を示す。ここでは、ダイオード整流器のオフ期間に、発電機力率制御モードが選択するダイオード整流器の導通状態に基づいたベクトルを仮想 VSI が出力する。すなわち、 d_x , d_y の割合で 2 種類の基本波ベクトルを出力する。図 6(a) に示すベクトルを選択するとそのスイッチングパターンから $i_{dc} = i_u$ となる。このスイッチングパターン時における i_{dc} は最大となるが、 i_{dc} は発電機電流に依存し、系統電流を正弦波に制御するためには自由度が足りない。そこで、図 6(a) と同様の電流方向の状態において図 6(b) に示すベクトルを出力することで、発電機電流の一部が仮想 VSI 内で還流する。以上の 2 種類のベクトルを用いることで発電機電流に依存せず i_{dc} が得られる。直流リンク導通モード時は出力線間電圧は仮想直流リンク電圧に一致する。ただし、仮想 CSR を力率ゼロで動作させているので、入力周波数の 1/6 周期毎の仮想直流リンク電圧の平均値はゼロである。なお、直流リンク導通デューティ d_{link} は(4)式で決定する。

$$d_{link} = (k_1 + k_2)(1 - d_x - d_y) * i_{dc_rip}^* \dots\dots\dots(4)$$

ここで、 k_1 と k_2 は直流リンク導通モードで出力する 2 種類のベクトルの割合を示す。 $i_{dc_rip}^*$ を乗じることで i_{dc} は相電流指令の周波数に対応し、仮想 CSR の一相変調により系統電流を正弦波に制御できる。 k_1 を(5)式、 k_2 を(6)式で決定する。

$$k_1 = d_x / (d_x + d_y) \dots\dots\dots(5)$$

$$k_2 = d_y / (d_x + d_y) \dots\dots\dots(6)$$

3) Mode 3: 還流モード

図 7 に還流モード時の電流経路を示す。このモードでは仮想 VSI はゼロベクトルを選択する。すなわち、還流モードでは仮想 VSI の下アームもしくは上アームの全スイッチがオンとなるため、発電機電流が仮想 VSI 内で還流する。この結果、仮想直流リンク電流と出力線間電圧は共にゼロとなる。還流モードデューティ d_{fw} を(7)式で決定する。

$$d_{fw} = (1 - d_x - d_y - d_{link}) \dots\dots\dots(7)$$

ダイオード整流器のオフ期間において、直流リンク導通モード以外の期間が還流モードとなる。提案法では発電機力率制御モードと直流リンク導通モード、還流モードを用いることで、瞬低中の系統無効電流制御と発電機トルク制御を同時に達成できる。

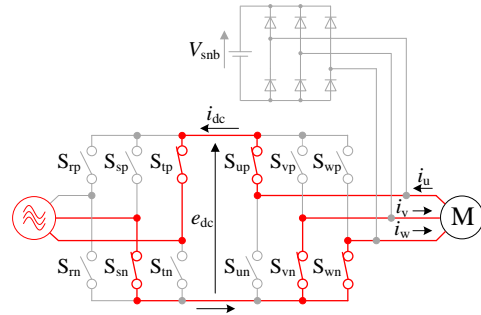
〈3・2〉 フィードバック制御

図 8 に瞬低中に導入するフィードバック制御のブロック図を示す。図 1 のとおり、実際のシステムではスナバ回路の電圧源がキャパシタとなり、発電機はインダクタと電圧源で模擬されるため、瞬低中に運転継続するにはスナバ電圧と発電機電流を安定に制御する必要がある。このため、本論文では瞬低中にスナバ電圧と発電機電流をフィードバ

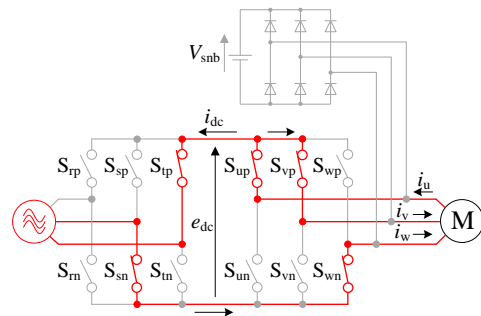
Table I. Virtual VSI pulse table.

Conduction state of diode rectifier [D_u, D_v, D_p]	VSI pulse (S_u, S_v, S_w)	Conduction state of diode rectifier [D_u, D_v, D_p]	VSI pulse (S_u, S_v, S_w)
V1 [1 0 0]	(X 0 1)	V4 [0 1 1]	(X 1 0)
V2 [1 1 0]	(1 0 X)	V5 [0 0 1]	(0 1 X)
V3 [0 1 0]	(1 X 0)	V6 [1 0 1]	(0 X 1)

※ 1:Upper arm (D_{xp}, S_{xp}) ON 0:Lower arm (D_{xm}, S_{xm}) ON X:OPEN $x = u, v, w$



(a) All generator current injects to virtual DC-link.



(b) Part of generator current circulates at virtual VSI.

Fig.6. Current path in DC-link conduction mode.

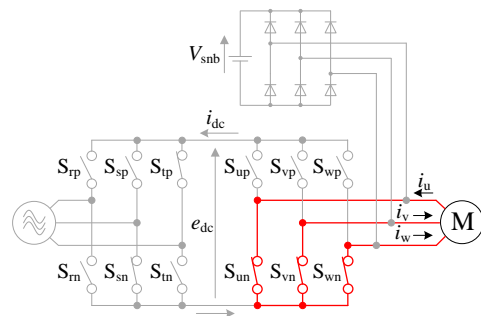


Fig.7. Current path in freewheeling mode.

ック制御する。スナバ電圧制御をアウトーループ、発電機の dq 軸電流制御をインナーループとし、それぞれ PI 制御器を用いる。発電機トルクは q 軸電流に対応するため、スナバ電圧制御と q 軸電流制御を接続する。瞬低中はブレーキ IGBT がオンするので、通常時と同等の有効電力をブレーキ抵抗 R_{brk} で消費するようにスナバ電圧指令値 V_{snb}^* を決定する。ただし、スナバダイオード及び主回路スイッチの

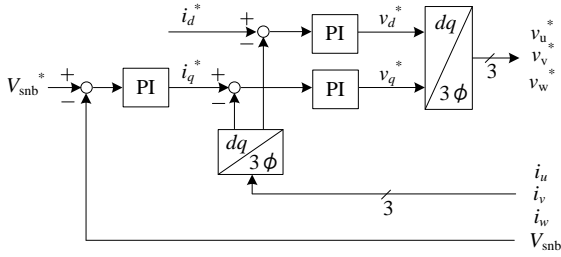


Fig.8. Control block diagram for snubber voltage control and generator current control.

Table II. Simulation condition.

Input line voltage	200 V	FRT duration	100 ms
Rated power	1500 W	Carrier frequency	10 kHz
Snubber capacitor	150 μF	Brake resistor	110 Ω
Grid side filter L (L_f)	2.15 mH (2.53%)	Generator back e.m.f.	140 V
Grid side filter C (C_f)	6.60 μF (5.54%)	Generator inductance (L_g)	3.86 mH (9.28%)

Table III. Feedback control parameters.

Normal mode (Field oriented control)		d-axis current reference	0 p.u.
		q-axis current reference	-1.0 p.u.
		Proportional gain	1.2 p.u.
		Integral time	26.6 ms
FRT mode	Snubber voltage control	Voltage reference	400 V
		Proportional gain	2.0 p.u.
		Integral time	16.5 ms
	Generator current control	d-axis current reference	-0.577 p.u.
		Proportional gain	1.2 p.u.
		Integral time	1.65 ms

耐圧の関係から V_{snb}^* はスナバ過電圧検出レベル以下とする。また、系統復帰時のスナバキャパシタへの充電電流によってスナバダイオードが破壊されるのを防ぐため、 V_{snb}^* は系統正常時のスナバ電圧よりも大きくする必要がある。従って、 V_{snb}^* と R_{brk} で消費できる有効電力 P_{brk} には次の制限がある。

$$V_{snb_nor} < V_{snb}^* < V_{snb_ov} \quad (8)$$

$$\frac{V_{snb_nor}^2}{R_{brk}} < P_{brk} < \frac{V_{snb_ov}^2}{R_{brk}} \quad (9)$$

ここで、 V_{snb_nor} は系統正常時のスナバ電圧、 V_{snb_ov} はスナバ過電圧レベルである。以上のフィードバック制御を導入することで、瞬低中の運転継続と発電機トルク制御を達成できる。さらに、仮想 VSI の変調と図 8 のフィードバック制御を合わせることで、瞬低中の運転継続と系統無効電流制御、発電機トルク制御の 3 つの機能を同時に実現できる。

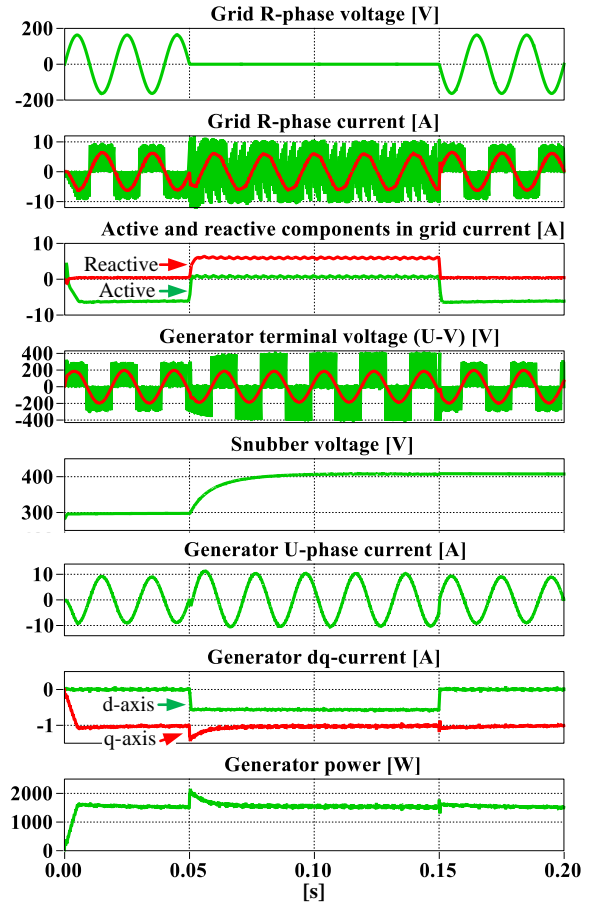


Fig.9. Simulation results of matrix converter during FRT operation.

4. シミュレーション結果

表 2 にシミュレーション条件を示し、表 3 に制御パラメータを示す。ただし、発電機の代わりにインダクタと電圧源を用い、インダクタに流れる q 軸電流を発電機トルクとして評価する。発電機電流制御系の回転座標変換に必要な角度は、代用した電圧源の瞬時値とアークタンジェントの近似式を用いて演算する。なお、瞬低時の発電機力率はダイオード整流器の導通方向の影響で力率 $\cos \pi/6$ から $\cos 0$ の間で制限される。ここでは系統無効電流を最大とするために発電機力率が $\cos \pi/6$ となるように発電機 d 軸電流を注入する。

図 9 に理想条件(理想転流、瞬低検出遅れなし)における FRT 時のマトリクスコンバータのシミュレーション結果を示す。本章ではシミュレーションにより図 1 のシステム構成において提案する FRT 制御でマトリクスコンバータの運転継続、系統無効電流制御、発電機トルク制御を同時に達成できることを確認する。図 9 の R 相電流と発電機端子電圧(U-V)は緑色の実波形に対してカットオフ周波数 1 kHz のローパスフィルタを通し、赤色の平均値波形を得ている。図 9 では残電圧を 0%とした ZVRT (Zero voltage ride through)の条件において、図 1 のマトリクスコンバータは提案する FRT 制御で動作する。瞬低は三相電圧低下とし、

継続期間は 100 ms とする。FRT 動作時、発電機側では通常時と同等の発電機有効電力をブレーキ抵抗で消費するため、スナバ電圧指令値を 400 V とした。スナバ電圧を一定に制御することで、発電機電流はベクトル制御により正弦波状に制御できる。瞬低中の発電機端子電圧(U-V)は系統正常時と同様正弦波となる。さらに、瞬低時の q 軸電流は瞬低前と同様の 1 p.u.となる。これにより、発電機有効電力は 1500 W で維持され、発電機トルクが一定となる。また、系統無効電流を最大とするために発電機力率が $\cos \pi/6$ となるように発電機 d 軸電流を増加させる。一方、系統側では仮想 CSR の一相変調により系統有効電流はほぼゼロとなり、系統無効電流は仮想 VSI の発電機力率制御モード、直流リンク導通モードにより獲得する。仮想 CSR と仮想 VSI 接続時に直流リンク導通モードを用いて 2 種類の電圧ベクトルを出力することで、系統電流を正弦波状に制御でき、FRT 時の系統電流 THD は 3.69%となる。また、発電機力率制御モードにおいて、従来法では発電機側でのみ還流していた d 軸電流を仮想 CSR と仮想 VSI を接続し発電機側と系統側で還流させることで、系統電流を増加できる。これにより、提案法により FRT 範囲を拡大できる。

図 10 に電圧低下率と FRT 要件で規定されている系統無効電流の関係を示す。ドイツの E.ON コードでは 10%以内の系統電圧変動のデッドバンドを除き、1%の電圧低下に対して 2%の無効電流を系統に注入するように規定されている。従来法は発電機の d 軸電流が発電機側でのみ還流するため、系統無効電流が 0.88 p.u.に留まる。この結果、マトリックスコンバータは電圧低下率 44%以下の領域しか FRT 要件を満足できない。一方、提案法は発電機 d 軸電流を仮想 CSR と仮想 VSI を接続し系統を介して還流することで、従来法の系統無効電流と比べて 14%増加し 1 p.u.の系統無効電流を注入できる。この結果、全領域において FRT 要件を満足でき、FRT 範囲は従来法と比べて 56pt 拡大できる。以上より、シミュレーション結果から系統連携用マトリックスコンバータにおいて、FRT 範囲の拡大と系統電流ひずみの低減が両立できることを確認した。

5. 結論

本論文では、系統連携用マトリックスコンバータの FRT 時における FRT 範囲の拡大と系統電流ひずみの低減を両立する手法を提案した。提案法は、FRT 期間中に発電機側と系統側で d 軸電流を還流させることで系統電流を増加できる。さらに、仮想 CSR と仮想 VSI 接続時に 2 種類の電圧ベクトルを出力することで、系統電流を正弦波状に制御できる。シミュレーションにより、提案法は残電圧 0%の瞬低時に安定した FRT 動作を達成できることを確認した。また、系統無効電流の最大値は従来法に比べて 14%増加することを確認した。この結果、FRT 範囲は、従来法の電圧低下率 44%以下の領域から 56pt 拡大し、全領域で FRT 要件を満足できる。さらに、FRT 時の系統電流 THD は 3.69%となり、FRT 範囲の拡大と系統電流ひずみの低減が両立できる

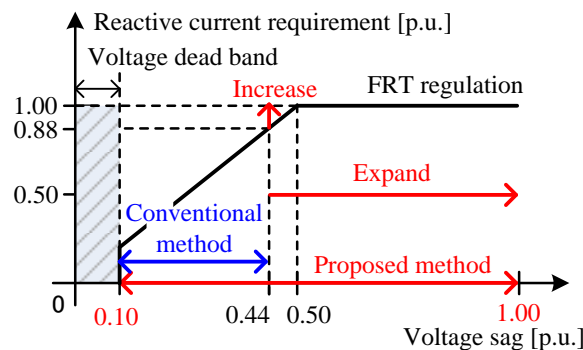


Fig.10. Relationship between voltage sag and reactive current requirement.

ことを確認した。今後は、実機実験にて提案法の妥当性を確認する予定である。

文 献

- (1) F. Blaabjerg, K. Ma: "Future on Power Electronics for Wind Turbine Systems", IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 1, No. 3, pp. 139-152 (2013)
- (2) M. Tsili, S. Papathanassiou: "A review of grid code technical requirements for wind farms", IET Renew. Power Gener., Vol. 3, No. 3, pp. 308-332 (2009)
- (3) 系統連系専門部会編:「系統連系規程 JEAC9701-2012」, 日本電気協会 (2013)
- (4) Z. Chen, J. M. Guerrero, F. Blaabjerg: "A Review of the State of the Art of Power Electronics for Wind Turbines", IEEE Trans. Power Electron., Vol. 24, No. 8, pp. 1859-1875 (2009)
- (5) 森野, 沼田, 傳田:「分散型電源によるマイクログリッドシステムの開発(その1)」, 清水建設研究報告, Vol. 82, pp. 45-56 (2006)
- (6) P. W. Wheeler, J. Rodriguez, J. C. Clare, L. Empringham: "Matrix Converters: A Technology Review", IEEE Trans. Ind. Electron., Vol. 49, No. 2, pp. 274-288 (2002)
- (7) T. Friedli, J. W. Kolar: "Milestones in Matrix Converter Research", IEEJ Journal I. A., Vol. 1, No. 1, pp. 2-14 (2012)
- (8) 伊東, 佐藤, 大口, 佐藤, 小高, 江口:「キャリア比較方式を用いた仮想AC/DC/AC変換方式によるマトリックスコンバータの制御法」, IEEJ Trans. D, Vol. 124, No. 5, pp. 457-463 (2004)
- (9) S. M. Barakati, M. Kazerani, J. D. Aplevich: "Maximum Power Tracking Control for a Wind Turbine System Including a Matrix Converter", IEEE Trans. Energy Conversion, Vol. 24, No. 3, pp. 705-713 (2009)
- (10) R. Cardenas, R. Pena, J. Clare, P. Wheeler: "Control of the Reactive Power Supplied by a Matrix Converter", IEEE Trans. Energy Conversion, Vol. 24, No. 1, pp. 301-303 (2009)
- (11) H. Nikkhajoei, M. R. Iravani: "A Matrix Converter based Micro-Turbine Distributed Generation System", IEEE Trans. Power Delivery, Vol. 20, No. 3, pp. 2182-2192 (2005)
- (12) 原, 竹下, 伊東, 小高:「マトリックスコンバータの原理的課題とその対策」, JIASC 2010, No. 1, pp. 63-68 (2010)
- (13) J. Itoh, K. Asai, T. Nagano, T. Kataoka: "Expansion of FRT Operation Range for Grid-Tied Matrix Converter System", International Future Energy Electronics Conference 2017-ECCE Asia (2017)
- (14) 浅井, 伊東:「系統連系用マトリックスコンバータのFRT時における系統電流ひずみ低減手法の検討」, 産業応用部門大会, Vol. 1, No. 126, pp. 557-560 (2017)