

# マトリックスコンバータの制御を応用した UPS 向け 3 レベル AC/DC/AC コンバータの実機検証

辻 弘兵\*      日下 佳祐      伊東 淳一 (長岡技術科学大学)

Experimental Verification of 3-Level AC/DC/AC Converter using Control Method of Matrix Converter for UPS

Kohei Tsuji\*, Keisuke Kusaka, Jun-ichi Itoh (Nagaoka University of Technology)

This paper proposes an improvement method of an input power factor and a waveform distortion for a grid synchronous switching AC/DC/AC converter with a low-power factor load. The proposed AC/DC/AC converter switches only each 60 degree at three-phase voltage. As a result, the switching frequency is drastically reduced as compared with the pulse width modulation method. Meanwhile, as the load power factor is decreased, the input power factor is also decreased. In addition, the waveform distortion of the input current and the output voltage is increased. In this paper, the input power factor can be improved by using a control method for a matrix converter in the proposed converter. In the Experiment, the proposed circuit achieved over 0.85 at input power factor and the 19.3% and 6.0%, respectively on THD of the input current and output voltage.

キーワード： AC/DC/AC コンバータ, マトリックスコンバータ, UPS, Vienna 整流器, T-type インバータ  
(AC/DC/AC converter, matrix converter, UPS, Vienna rectifier, T-type inverter)

## 1. はじめに

近年, 非常用照明器具やサーバーラーム等の安定した電力供給を要求する電気機器向けに無停電電源装置(以下, UPS)の需要が増加している<sup>(1)(2)</sup>。UPS には常時商用給電方式と常時インバータ給電方式の2種類が存在する<sup>(2)</sup>。常時商用給電方式は停電時に系統と停電補償回路の接続を切り替える方式で, 切り替え時に瞬時停電が発生する。そのため, 高信頼性が要求されるアプリケーションには適用できない。一方, 常時インバータ給電方式は電力の主経路に電力変換器があるため, 停電時にも瞬時停電なしで, 電力を供給できる。そのため, 常時インバータ給電方式は工場の生産ラインや医療用機器といった系統擾乱や瞬時停電により甚大な被害が発生する負荷に適用される。

常時インバータ給電方式は常にインバータをパルス幅変調(以下, PWM)により駆動しているため, 系統正常時においても常時キャリア周波数に応じたスイッチング損失が発生する。したがって, ランニングコスト低減のためスイッチング損失の低減が要求される。この問題に対して, 常時インバータ給電方式のインバータおよび整流器にマルチレベル方式を適用する方法がある<sup>(3)(4)(5)</sup>。この方法はマルチレベル化により, 低耐圧素子の適用, インダクタンスの小型化およびスイッチング周波数の低周波数化が可能となり電力変換器

損失を低減できる。この手法は UPS 用途においても有用性が確認されている<sup>(6)(7)</sup>。しかし, マルチレベルであっても PWM 駆動はしており, 原理的にスイッチング損失の低減には限界がある。

そこで, 著者らはこれまでスイッチング損失を大幅に低減できる UPS 向け電源同期スイッチング AC/DC/AC コンバータ提案している<sup>(8)</sup>。本回路は従来のマルチレベル回路に比べ, スwitching回数を 90%以上低減可能な電源同期スイッチングを採用している。電源同期スイッチングは, 三相交流電圧の大中小関係が切り替わる瞬間のみスイッチングする。そのため, スwitching周波数は電源周波数の 6 倍に抑えられ, スwitching損失の大幅な低減できる。また, 直流中間電圧は平滑化を必要としないため, 大容量のコンデンサを必要としない。したがって, 電解コンデンサレス化による長寿命化と小型も同時に達成できる。更に, 前段の Vienna 整流器は三相 V 結線交流チョップ回路<sup>(9)</sup>と同様に制御するため, 系統電圧低下時には簡単な制御で昇圧でき, CVCF 動作を実現できることを確認している<sup>(10)</sup>。一方, 提案回路の電源同期スイッチングは系統の三相交流電圧の 60° 毎にのみスイッチングしているため, 負荷力率低下時であっても入力電流の位相を調整できず入力側の力率低下を補償できない。そのため, 負荷力率低下時には入力力率が極端に低下する。これに加えて, 負荷力率低下時には, 直流中間の電圧と

電流の大中小関係が一致せず、結果として入力電流と出力電圧が大きくひずむ問題がある。したがって、従来の電源同期スイッチングは PWM 駆動と比べてスイッチング損失を大きく低減できる一方で、負荷力率低下時には UPS として系統連系要件を満足できず、負荷力率低下時に波形ひずみと入力力率を補償する方法が必要である。

本論文では負荷力率低下に対応させるためこれまでの電源同期スイッチング AC/DC/AC コンバータと同一の回路構成で、マトリックスコンバータの制御方式を適用することで波形ひずみを低減する方法を提案する。具体的には、主回路の後段 T-type インバータにマトリックスコンバータの仮想 AC/DC/AC 変換方式<sup>(12)(13)</sup>を応用する。マトリックスコンバータは直接交流-交流変換が可能な回路である。そのため、直流中間電圧が大きく脈動する本回路において有効である。マトリックスコンバータの制御を応用することで、UPS に必要な直流中間部を確保しながら電解コンデンサレス化も達成する。著者らはこれまでに、マトリックスコンバータの制御法を応用することで直流中間コンデンサの容量が小さくても負荷力率低下に対応可能であることをシミュレーションにて確認した<sup>(10)(11)</sup>。本論文では、実機実験において、提案法の有用性を確認したため報告する。

## 2. 回路構成と動作方法

本章では最初に従来回路の動作および問題点を述べる。その後、問題を解決するための提案法について説明する。

図 1 に著者らが提案する UPS 向け電源同期スイッチング AC/DC/AC コンバータの回路図を示す。提案回路は双方向スイッチを用いた Vienna 整流器と T-type インバータで構築される。負荷力率 1 における本回路の最大の特徴は電圧の振幅と周期が入出力間で等しい通常動作時は、電源位相角  $60^\circ$  毎にしかスイッチングしないため、スイッチング回数が PWM 駆動に対して極めて少ない点にある。一方、負荷力率が低下すると従来法は位相を調整することができないため入力力率が低下し、直中間電圧と電流の位相差により入出力の波形ひずみが増加する問題が生じる。そこで、低負荷力率時の動作においては、後段の T-type インバータにマトリックスコンバータの制御を適用し入力力率と入出力波形のひずみを抑制する。

### <2.1> 従来法の特徴

図 2 に提案回路における負荷力率が 1 かつ系統通常時の入力相電圧波形と直流中間電圧波形、出力相電圧波形、電源同期スイッチングの駆動信号を示す。また、同図は電源位相  $60^\circ$  毎に State number を割り当てている。通常動作において整流器は、入力電圧のステート変化時のみにスイッチングし、直流中間部にそれぞれ入力電圧の最大相電圧  $v_{max}$ 、中間相電圧  $v_{mid}$ 、最小相電圧  $v_{min}$  を整流している。インバータも整流器と同様に、入力電圧のステート変化に同期してスイッチングすることで負荷側の三相交流電圧  $v_u, v_v, v_w$  を復元する。したがって、提案回路のスイッチング周波数は電源周波数の 6 倍であり、スイッチの高速駆動が必要な従来の

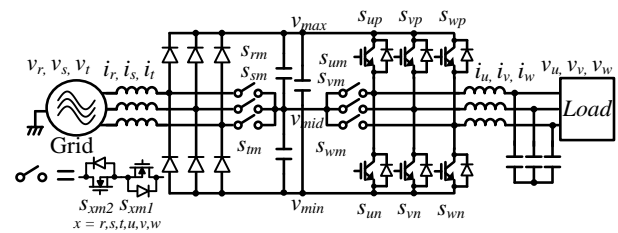


Fig.1 Proposed AC/DC/AC converter for UPS.

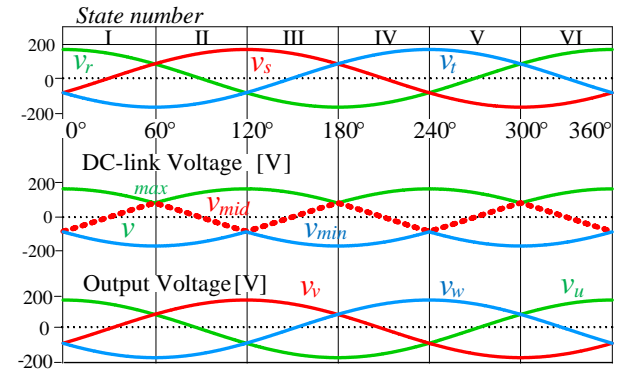


Fig.2 Waveforms of conventional AC/DC/AC converter<sup>(8)</sup>.

PWM 駆動方式に対して、スイッチング損失を大幅に低減できる。また、直流中間電圧を平滑する必要がないため、直流中間のコンデンサ容量を小さくできる。そのため、電解コンデンサレスで動作可能である。更に、前段の整流器は各ステートにおいて、V 結線チョッパ回路と等価な回路であるため、系統の瞬時電圧降下にも昇圧動作により、CVCF 動作が可能である。一方、スイッチングタイミングは系統電圧を基準とした  $60^\circ$  毎としているため、負荷力率低下によって、各ステートにおける直流中間の電圧と電流の大中小関係が異なることにより、入力電流と出力電圧の波形が大きくひずむ問題がある。なお、一般的な 3 レベルインバータの変調法によるひずみ抑制は大容量のコンデンサが直流中間部に必要となるため本方式には適用できない。

### <2.2> 提案するマトリックスコンバータの制御を 応用した低負荷力率時の補償法

2.2 節では提案回路における負荷力率低下時の波形ひずみ低減法と入力力率の補償方法について説明する。まず、2.2.1 節で後段の T-type インバータに適用するマトリックスコンバータの仮想 AC/DC/AC 変換方式について説明する。続いて、2.2.2 節と 2.2.3 節にて前段の Vienna 整流器と後段の T-type インバータの制御法について説明する。

#### <2.2.1> マトリックスコンバータにおける 仮想 AC/DC/AC 変換方式<sup>(13)(14)</sup>

図 3(a)と(b)にマトリックスコンバータおよびインダイレクトマトリックスコンバータ(以下、IMC)の回路図をそれぞれ示す。本節ではマトリックスコンバータの仮想 AC/DC/AC 変換方式について説明する。マトリックスコンバータは図 3(a)のような 9 つの双方向スイッチで構成される。提案法で

はマトリックスコンバータの仮想 AC/DC/AC 変換方式を用いる。仮想 AC/DC/AC 変換方式は図 3(b)のように、電流形整流器(以下, CSR)と電圧形インバータ(以下, VSI)で構成される IMC に置き換えて、スイッチングパルスを計算する。これは、「あるスイッチング状態における変換器の入出力の接続状態が同一であれば、変換器の構成に関わらず入出力波形は同一である。」という原理に基づく。この原理により、IMC とマトリックスコンバータは等価として扱える。次の(1)式に IMC とマトリックスコンバータのスイッチングパルス変換式を示す。(1)式を用いることで IMC の仮想 CSR と仮想 VSI のそれぞれの指令値からマトリックスコンバータのスイッチングパルスを生じさせることができる。

$$\begin{bmatrix} S_{ru} & S_{su} & S_{tu} \\ S_{rv} & S_{sv} & S_{tv} \\ S_{rw} & S_{sw} & S_{tw} \end{bmatrix} = \begin{bmatrix} S_{up} & S_{un} \\ S_{vp} & S_{vn} \\ S_{wp} & S_{wn} \end{bmatrix} \begin{bmatrix} S_{rp} & S_{sp} & S_{tp} \\ S_{rn} & S_{sn} & S_{tn} \end{bmatrix} \dots(1)$$

この仮想 AC/DC/AC 変換方式により、制御系を簡易化できるだけでなく、一般的な整流器とインバータの制御を応用できるため、制御系の検討を容易に行える。更に、マトリックスコンバータは交流入力、交流出力に対応できるため、提案回路のような非平滑な直流中間電圧であっても、入出力の波形ひずみと入力力率の補償が可能である。

<2.2.2> 前段 Vienna 整流器の制御方法

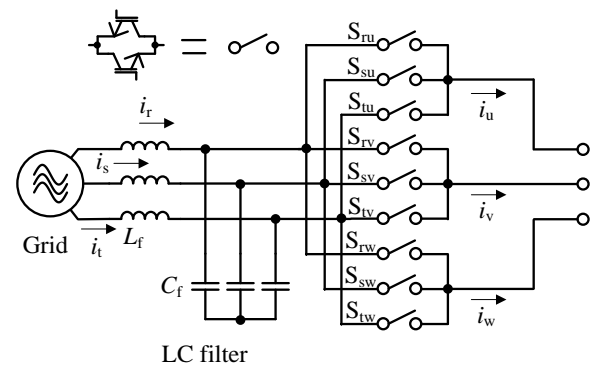
表 1 に前段 Vienna 整流器を構成するスイッチングテーブルを示す。Vienna 整流器は 2.1 節で述べた従来法を用いる。入力相電圧の大中小関係に基づいて、60° 毎に 6 つのステートに分類され、各ステート毎にターンオンする双方向スイッチを決定する。なお、同表のステート番号は図 2 と対応している。

図 4 に前段 Vienna 整流器の等価回路を示す。同図は、表 1 の各ステート毎における Vienna 整流器の等価回路である。各ステートにおいて Vienna 整流器は昇圧型の V 結線チョップ回路として扱える。また、後段 T-type インバータに適用するマトリックスコンバータの制御は電圧利用率が最大で 0.866 であるため、前段 Vienna 整流器は昇圧動作をする必要がある。そのため、 $S_{p1}$  と  $S_{p2}$  を PWM 駆動することで直流中間電圧を必要な値に昇圧する

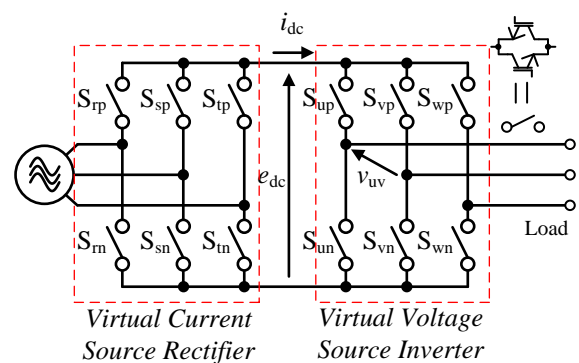
図 5 に前段 Vienna 整流器の制御ブロック線図を示す。同図は昇圧動作に用いるデューティ指令値を生成する。入力電圧の大きさと指令値の比からデューティ指令値を演算する。その後、三角波比較変調によって図 4 の  $S_{p1}$  と  $S_{p2}$  を生成する。なお、入力電流リップル低減のために  $S_{p1}$  と  $S_{p2}$  ではキャリア波の位相を半周期分シフトする。ただし、中間相を切り替える 60° 毎に入力リアクトルと直流中間コンデンサが共振を起こし、入力電流のひずみを増加させてしまう。そのため、入力リアクトルに並列にダンピング抵抗を接続する必要がある。

<2.2.3> 後段 T-type インバータの制御方法

図 6 に後段 T-type インバータ単体の主回路と制御ブロック図を示す。前述にある通り、後段の T-type インバータで



(a) Matrix converter.



(b) Indirect matrix converter

for virtual AC/DC/AC conversion.

Fig.3 Concept of virtual AC/DC/AC conversion.

Table 1 Switching table of Vienna rectifier.

	Rectifier					
	State number					
	I	II	III	IV	V	VI
$S_{rm1}$	$S_{p1}$	1	$S_{p2}$	$S_{p2}$	1	$S_{p2}$
$S_{rm2}$	$S_{p1}$	1	$S_{p2}$	$S_{p2}$	1	$S_{p2}$
$S_{sm1}$	1	$S_{p1}$	$S_{p1}$	1	$S_{p2}$	$S_{p2}$
$S_{sm2}$	1	$S_{p1}$	$S_{p1}$	1	$S_{p2}$	$S_{p2}$
$S_{m1}$	$S_{p2}$	$S_{p2}$	1	$S_{p1}$	$S_{p1}$	1
$S_{m2}$	$S_{p2}$	$S_{p2}$	1	$S_{p1}$	$S_{p1}$	1

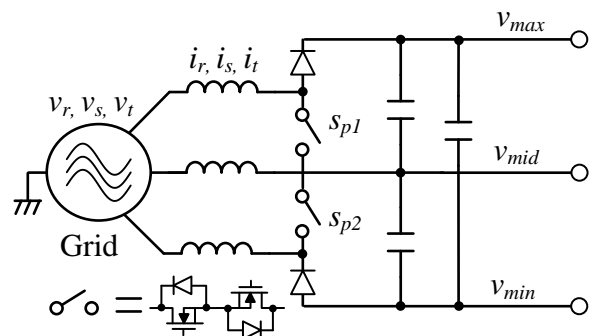


Fig. 4. Equivalent circuit of Vienna rectifier.

はマトリックスコンバータの仮想 AC/DC/AC 変換方式を用いて、直流中間側は仮想 CSR、出力側は仮想 VSI で制御を行う。前段の Vienna 整流器の動作によって、直流中間電圧は図 2 に示すように  $v_{max}$ ,  $v_{mid}$ ,  $v_{min}$  のような非平滑の直流電圧となるため、仮想 CSR の線電流指令値は同様の非平滑波形とする。また、入力力率を 1 に近づけるために入力位相角の情報を用いて線電流指令値の位相は入力相電圧と同位相とする。また、出力相電圧指令値は変調率と入力相電圧の位相角から生成する。

図 7 に非平滑の大中小分離波形と三相交流波形を変換する概要図を示す。提案回路の特徴として、直流中間電圧を図 2 の  $v_{max}$ ,  $v_{mid}$ ,  $v_{min}$  のような三相交流を大中小に分離した波形に変換するための変換ブロックがある。具体的には、仮想 CSR の電流指令値を三相交流から大中小分離波形に変換する  $3\phi/mmm$  変換ブロックである。この波形変換により、三相交流座標上で扱っていた信号を直流中間電圧と同じ大中小分離波形に変換できるため、非平滑の直流中間電圧にも対応できる。

### 3. 実験結果

表 2 に本論文における実験条件を示す。本論文では定格電力 3 kW のミニモデルを想定して実機実験を行った。また、本研究では誘導性負荷を想定しており、負荷は抵抗とインダクタの直列構成とする。THD は基本波の 40 次成分までで計算した。本実験では負荷力率低下時における提案法の動作を確認した。

図 8 に負荷力率 1 における従来法と提案法の入出力波形を示す。同図(a)の従来法は入力三相交流の大中小関係が変化する  $60^\circ$  毎にのみスイッチングするため、入力電流のひずみは  $60^\circ$  毎にのみ発生するが、同図(b)の提案法は常時 PWM 駆動するため、ひずみが大きくなる。一方、 $60^\circ$  毎にしかスイッチングできないので、負荷力率低下に対応できない。そのため、提案法は負荷力率が低下した際に提案回路に適用される。

図 9 に各負荷力率における入出力の電圧、電流波形を示す。同図(a)は負荷力率 0.9 における波形であり、入力電流 THD は 5.4% で出力電圧 THD は 4.2% である。また、入力力率は 0.97 である。負荷力率低下により波形ひずみ率が大幅に増加することを確認できる。同図(b)は負荷力率 0.48 における波形であり、入力電流 THD は 19.3% で出力電圧 THD は 6.0% である。また、入力力率は 0.85 である。負荷力率の低下によって出力電圧のひずみ率が低下していることが確認できる。

表 3 に負荷力率ごとの有効電力を示す。本論文では、負荷力率ごとに有効電力が異なる。

図 10 に各負荷力率における出力電圧と入力電流の波形ひずみ率特性を示す。出力電圧と入力電流ともに、負荷力率低下によって波形ひずみ率は増加するが、負荷力率 0.7 以上では入力電流と出力電圧の THD を 10% 以下に抑制できることを確認できる。

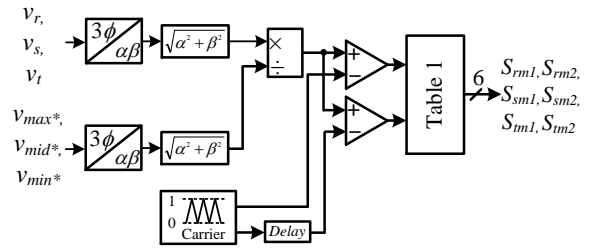


Fig.5 Block diagram of Vienna rectifier for boost ratio.

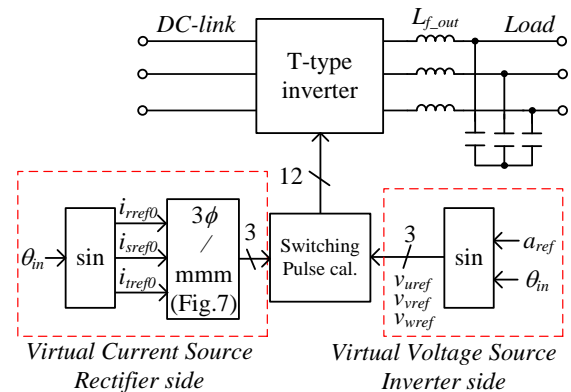


Fig.6 Main circuit and control circuit of T-type inverter.

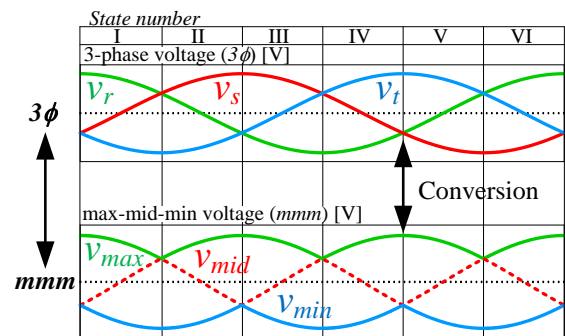


Fig.7 Concept of conversion block for  $3\phi$  and  $mmm$ .

Table 2 Experimental condition

Element	Symbol	Value
Rated power	$P$	3 kW
Grid line to line voltage	$V_{rs}, V_{st}, V_{rt}$	200 V <sub>rms</sub>
Grid frequency	$f_{in}$	50 Hz
Output line to line voltage	$V_{uv}, V_{vw}, V_{uw}$	200 V <sub>rms</sub>
Output frequency	$f_{out}$	50 Hz
Carrier frequency	$f_c$	10 kHz
Input inductance	$L_{f\_in} (\%Z)$	2 mH (4.7%)
Output inductance	$L_{f\_out} (\%Z)$	2 mH (4.7%)
DC-link capacitance	$C_{dc1}, C_{dc2}, C_{dc3}$	4.4 $\mu$ F
Output capacitance	$C_{f\_out}$	2.2 $\mu$ F

図 11 に負荷力率と入力力率の特性を示す。提案法において、負荷力率の低下に伴い入力力率も低下することを確認できる。しかし、負荷力率 0.6 以上では入力力率を 0.9 以上に保つことができる。

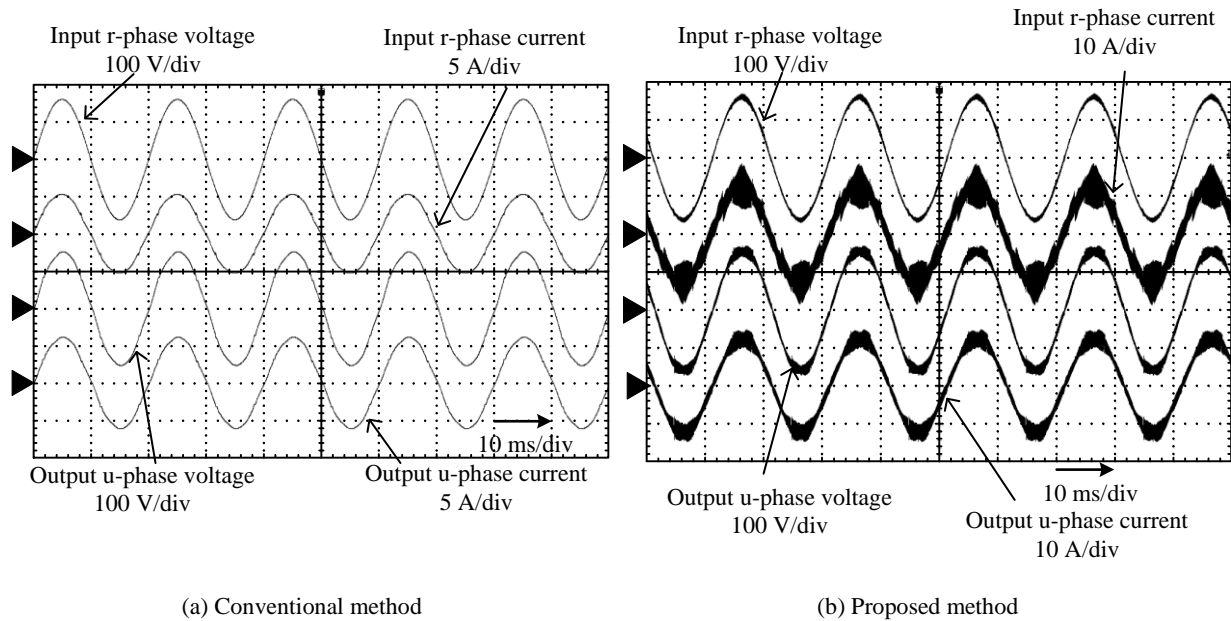


Fig.8 Waveform of input and output at unity power factor

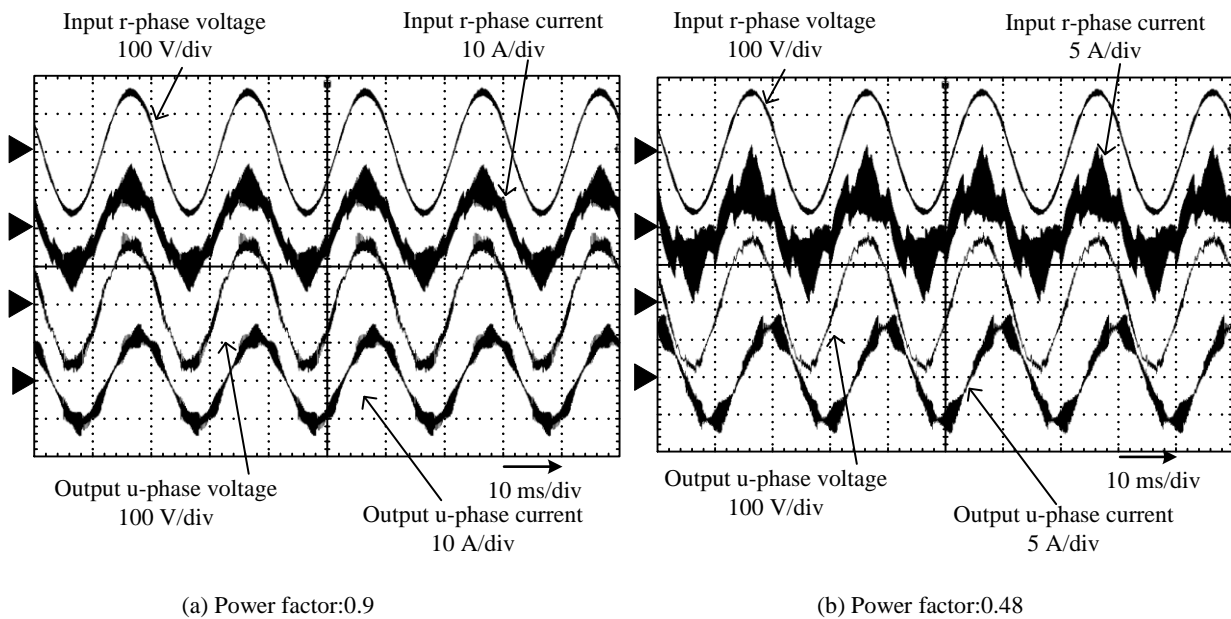


Fig.9 Waveform of input and output at low load power factor

#### 4. まとめ

本論文では、高効率動作可能なUPS向けAC/DC/ACコンバータの負荷力率低下時における波形ひずみ低減および入力力率補償方法について実機検証を行った。従来法は入出力波形の位相を調整できないため、負荷力率低下に対応できないが、T-typeインバータにマトリックスコンバータの制御方式を応用することで、提案回路の特徴である電解コンデンサレス化を維持したまま、負荷力率低下時に動作可能であることを示した。加えて、提案法では負荷力率が0.6以上であれば入力力率を0.9以上に維持でき、負荷力率が0.7以上であれば入力電流と出力電圧のひずみを10%以下に抑

制できることを確認した。

今後は提案法の更なる波形ひずみ率低減および損失解析とダンピング抵抗を省略可能なダンピング制御の実装を検討する予定である。

#### 文献

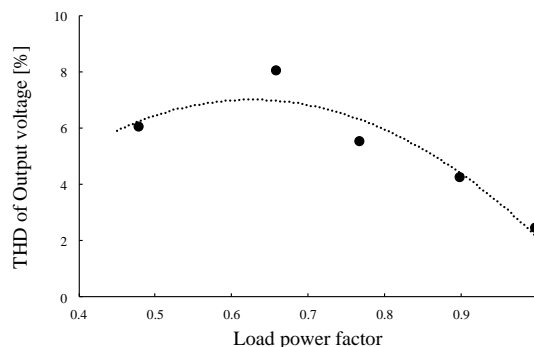
- (1) 地福 順人・天野 比佐雄:「UPSの技術動向」, 電気学会論文誌.D, 産業応用部門誌, Vol.107, No. 11, pp. 1311-1315 (1987)
- (2) 伊東 洋一・森 治義・宮田 博昭・吉田 修・田中 貞治・横山 智紀: 「瞬低・停電補償分野における交流インターフェイスの技術動向」, 電気学会産業応用部門大会, 1-S12-2, pp. 123-128 (2009)
- (3) Fang Zheng Peng: "A Generalized Multilevel Inverter Topology with Self Voltage Balancing", IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS, Vol.37, No.2, p.611-618 (2001)
- (4) Jose Rodrigues, Jih-Sheng Lai, and Fang Zheng Peng: "Multilevel

Inverters: A Survey of Topologies, Controls, and Applications”, IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, Vol.49, No.4 pp.724-738 (2002)

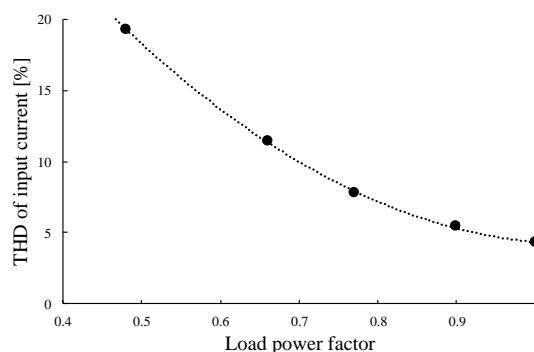
- (5) Kazuki Iwaya, Isao Takahashi : “ Switching Type Power Amplifier Using Multilevel Inverter”, IEEJ, Vol.123, No.11 pp.1339-1344 (2003)
- (6) 益永 博史 : 「技術開発レポート マルチレベル方式を用いた高効率大容量 UPS の開発」, 電気学会論文誌, D, 産業応用部門誌, Vol.132, No. 10, pp. NL10\_4-NL10\_4 (2012)
- (7) Dean Richards, Junichiro Onishi, "Mitsubishi 9900A Series High Efficiency True On-Line Double Conversion Uninterruptible Power Supply (UPS)", DRJO-TP1rev1: The Power of Green, pp. 1-9 (2008)
- (8) Kazuki Yoneda, Hiroki Takahashi, Jun-ichi Itoh: "Switching Loss Reduction of AC-AC Converter using Three-level Rectifier and Inverter for UPS.", IEEE International Power Electronics and Application Conference and Exposition, pp. 384-389 (2014)
- (9) 伊東 淳一, 田島 宏一 大沢 博 : 「三相 V 結線交流チョッパを用いた誘導電動機駆動システム」, 電気学会論文誌 D, 産業応用部門誌, Vol.123, No.3, pp. 271-277 (2003)
- (10) 辻弘兵, 日下佳祐, 伊東淳一: 「マトリックスコンバータの制御を応用した UPS 向け 3 レベル AC/DC/AC コンバータ」, 半導体電力変換研究会, Vol. , No. SPC-17-135, pp. 23-28 (2017)
- (11) 辻弘兵, 日下佳祐, 伊東淳一: 「マトリックスコンバータの制御を応用した UPS 向け 3 レベル AC/DC/AC コンバータの効率改善法」, 平成 29 年度電気学会東京支部新潟支所研究発表会, Vol. , No. NGT-17-203, pp. (2017)
- (12) 米田一己, 伊東淳一: 「電源同期スイッチングを用いた三相 VVCF 電力変換器の瞬時電圧低下補償機能の実機検証」, 平成 28 年電気学会全国大会, Vol. 4, No. 64, pp. 106-107 (2016)
- (13) 伊東 淳一, 小太刀 博和, 小高 章弘, 佐藤 以久也, 大口 英樹, 海田 英俊 : 「パルスパターンに着目した仮想 AC/DC/AC 変換方式による マトリックスコンバータの高性能化」, 電気学会産業応用部門大会, 1-46, pp. 303-308 (2004)
- (14) 伊東 淳一, 佐藤 以久也, 大口 英樹, 佐藤 和久, 小高 章弘, 江口直也: 「キャリア比較方式を用いた仮想 AC/DC/AC 変換方式による 1 部門誌, Vol.124, No.5, pp.457-463 (2004)

Table 3 Active power in each Load power factor

Load power factor	Active power[W]
1.00	3180
0.90	2579
0.77	1945
0.66	1428
0.48	813



(a) Output voltage.



(b) Input current.

Fig.10 THD characteristic respect to load power factor. (Up to 40<sup>th</sup>-order harmonics.)

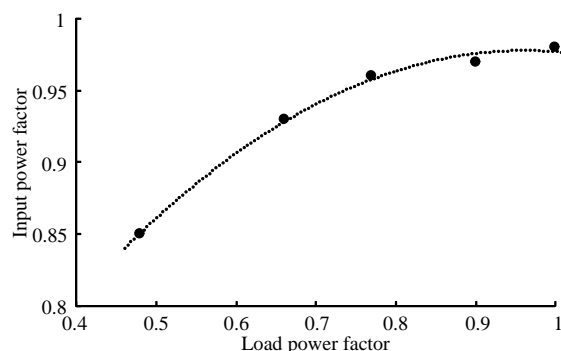


Fig.11 Input power factor characteristic respect to load power factor.