

等価励磁電流切り替え方式を用いた Dual Active Bridge DC-DC コンバータの実機検証

比嘉 隼*, 伊東 淳一 (長岡技術科学大学)

Experimental Verification for Dual Active Bridge DC-DC Converter with Changing Equivalent-Magnetizing Current
Hayato Higa, Jun-ichi Itoh, (Nagaoka University of Technology)

1 はじめに

近年、DC マイクログリッドや電気自動車への適用を目的に、双方向絶縁形 DC-DC コンバータの一方式であるデュアルアクティブブリッジ (DAB) コンバータが盛んに研究されている⁽¹⁾。DAB コンバータはゼロ電圧スイッチング (ZVS) を達成できるが、電圧変動に対して ZVS 範囲が制限される問題がある⁽²⁾。この問題に対して、低結合率のトランスを用いることで ZVS 範囲を拡大する手法がある⁽³⁾。しかし、励磁電流により重負荷効率の低下が問題となる。

そこで、本論文では補助インダクタを用いることで等価的に励磁電流を切り替える手法を提案する。提案方式により、重負荷効率の改善および ZVS 範囲拡大を両立できる。実験により、ZVS 範囲を 29.2% 拡大、損失を最大 18% 低減できることを確認したので報告する。

2 回路構成および動作原理

図 1 に補助インダクタを追加した DAB コンバータの回路図を示す。提案回路は DAB コンバータ、双方向スイッチと補助インダクタ L_{aux} から構成される。各インバータの出力電圧は方形波であり、各出力電圧の位相差 δ により電力およびパワーフローを制御する⁽²⁾。なお、双方向スイッチのオンもしくはオフによって等価的に励磁電流を切り替えることができる。また、双方向スイッチに流れる電流は等価励磁電流のみであるため、双方向スイッチに使用する半導体素子は小容量でよい。

図 2 にバッテリー電圧低下時における動作波形を示す。励磁電流が小さい場合、負の瞬時電力が増加し、二次側電流の無効電流が大きくなる。さらに、スイッチング時の電流方向が負となるため、ZVS 達成条件⁽²⁾から外れる。一方、励磁電流が大きい場合、負の瞬時電力が小さくなり、二次側電流の無効電流が低下する。さらに、スイッチング時の低圧側インダクタ電流が正方向に近づいているため、ZVS 範囲を拡大可能である。また、無効電流低減の理由は各インバータ出力電圧の基本波成分のみを用いたフェーザ図により説明する。

図 3 に各インバータ電圧の基本波成分のみを考慮したフェーザ図を示す⁽⁴⁾。なお、一次側電圧 V_{pr} および二次側電圧

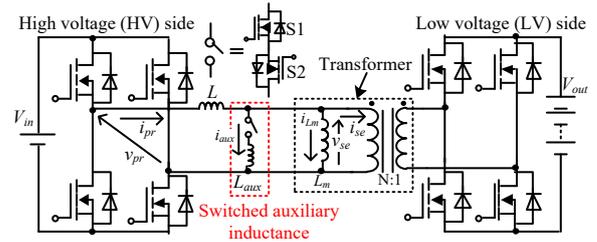


Fig. 1. Configuration of DAB converter with switched auxiliary inductance.

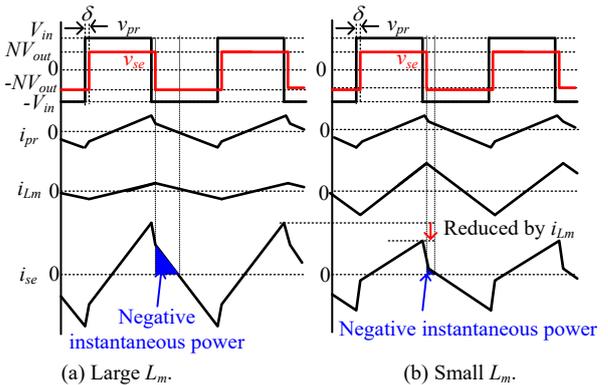


Fig. 2. Operation waveforms of DAB converter with magnetizing inductance L_m .

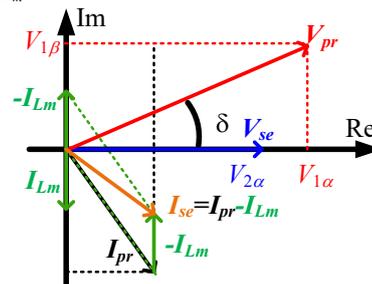


Fig. 3. Phasor diagram among voltages and the current in fundamental wave model of DAB converter.

V_{se} の位相差 δ は二次側電圧 V_{se} を基準としている。図 3 から、各インバータ出力電圧 V_{pr}, V_{se} は(1)式および(2)式に示す⁽⁴⁾。

$$V_{pr} = V_{1\alpha} + jV_{1\beta} = \frac{4}{\pi} V_{in} \cos(\delta) + j \frac{4}{\pi} V_{in} \sin(\delta) \dots \dots \dots (1)$$

$$V_{se} = V_{2\alpha} = \frac{4}{\pi} NV_{out} \dots \dots \dots (2)$$

なお、 $V_{1\alpha}, V_{2\alpha}$ は各電圧の実軸成分、 $V_{1\beta}$ は虚軸成分である。

(1)および(2)式から低圧側のインダクタ電流は (3)式となる。なお、(3)式では、高周波トランスの漏れインダクタンスは励磁インダクタンスより十分小さいと仮定して無視している。

$$I_{se} = I_{pr} - I_{Lm} = \frac{V_{1\beta}}{\omega L} + j \left\{ \frac{V_{2\alpha} - V_{1\alpha}}{\omega L} - \left(-\frac{V_{2\alpha}}{\omega L_m} \right) \right\} \dots\dots\dots(3)$$

ω はスイッチング角周波数、 L は定格電力より決定する追加インダクタ、 L_m は励磁インダクタンスである。(3)式から各電圧の実軸成分の関係が $V_{1\alpha} > V_{2\alpha}$ の場合、励磁電流を大きくすることで二次側インダクタ電流の無効電流を低減できる。したがって、提案方式では、一次側電圧が二次側電圧より大きく、位相差 δ が小さい場合において二次側インダクタ電流の無効成分を低減できることがわかる。また、有効成分は励磁インダクタンスによって変化しないため、励磁電流は伝送電力に寄与しない。なお、この方式は昇降圧比が高いほど電流の低減効果大きい。

3 実験結果

本章では、提案回路の妥当性を確認するために、表1の実験条件を用いた実機実験により評価する。なお、低圧側の公称電圧は24Vである。

図4に動作波形を示す。図4(a)は出力電力58.1Wにおける補助インダクタを用いない結果、図4(b)は出力電力58.4Wにおける補助インダクタを用いた結果である。図4から、励磁電流を増加させることにより、低圧側インダクタ電流を19%低減できていることがわかる。なお、図4(a)において、補助インダクタの電流に振動が発生している。これは補助インダクタおよびスイッチング素子の寄生容量による共振である。この共振は寄生容量の小さい素子を用いることで低減できる。

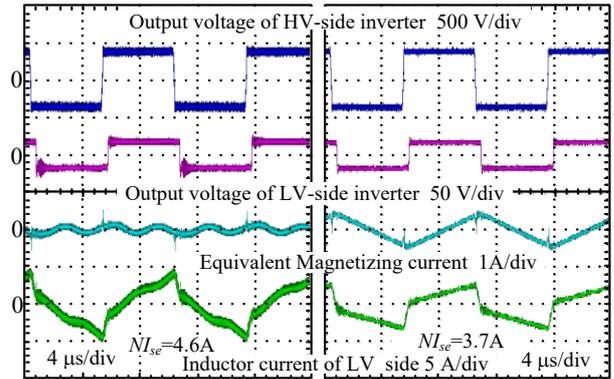
図5に低圧側インダクタ電流実効値の特性および補助インダクタ有無による電流実効値の低減率を示す。図5から軽負荷時に補助インダクタを用いることで低圧側インダクタ電流を最大40%低減している。一方、出力電力137W以上では等価的に励磁インダクタンスを増加させることで、低圧側インダクタ電流実効値を低減している。したがって、負荷に従って等価的な励磁電流を切り替えることで広い負荷範囲で低圧側インダクタ電流を低減できることがわかる。

図6にZVS範囲および効率特性を示す。軽負荷時に補助インダクタを用いることで損失を最大18%低減している。また、出力電力110Wにおいて、等価的に励磁電流を切り替えることで、広い負荷範囲で高効率化を達成している。また、補助インダクタを用いることで軽負荷範囲のZVSを達成し、ZVS範囲を29.2%拡大していることがわかる。以上のことから、提案法の有用性が確認できる。

今後は、インダクタ損失の観点から補助インダクタ L_{aux} および追加インダクタ L の設計を予定している。

Table 1 Experimental conditions

Input voltage V_{in}	200 V	Rated power	200 W
Output voltage V_{out}	18 V	Switching frequency f_{sw}	100 kHz
Dead-time at HV side	100 ns	Turn ratio of transformer N	$N_1/N_2=24/3$
Dead-time at LV side	150 ns	Auxillary inductance L_{aux}	700 μ H
Additional inductor L	148 μ H	Magnetizing inductance L_m	4.1mH



(a) Without L_{aux} at $P_{out}=58.1$ W (b) With L_{aux} at $P_{out}=58.4$ W
Fig. 4 Operation waveforms with/without auxiliary inductor. Inductor current is reduced by 19%.

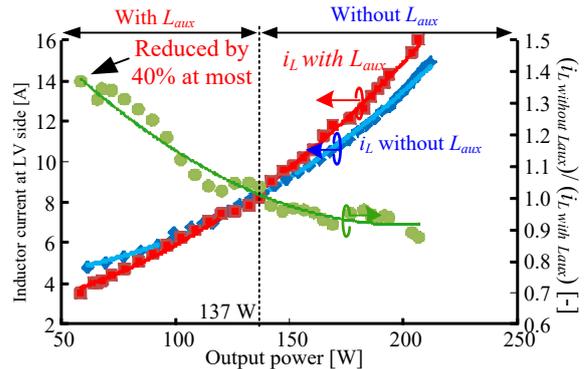


Fig. 5. Inductor current characteristics with and without switched auxiliary inductor.

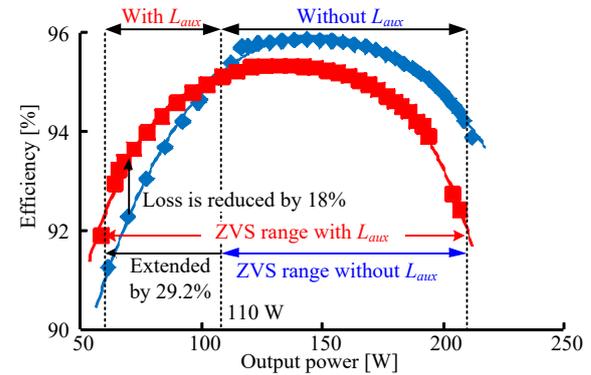


Fig. 6. Efficiency characteristics of prototype with switched auxiliary inductor.

文献

- (1) F. Krismer, etc.: IEEE TPEL., Vol. 27, No. 1, pp.174-188, 2012.
- (2) R. De Donker, etc., IEEE TIA., Vol. 27, No. 1, pp. 63-73, 1991
- (3) J. Riedel, etc, EPE2016, 2016.
- (4) J. Itoh, H. Higa, etc: ", IEEE PEAC2014, TS.8.34.1, 2014.