

インダクタ切り替え方式による双方向非絶縁形 DC-DC コンバータの軽負荷効率改善

佐川 啓*, 比嘉 隼, 日下 佳祐, 伊東 淳一 (長岡技術科学大学)

Improvement of Light Load Efficiency in Bidirectional DC-DC Converter Applying to Method of Change Inductor
Akira Sagawa, Hayato Higa, Keisuke Kusaka, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年, DC マイクログリッドや電気自動車への充放電装置など, 双方向コンバータの用途が拡大しており, 盛んに研究されている。多くの用途では広い電力範囲において高効率特性が要求されており, これまでターンオン時にゼロ電圧スイッチング(以下, ZVS)を達成することで効率を改善する手法が提案されている⁽¹⁾⁽²⁾⁽³⁾。しかし, ZVS を実現するためには軽負荷領域でも, ある程度以上のリアクトル電流を確保する必要があり, 効率が低下する問題がある。

本論文では, 負荷に応じて, インダクタンスを切り替えることで軽負荷効率を改善する手法を提案する。さらに, 低耐圧素子のみで実現できるスイッチングシーケンスを提案し, スナバ回路無しで駆動中のインダクタ切り替えを実現する。実機検証により, 提案シーケンスの有用性および最大 31% の損失低減効果を確認したので報告する。

2. 回路構成および切り替えシーケンス

図 1 に提案回路および動作波形を示す。本回路は双方向非絶縁形 DC-DC コンバータのインダクタ部に双方向スイッチおよび補助インダクタを並列に接続する。ZVS を達成するには, 還流動作中にターンオンする必要があるため, 事前に電流を負方向に流す必要がある。そこで, 不連続電流モードにオフセットを重畳させる。必要な負方向電流値 I_0 は素子の寄生容量 C_{ds} から(1)式より得られる。

$$I_0 = V_{in} \sqrt{\frac{C_{ds}}{L}} \frac{\sqrt{2}}{\sin \frac{T_d}{\sqrt{2C_{ds}L}}} \dots \dots \dots (1)$$

T_d はデッドタイム, L は等価インダクタンスである。また, このとき ZVS を達成しながら伝送可能な最大電力は(2)式から算出できる。

$$P_{max} = \frac{V_{in}^2 V_{out}}{(V_{in}^2 + V_{in} V_{out} + V_{out}^2)} \times \left\{ \frac{V_{in} \omega_{sw} C_{ds}}{2\pi \sin^2 \frac{T_d}{\sqrt{2C_{ds}L}}} - \frac{\sqrt{2C_{ds}}(V_{in} + V_{out})}{\sqrt{L} \sin \frac{T_d}{\sqrt{2C_{ds}L}}} + \frac{\pi V_{out}}{\omega_{sw} L} \right\} \dots \dots \dots (2)$$

(1)式より L が大きい方が負電流を低減でき, 軽負荷時の損失は低減できる。一方, (2)式第 1 項の L および第 2 項の L による変化量は微小なので, 伝送可能な最大電力は L の増加に伴って減少することになる。そこで, 重負荷時では主インダクタと補助インダクタを並列接続し, 等価的にインダクタンスを減少させる。また, 軽負荷時, 双方向スイッチをオフにすることで主インダクタのみとする。これにより軽負荷では, 電流ピーク値および実効値が減少し, 導通損失およびターンオフ損失の低減が可能となる。入力側レグと出力側レグの位相差を θ_1 , 入力側および出力側上アームの立下りタイミングをそれぞれ θ_2 , θ_3 とすると(3), (4)および(5)式で表すことができる。

$$\theta_1 = \frac{\omega_{sw} L I_0 V_{in} + V_{out}^2 \theta_3}{V_{in}^2 + V_{in} V_{out} + V_{out}^2} \dots \dots \dots (3)$$

$$\theta_2 = \frac{V_{out}}{V_{in}} (\theta_3 - \theta_1) \dots \dots \dots (4)$$

$$\theta_3 = \frac{\omega_{sw} L I_0 (V_{out} + V_{in})}{V_{in} V_{out}} + \sqrt{\left(\frac{(\omega_{sw} L I_0)^2 + 4\pi \omega_{sw} L P}{V_{in}^2 V_{out}^2} \right) (V_{in}^2 + V_{in} V_{out} + V_{out}^2)} \dots \dots \dots (5)$$

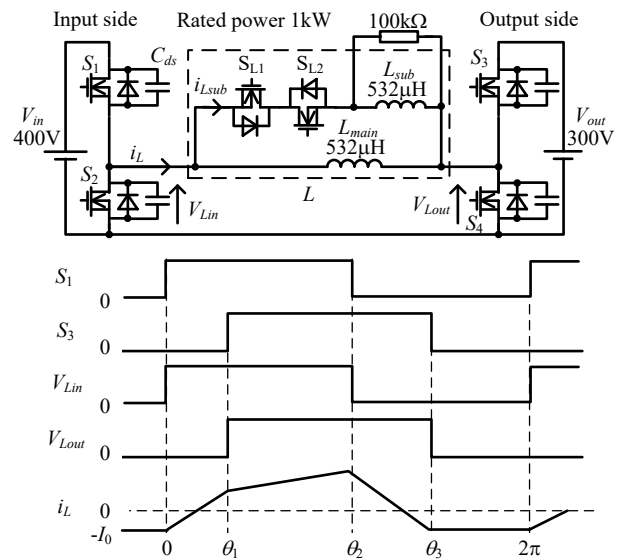


Fig. 1. Bidirectional buck-boost converter add sub inductor.

提案回路では双方向スイッチを任意のタイミングでオンすることでインダクタ電流に I_0 以上のオフセットが発生し、磁気飽和の原因となる。また、任意のタイミングでオフするとインダクタ電流が遮断され、双方向スイッチにサージ電圧が発生する恐れがある。

そこで、任意のタイミングでインダクタを切り替える場合、これらを考慮して切り替えシーケンスを決定することにより、双方向スイッチには高耐圧素子もしくはスナバ回路なしに、切り替え動作を実現する。

図 2 に双方向スイッチの動作シーケンスを示す。双方向スイッチのターンオン時、双方向スイッチ S_{L1} , S_{L2} ともに入力側ゲート信号生成に用いるキャリアの谷のタイミングでオンする。このとき双方向スイッチの両端電圧がゼロなので ZVS を達成する。また、キャリアが 0 になるタイミングで θ_1 , θ_2 および θ_3 を更新することで、切り替えによる等価インダクタンスの変化を入出力アームのスイッチングタイミングに反映できるため、電流オフセットの増加を防止できる。ターンオフ時にはインダクタ電流がピークになるタイミングで S_{L1} をターンオフすると補助インダクタ電流がゼロになったときに S_{L1} のボディダイオードがターンオフするため、双方向スイッチにサージ電圧を発生させずに S_{L2} をターンオフできる。なお、パワーフローを反転させた駆動においては S_{L1} および S_{L2} の信号の順番を入れ替えることで同シーケンスを適用することが可能である。

3. 実験結果

従来法に対する提案法の有用性を確認するため、実機検証を実施した。ここでは、インダクタ切り替えによる効果を検証するため、従来法は切り替えスイッチをオンしたままインダクタ切り替えなしで動作させる。補助インダクタに並列接続された抵抗は FET の出力寄生容量と補助インダクタによる共振を抑制するためのダンピング抵抗である。本論文ではダンピング抵抗による損失を抑えるため、抵抗値を $100 \text{ k}\Omega$ に設計している。

図 3 に駆動中に提案シーケンスを用いてインダクタを切り替えた際の動作波形を示す。切り替えにより等価インダクタンスが変化するが駆動方法は同一であるため(3), (4)および(5)式の L を変更することで切り替え前と同様に駆動させることが出来る。図 3 から補助インダクタ接続時と比較して電流ピーク値を 1/2 に低減できる。加えて、電流実効値が 3/4 に低減できる。その結果、半導体素子の導通損失やインダクタの銅損を 1/2 以下に低減できる。

図 4 に提案法およびインダクタを切り替えない手法の効率特性を示す。軽負荷領域においてインダクタ切り替えを行うことで電流ピークおよび実効値の減少に伴う導通損失や鉄損の抑制により損失を 31%低減できることを確認した。また、負方向電流オフセットによる ZVS 実現により定格負荷時に効率 98.3%を達成した。

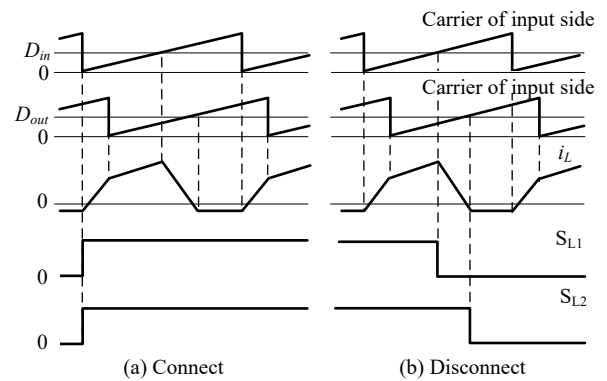


Fig. 2. Proposed sequence of switching inductor.

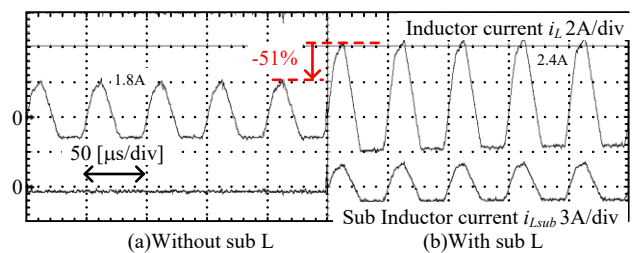


Fig. 3. Experimental result of inductor current i_L .

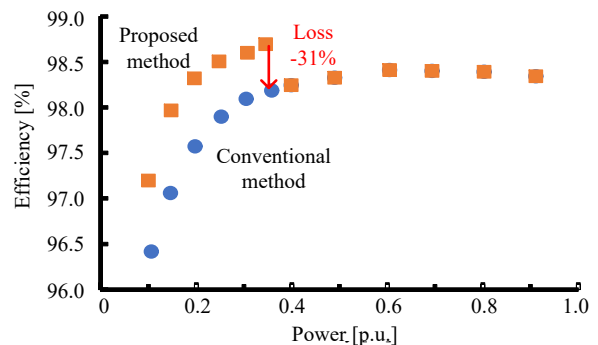


Fig. 4. Relationship between transmission power and efficiency.

4. 結論

本論文では双方向非絶縁形 DC-DC コンバータのインダクタ切り替えシーケンスを提案した。提案法により、軽負荷効率の改善および駆動中においても大きなサージ電圧発生無しにインダクタ切り替えが可能である。また、実機検証にて、インダクタを切り替えることにより軽負荷損失を最大 31%低減できることを明らかにした。今後は損失低減の観点から損失分析を行い、主インダクタおよび補助インダクタの最適なインダクタンス値について検討する。

文献

- (1) S. Waffler, etc., : IEEE TPEL., Vol. 24, No. 6, pp. 1589-1599, 2009
- (2) Z. Yu, etc., : EPE2016, No. 16412882, 2016
- (3) F. Z. Peng, etc., : IEEE TPEL. Vol. 19, No. 7967185, pp. 54-65, 2004