

系統連系用マトリックスコンバータの

系統電流ひずみ低減時における FRT 範囲拡大手法

Expansion of FRT Operation Range and Reduction of Grid Current Distortion for Grid-Tied Matrix Converter

浅井亨太 伊東淳一
Kyota Asai Jun-ichi Itoh

長岡技術科学大学
Nagaoka University of Technology

1. はじめに

近年、大容量のエネルギーバッファを介さずに直接交流から交流に電力を変換できるマトリックスコンバータが研究されている[1]。マトリックスコンバータは、エネルギーの主経路に電解コンデンサを使用しないため、整流器とインバータから構成される BTB(Back to Back)システムと比べて機器の高効率化、小型化、長寿命化を実現できる点から、風力発電への応用が期待されている。系統連系用マトリックスコンバータを用いた FRT(Fault ride through)制御において、瞬低中の運転継続と系統無効電流制御、発電機トルク制御を同時に達成でき、さらに系統電流を低ひずみに制御できることが報告されている[2]。しかし、注入可能な系統無効電流は 0.88p.u. に制限され、残電圧によっては FRT 要件を満たすことが困難となる。

本論文では、系統連系用マトリックスコンバータの FRT 時における FRT 範囲の拡大と系統電流ひずみの低減を両立する手法を提案する。提案法はスナバ回路に流入する発電機有効電流が系統を介して還流することで、系統無効電流が増加し FRT 範囲を拡大できる。実機検証により提案法の有効性を確認したので報告する。

2. 回路構成

図 1 に発電機から系統にインターフェースするマトリックスコンバータの回路図を示す。瞬低中は系統に無効電流を流すため、マトリックスコンバータの入出力で授受する有効電力はゼロである。しかし、発電機トルクを一定に制御し続ける必要があるため、瞬低中はブレーキ IGBT をオンし、ブレーキ抵抗で発電機から供給される有効電力を消費する。なお、このブレーキ回路はマトリックスコンバータ特有の追加部品ではなく、従来の BTB システムでも必要となるため、マトリックスコンバータの優位性は損なわれない。従来法は発電機側のみスナバ回路を接続することで、発電機の有効電流が発電機側のみ還流する。これに対し、提案法はスナバ回路に流入する発電機有効電流が系統を介して還流するように、系統側にもスナバ回路を接続する。これにより系統無効電流が増加し、FRT 範囲を拡大できる。

3. 瞬低時の FRT 制御

図 2 に瞬低時のマトリックスコンバータの変調ブロックを示す。本論文では、仮想 AC-DC-AC 変換方式に基づき、

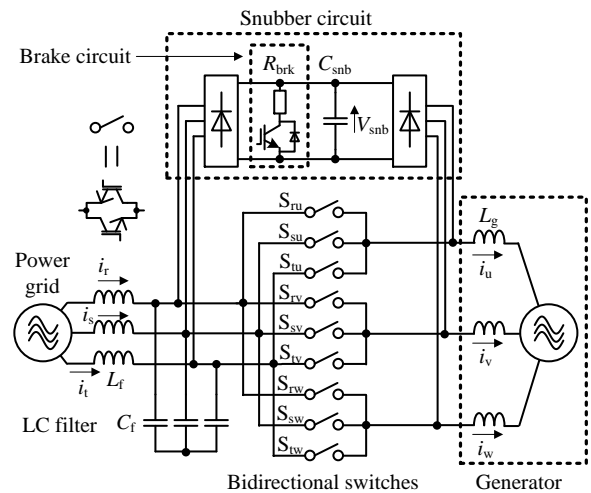


Fig. 1 Circuit configuration of matrix converter.

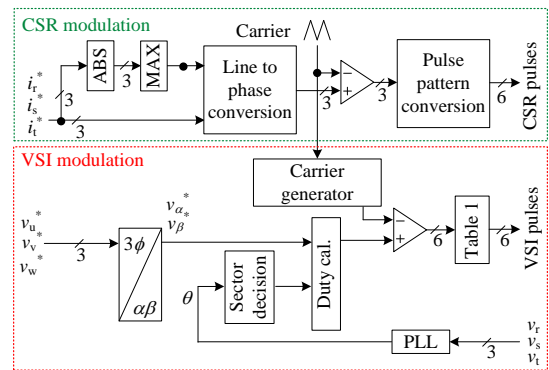


Fig. 2 Modulation block diagram in FRT mode.

仮想電流形整流器(CSR)と仮想電圧形インバータ(VSI)で構成する仮想間接型マトリックスコンバータ(IMC)に置き換え[1]、瞬低時の変調法を検討する。仮想 CSR は文献[1]の一相変調法を使用し、瞬低中は系統力率を制御する。一方、仮想 VSI 側では安定した運転継続を達成するために 1)発電機力率制御モード(1 線間のみ短絡)、2)直流リンク導通モード(ゼロ電圧ベクトル以外)と 3)還流モード(ゼロ電圧ベクトル)を切り替え、発電機トルクおよび系統無効電流を制御する。直流リンク導通モードは系統無効電流がマトリックスコンバータ内を還流するように仮想 VSI と仮想 CSR を接続する。還流モードは無効電流が仮想 VSI 内を還流する。直流リンク導通モードと還流モードは

文献[2]と同様に動作することで、系統電流を低ひずみに制御できる。表 1 にダイオード整流器の導通状態を基にした発電機力率制御モード時の仮想 VSI のパルス表を示す。表 1 に従い発電機の短絡経路を選択することで、ダイオード整流器に流れ込む電流方向を制御し発電機電圧を制御する。ただし、従来法と提案法は系統側スナバ回路の有無により導通経路が異なる。

図 3 に発電機力率制御モード時における電流経路を示す。従来法では図 3(a)に示す通り、スナバ回路に流れる q 軸電流は発電機側でのみ還流し、d 軸電流は仮想 VSI 内を還流する。すなわち、従来法の発電機力率制御モード時における系統電流はゼロとなり、系統無効電流の最大値が 0.88p.u.に制限される。この結果、残電圧によっては FRT 要件を満たすことが困難となる。これに対し、提案法は図 3(b)に示す通り系統側のスナバ回路を利用することで、q 軸電流が系統側スナバ回路を介して系統に流入する。この結果、提案法は発電機力率制御モード時においても系統電流を確保でき、系統無効電流を増加できる。

4. 実験結果

表 2 に実験条件を示す。実験では発電機の代わりにインダクタと電圧源を用い、q 軸電流を発電機トルクとして評価する。なお、マトリクスコンバータは PLL を用いることで残電圧 0%の ZVRT(Zero voltage ride through)の条件でもこれまでの位相情報を基に FRT 動作する。

図 4 に三相電圧低下時のマトリクスコンバータの動作波形を示す。FRT 動作時、発電機側では通常時と同等の発電機有効電力をブレーキ抵抗で消費するため、スナバ電圧指令値を 400 V とした。スナバ電圧を一定に制御することで、発電機有効電力は瞬低前と同様の 1500 W で維持し発電機トルクを一定に制御できる。さらに、発電機電流はベクトル制御により正弦波状に制御できる。一方、系統側では仮想 CSR の一相変調により系統有効電流はゼロとなり、仮想 VSI の FRT 制御よりの系統無効電流を確保する。ドイツの E.ON コードでは 1%の電圧低下に対して 2%の無効電流を系統に注入するように規定されている。従来法は系統無効電流が 0.88p.u.に留まるため、電圧低下率 44%以下の領域しか FRT 要件を満足できなかった。一方、提案法は発電機 q 軸電流を系統側のスナバ回路を介して系統に流入することで、残電圧に関わらず 1p.u.以上の系統無効電流を確保できる。この結果、いかなる電圧低下率においても FRT 要件を満足でき、FRT 範囲は従来法と比べて 56pt 拡大できる。また、従来法の FRT 時における系統電流 THD は 14.8%であるのに対し、提案法は基本波振幅が増加することで THD は 9.69%となり、従来法より良好な結果を取得した。

以上より、実験結果から系統連系用マトリクスコンバータにおいて、FRT 範囲の拡大と系統電流ひずみの低減が両立できることを確認した。

文 献

- [1] 伊東, 佐藤, 大口, 佐藤, 小高, 江口, キャリア比較方式を用いた仮想 AC/DC/AC 変換方式によるマトリクスコンバータの制御法, IEEJ Trans. D, Vol.124, No. 5, pp.457-463, 2004.
- [2] 浅井, 伊東, 系統連系用マトリクスコンバータの FRT 時における系統電流ひずみ低減手法の検討, 電気学会産業応用部門大会, Vol.1, No.126, pp.557-560, 2017.

Table 1 Virtual VSI pulse.

Conduction state of diode rectifier $[D_u, D_v, D_w]$	VSI pulse (S_u, S_v, S_w)	Conduction state of diode rectifier $[D_u, D_v, D_w]$	VSI pulse (S_u, S_v, S_w)
V1 [1 0 0]	(X 0 0)	V4 [0 1 1]	(X 1 1)
V2 [1 1 0]	(1 1 X)	V5 [0 0 1]	(0 0 X)
V3 [0 1 0]	(0 X 0)	V6 [1 0 1]	(1 X 1)

Note: 1:Upper arm (D_{xp}, S_{xp}) ON 0:Lower arm (D_{xn}, S_{xn}) ON X:OPEN $x = u, v, w$

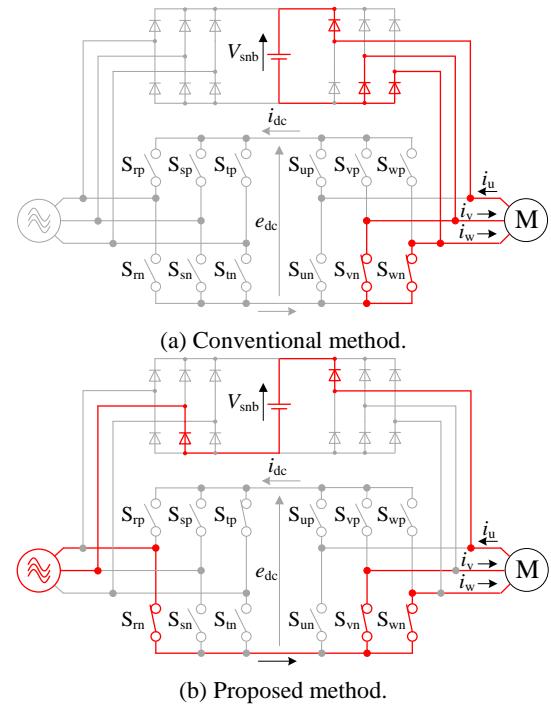


Fig. 3 Current path in generator power factor control mode.

Table 2 Conditions of experiment.

Input line voltage	200 V	FRT duration	100 ms
Rated power	1500 W	Carrier frequency	10 kHz
Snubber capacitor	150 μ F	Brake resistor	110 Ω
Grid side filter L (L_f)	2.15 mH (2.53%)	Generator back e.m.f.	140 V
Grid side filter C (C_f)	6.60 μ F (5.54%)	Generator inductance (L_g)	3.86 mH (9.28%)

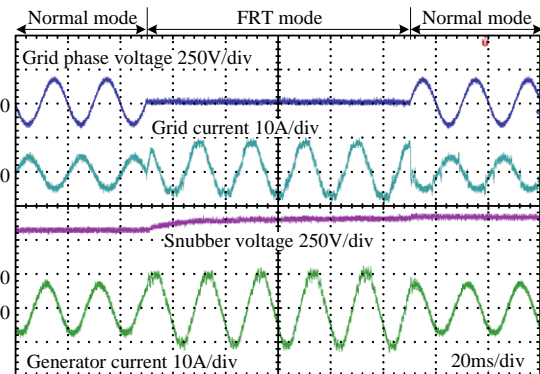


Fig. 4 Operation waveform during three-phase voltage sag.