

の絶対値がキャパシタ C_2 と C_3 の充放電期間となり、正の値の場合にはキャパシタの充電期間、負の場合にはキャパシタの放電期間となる。

次に、FC 電圧制御に独立に入力電流を制御する手法を説明する。FCC の瞬時変換器出力電圧 v_{com} は FC の瞬時電圧及びその期間、さらにスイッチングパターンによって常に変動する。そこで、これらの電圧変動とその動作モードのデューティ d_2 と d_3 を考慮して FCC の入力電流を制御する必要がある。すなわち、変換器出力電圧のキャリア 1 周期 T における平均電圧が、電流制御系により生成される変換器出力電圧指令値 V_{com}^* に等しくなるよう制御する。そこで、(1)式を用いて $S(1, 1, 1)$ を出力するデューティ d_1 を決定することで、変換器出力電圧指令値と変換器出力電圧のキャリア一周における平均電圧を一致させる。ここで v_{e1} は FCC の直流リンク電圧、 v_{e2} 及び v_{e3} はそれぞれ C_2 と C_3 の充放電期間 T_2, T_3 における瞬時変換器出力電圧である。

$$d_1 = \frac{V_{com}^* - v_{e2}d_2 - v_{e3}d_3}{v_{e1}} \dots\dots\dots (1)$$

FC を通流して動作する期間 T_2, T_3 における瞬時変換器出力電圧 v_{com} はキャパシタの充放電指令 (u_2, u_3) によって変化する。例えば、 C_2 を充電する場合 ($u_2 = 1$)、期間 T_2 における瞬時出力電圧は $v_{e2} = v_{e2}$ となり、反対に C_2 を放電する場合 ($u_2 = 0$) には期間 T_2 の変換器出力電圧は $v_{e2} = v_{e1} - v_{e2}$ となる。同様に C_3 を充電する場合 ($u_3 = 1$)、 T_3 における瞬時出力電圧 $v_{e3} = v_{e3}$ となるが、 C_3 を放電する場合 ($u_3 = 0$) には $v_{e3} = v_{e1} - v_{e3}$ となる。なお、キャリア 1 周期内の残りの期間をゼロ電圧出力期間 T_0 とする。この時の FCC のスイッチは $S(0, 0, 0)$ である。

図 3 にキャリア比較の概略図を示す。計算されたデューティを基にキャリア比較を行う。各キャパシタの充放電指令 (u_2, u_3) により、1 キャリア周期内のスイッチング回数が最小となるパルスの出力順が異なるため、充放電指令に応じて比較するデューティを選択する。 C_2 を充電する場合 ($u_2 = 1$) には $d_1, d_1 + d_2, d_1 + d_2 + d_3$ をキャリアと比較する。一方、 C_2 の放電動作を行う場合 ($u_2 = 0$) には、 $d_1, d_1 + d_3, d_1 + d_2 + d_3$ をキャリアと比較する。 C_2 の充放電状態に応じてパルスの割当順を変えることで、キャリア 1 周期内のスイッチング回数が最小となり、 $(u_2, u_3) = (0, 0), (1, 1)$ の時は 6 回、 $(u_2, u_3) = (0, 1), (1, 0)$ の時は 10 回となる。

これらのキャリア比較により得られたパルス p_1, p_2, p_3 から各キャパシタの充放電指令を考慮して、実際のスイッチング信号 S_1, S_2, S_3 へ変換する。なお、パルスの変換は表 1 に従って行う。

図 4 にシミュレーション波形を示す。ここでは検証のため FC 電圧が 90 度の位相差をもつ直流重畳した正弦波 (100 Hz, 振幅 50 V) となるよう制御した。また、時間 10 ms において入力電流指令をステップ上に変化させた。シミュレーション結果より、指令値に対して位相遅れがあるものの、入力電流制御に干渉することなく FC 電圧がそれぞれの指令値に追従することを確認した。今後は実験機を用いた提案法の検証を行う予定である。

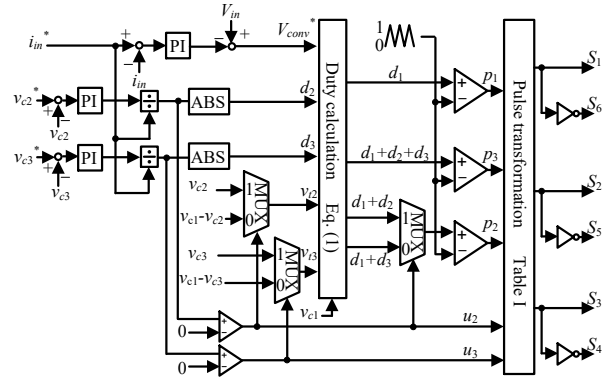


Fig. 2. Proposed control block diagram for 4-level flying-capacitor DC-DC converter.

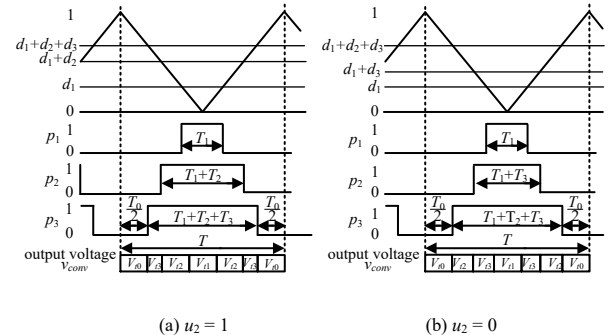


Fig. 3. Carrier comparison modulation for FCC with proposed control.

Table I. Pulse transformation.

u_2	u_3	S_1	S_2	S_3
0	0	$p_1 \oplus p_2 \oplus p_3$	$p_1 \oplus p_2$	p_1
0	1	$p_1 \oplus p_2 p_3$	p_1	$p_1 \oplus p_2$
1	0	$p_1 \oplus p_2 p_3$	$p_1 \oplus p_2 \oplus p_3$	$p_1 \oplus p_2$
1	1	p_1	$p_1 \oplus p_2$	$p_1 \oplus p_2 \oplus p_3$

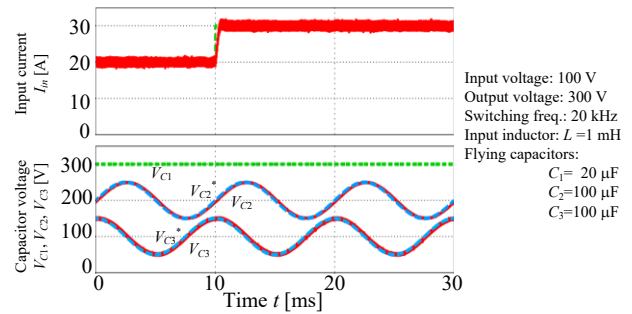


Fig. 4. Simulation waveforms.

文 献

- (1) H. Watanabe, T. Sakuraba, K. Furukawa, K. Kusaka, J. Itoh: "Development of DC to Single-Phase AC Voltage Source Inverter with Active Power Decoupling Based on Flying-Capacitor DC/DC Converter", IEEE Trans. on Power Electronics, Vol. PP, No. 99, pp. 1-1 (2017)
- (2) 日下, 渡辺, 古川, 伊東: 「フライングキャパシタ形 DC-DC コンバータを用いたパワーデカップリング回路」, 平成 27 年電気学会産業応用部門大会, No. 1-78, pp. (2015)