

セル間の通信遅延を許容した 絶縁形三相 AC-DC コンバータの不均衡補償法

安達 匡一* 渡辺 大貴 日下 佳祐 伊東 淳一 (長岡技術科学大学)

Unbalance Compensation Method for Isolated Three-Phase AC-DC Converter Considering Communication Delay among the Modules

Masakazu Adachi*, Hiroki Watanabe, Keisuke Kusaka, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes autonomous distributed control method for the multi-modular isolated three-phase AC-DC converter. Multi-modular topologies, which have multiple modules, are suitable for high voltage rapid charging of an onboard battery of electric vehicles. In the conventional modular converter is necessary to high speed response between modules. When wire-connected, communication line increases in proportion to the number of modules. Thus, we propose a control method with slow communication. In this paper we proposed unbalance compensation method for isolated three-phase AC-DC converter considering communication delay among the modules. As a results confirmed that the input current is balanced when contains communication delay among the modules.

キーワード：電気自動車向け充電器，AC-DC コンバータ，自律分散制御，力率改善回路
(EV charger, Autonomous distributed control, AC-DC converter, Power factor correction converter)

1. はじめに

近年、充電時間の短縮などを目的として電気自動車向け急速充電器の大容量化が進んでいる⁽¹⁾⁻⁽⁵⁾。しかし従来の単一回路による構成では、受動部品による装置の大型化や素子の耐圧が大容量化を妨げる要因となっている。そこで、Solid-State Transformer (SST) や Modular Multi-level Converter (MMC)などの多重セル構成による大容量化が提案されている⁽⁶⁾⁻⁽¹⁰⁾。多重セル化によって1セル当たりの定格容量を低下させることができるため、低耐圧・低損失な半導体素子の利用や、受動部品の小型化によるパワー密度向上といったメリットがある。一方で、マルチセル構成では各セルコンバータ間の検出ゲイン誤差が動作を不安定化させる問題がある。したがって集中型制御によって各相の電流を常にオンラインで制御する。そのためセル全体を監視するマスターコントローラと、セル単位で制御を行うスレーブコントローラは電圧・電流制御器の応答速度以上の速度で通信する必要があるため制御回路は有線での接続が想定される⁽¹¹⁾⁽¹²⁾。しかし多重セル構成では大量の信号線が必要となるため、構成が煩雑化しやすい。

そこで著者らは、セルコントローラ側に応答速度の早い

主要制御機能を内包した絶縁形三相 AC-DC コンバータの自律分散制御法を提案している⁽¹³⁾⁽¹⁴⁾。本制御法では、セルコントローラ側で電流フィードバック制御といった比較的早い応答が要求される制御を行う。一方、メインコントローラでは、各相の入力電流指令値の平均化など、高速応答を要求しない制御を行う。セルコントローラはメインコントローラを介して情報を共有するが、セルコントローラとメインコントローラ間は低速で通信すればよいため無線通信での接続が可能となり、信号線数の削減が可能である。

しかし、これまでの検討では、メインコントローラとセルコントローラ間に無線通信を適用した場合の動作については未検討であった。特にメインコントローラでは各フィードバック制御の指令値をセルコントローラ側に引き渡すが、集中型制御とは異なり各コントローラ間の通信遅延が大きくなる。さらに通信遅延の影響により、セルコントローラ側の制御に対する指令値更新タイミングの同期が取れなくなり、電流不均衡といった現象が発生することが想定される。

本論文では、自律分散制御におけるセル間の通信遅延を許容した絶縁形三相 AC-DC コンバータの不均衡補償法を提案する。本論文の構成は以下となっている。まず2章では、提案する絶縁形三相 AC-DC コンバータの回路構成を紹介し、

出力直流電圧制御と力率改善を行う入力電流制御の制御方式に加えてセル同士の入力電流を平衡させるために適用するドループ制御と電流バランス制御を示す。3章では、コントローラ間の通信に無線通信を適用した際に生じる通信遅延が出力電圧に与える影響について示す。最後に実機検証により、コントローラ間に遅延が生じた際もドループ制御と電流バランス制御を適用することにより各相の入力電流が入力電圧に対してほぼ力率 1 の正弦波で動作し、入力電流 THD 及び入力電流不平衡率が 3%以下で動作することを確認した。そして、通信遅延に起因する電流指令値の誤差により出力電圧が変動することを確認し、許容できる電流指令値の誤差率を明らかにしたので報告する。

2. 回路構成およびバランス制御手法

(2-1) 回路構成

図 1 に提案する絶縁形三相 AC-DC コンバータの回路構成を示す。提案回路では、三相を各相に分離して単相の AC-DC コンバータとして制御を行う。各相のコンバータは昇圧チョッパ回路、共振型 DC-DC コンバータから構成される。

昇圧チョッパ回路は力率改善動作(PFC 動作)を行い、入力

電流を正弦波化する。共振型 DC-DC コンバータは入出力間の絶縁を行い、高周波トランスの漏れインダクタンス L_s とトランスの一次側に接続されるコンデンサ C_s の直列共振を利用することでゼロ電流スイッチング (ZCS) を達成する。共振周波数に対して共振型 DC-DC コンバータのスイッチング周波数を合わせることで、高周波インバータ部の各 MOSFET は共振電流のゼロクロスでスイッチングする。これにより、スイッチング損失を大幅に低減可能である。なお、励磁インダクタンスについては漏れインダクタンスに対して十分に大きく設計し、無視できるものとする。ここで、共振周波数 f_o は(1)式で与えられる。

$$f_o = \frac{1}{2\pi\sqrt{L_s C_s}} \dots\dots\dots(1)$$

(2-2) 制御手法

図 2 に制御ブロック図を示す。提案回路の制御はセルに内包するセルコントローラとセル同士を管理するメインコントローラにより構成される。セルに内包するコントローラでは出力電圧制御 (AVR)、入力電流制御(ACR)などの高速

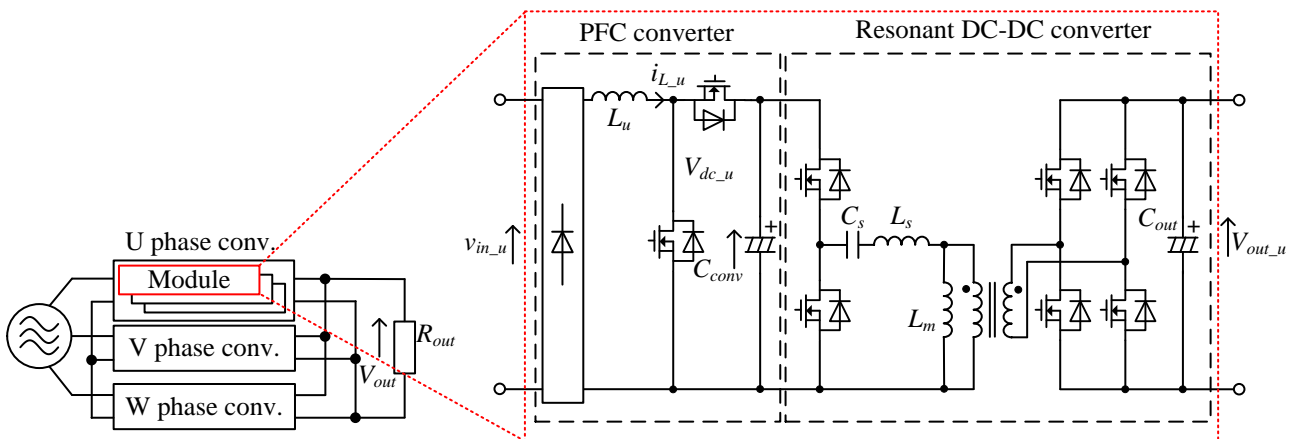


Fig. 1. Configuration of isolated three-phase AC-DC converter with autonomous distributed control.

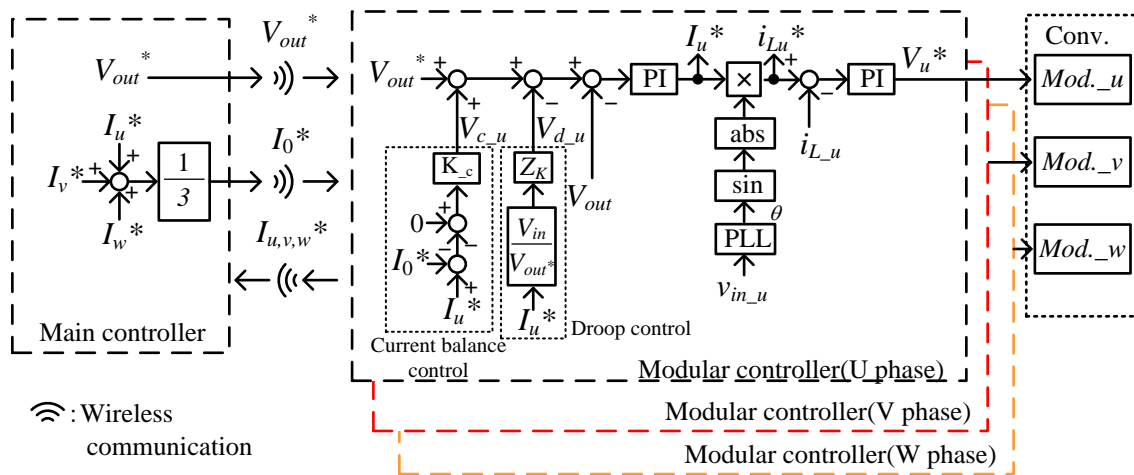


Fig. 2. Control block diagram of proposed circuit.

な応答が要求される制御を行う。一方、メインコントローラでは、直流電圧指令値の生成、電流指令値の平均値 I_0^* の演算のみを分担させ、無線通信を用いてこれらの信号をセルコントローラへ引き渡す。AVR では、出力電圧をメインコントローラ側から与えられる直流電圧指令値に追従するように PI 制御器を用いて制御を行う。ACR では、AVR から出力される直流電流指令値と入力電圧 v_{in} から取得した位相情報の絶対値との乗算により、昇圧リアクトルに流れる電流を全波整流状に制御する。全波整流状に制御することで整流器一次側電流は正弦波となり電源側の力率を改善することができる。この時の電流指令値 i_{Lu}^* , i_{Lv}^* , i_{Lw}^* は(2)式で与えられる。

$$\begin{aligned} i_{Lu}^* &= I_{amp} |\sin \theta| \\ i_{Lv}^* &= I_{amp} \left| \sin \theta + \frac{2\pi}{3} \right| \dots\dots\dots (2) \\ i_{Lw}^* &= I_{amp} \left| \sin \theta + \frac{4\pi}{3} \right| \end{aligned}$$

ここで、 I_{amp} は振幅指令である。また位相情報は PLL を用いることで取得する。この時、ACR の応答速度は AVR に対して十分早く設計することで、制御的な干渉を回避する。そして ACR の PI 制御器から出力される変調波と三角波キャリア信号の比較によりゲート信号を生成する。なお、提案回路では小型化の観点から大容量のコンデンサを用いないため、各相の PFC 回路では系統周波数の 2 倍周波数で発生する単相電力脈動が電圧制御系に対して外乱として現れる。しかし提案回路では各相の出力電圧を並列に接続しているため、三相交流の位相差によって出力直流側の瞬時電力はほぼ一定となる。また、入力電流は単相セルを用いて相毎に独立してフィードバック制御される。最後に、共振型 DC-DC コンバータについてはデューティ 50% でオープンループ駆動とする。

〈2・3〉 ドループ制御におけるゲイン設計

図 3 にドループ制御適用前後の出力直流側の等価回路を示す。ここで、 V_{out_u} , V_{out_v} , V_{out_w} は各セルの出力電圧、 V_{out} は負荷に印加される出力電圧である。また各セルは個別に AVR を適用しているため、図 3 に示すように、それぞれを理想電圧源として動作する。実際のシステムでは、温度ドリフトや整定誤差によって検出器に誤差が発生する可能性がある。この時、各 AVR の制御器は検出器が出力する電圧に対して動作するため、実際の各相電圧には検出誤差分のアンバランスが発生し、異なる電圧源を並列接続した状態になる。そのため各相の出力電圧に電位差が生じるとラッシュ電流が発生する。そこでドループ制御では、抵抗を出現させて、出力電圧に対して垂下特性をもたせることで制御系を安定化させる⁽¹⁵⁾⁻⁽¹⁸⁾。

図 3(b) にドループ制御適用後の出力直流側の等価回路を示す。ドループ制御では各相の電圧源に対して直列に仮想

抵抗 Z_K を定義し、相電圧と Z_K の電圧降下の和が各相で等しくなるよう出力直流電圧が調整される。なお、仮想抵抗 Z_K は定格インピーダンス Z_{out} を基準量とした時とドループゲイン $K_{p.u.}$ の乗算により決定する。

ドループ制御は AVR の電圧指令値に対して付与する。ドループ制御が出力する垂下電圧 V_{d_x} は各相電流と仮想抵抗 Z_K から(3)式で表される。

$$\begin{aligned} V_{d_x} &= \frac{V_{in}}{V_{out}^*} Z_K \times I_x \dots\dots\dots (3) \\ (x &= u, v, w) \end{aligned}$$

なお、垂下電圧には一次側と二次側の電圧比を考慮し、等価抵抗ゲインを乗じている。

一方、仮想抵抗 Z_K に流れる電流は(4)式で表せられる。

$$\begin{aligned} I_x &= \frac{1}{Z_K} \left[V_{out_x} - \left\{ \frac{R_{out} (V_{out_u} + V_{out_v} + V_{out_w})}{3R_{out} + Z_K} \right\} \right] \\ &= \frac{1}{Z_K} (V_{out_x} - V_{out}) \dots\dots (4) \\ (x &= u, v, w) \end{aligned}$$

ここで、 V_{out} は出力直流電圧、 V_{out_x} は誤差を含んだ各相の出力電圧である。(4)式から、各セルの出力電流は V_{out_x} と V_{out} の電位差と仮想抵抗によって決定する。このとき、全てのセルで $V_{out_x} > V_{out}$ の条件を満たさなければならない。なぜなら V_{out_x} が小さくなると出力電流が負となり、出力から入力に電流が逆流し、制御が発散するためである。各セルの制御を発散させない条件は各相の出力電流が正であることである。そのため各セルの出力電流を正にするためには、 V_{out_x} を V_{out} より高くする必要がある。 V_{out} に着目すると(4)式よりドループ制御を適用した際の出力電圧は(5)式で表される。

$$V_{out} = \frac{V_{out_u} + V_{out_v} + V_{out_w}}{3 + K_{p.u.}} \dots\dots\dots (5)$$

(5)式より、 V_{out} はドループゲインに応じて低下するため、 V_{out} が V_{out_u} , V_{out_v} , V_{out_w} , より常に低くなるようドループゲ

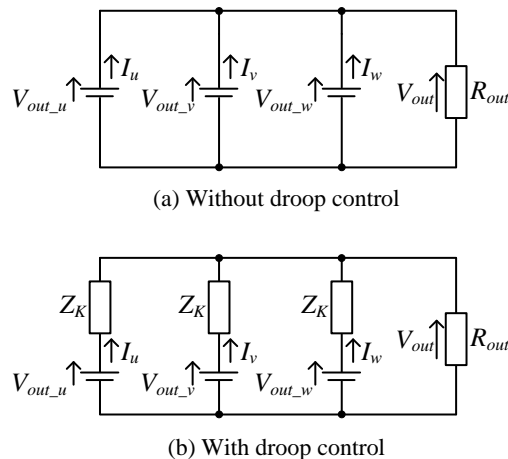


Fig. 3. Equivalent circuit.

インを決定すれば各相の出力電流は正となり、すべての相で力行方向に動作させることができる。

次にドループゲインを決定するために電圧検出器に検出誤差が含まれる場合を検討する。簡単化のために U 相のセルに検出誤差が含まれると仮定し検出誤差を Err_u [p.u.]と定義すると、(5)式より検出誤差を含む出力直流電圧は(6)で表される。

$$V_{out} = \frac{V_{out_u}(1+Err_u)+V_{out_v}+V_{out_w}}{3+K_{p,u}} \dots\dots\dots(6)$$

(6)式より出力電圧は出力電圧指令値、検出誤差およびドループゲインによって決定することが分かる。したがってドループ制御によって V_{out} を $V_{out,x}$ より小さくするための $K_{p,u}$ の下限値は(7)式となる。

$$Err_u < K_{p,u} \dots\dots\dots(7)$$

次にドループゲインの上限値について議論する。(7)式を満たすようにドループゲインを決定することで各相の出力電圧は制御できるが、出力直流電圧はドループゲインに応じて低下するため、実際のシステムに適用する場合は、許容できる電圧の低下率に合わせて(3)式よりドループゲインを決定する。

ここで、(4)式よりドループ制御のみでは検出電圧とドループゲインによって入力電流の振幅が決定するため相毎に電流振幅が変動する。その結果、各相の入力電流で不平衡が発生する。そこで電流バランス制御を適用する。

〈2.4〉 電流バランス制御

電流バランス制御では、まず図 2 に示すように各相の直流電流指令値をメインコントローラにより平均化する。次に平均化した直流電流指令値 I_0^* と各相の直流電流指令値 I_u^*, I_v^*, I_w^* をセルコントローラ内で演算し偏差を生成する。そして直流電流指令値と各相の直流電流指令値の偏差がゼロとなるように各相の電圧指令値にフィードフォワードすることで各相の電流をバランスさせる。 i_0^* は直流電流指令値の平均値であり(8)式で表される。

$$I_0^* = \frac{I_u^* + I_v^* + I_w^*}{3} \dots\dots\dots(8)$$

従来の集中型制御による入力電流のバランス制御では、電圧制御によって生成された電流指令値をメインコントローラ側で直接制御するため電圧制御に影響がない程度まで通信速度を十分早く設計する必要がある。したがって、メインコントローラには早い通信速度が要求される。その結果、メインコントローラとセルコントローラに高速通信が必要のため無線による通信は困難である。一方、提案制御では電流バランス制御を電圧制御の外ループに適用するため、電圧制御より低い応答で良い。また、ゲインアンバランスは温度ドリフトなどにより発生するので、高速で通信しバランスさせる必要はない。その結果、提案システムはメイ

ンコントローラに高い応答や高速通信を必要とせず、無線通信が可能となる。

3. 通信遅延による影響

本章では通信遅延が電流バランス制御に与える影響について検討する。2.3 節で言及したとおり、電流バランス制御は、電圧制御の指令値に対して適用されるため、ACR に対して早い応答を要求しないが、メインコントローラから無線通信を介して与えられる電流平均値を用いて制御するため、無線通信で発生する遅延を無視できない⁽¹⁹⁾。

簡単化のために 1 つのセルの信号が遅延したと仮定した際の誤差を D_{err} [%]と定義すると、(8)式より検出誤差を含む I_0^* は(9)式で表される。

$$I_0^* = \frac{(I_u^* \times D_{err}) + I_v^* + I_w^*}{3} \dots\dots\dots(9)$$

電流バランス制御では、直流電流指令値の平均値と各相の直流電流指令値の偏差がゼロとなるように各相の電圧指令値にフィードフォワードすることで各相の電流をバランスさせているため、 I_0^* に誤差が生じると電圧指令値も変化する。電流バランス制御に適用した P 制御器の比例ゲインを K_c と定義すると電圧指令値にフィードフォワードされる電圧 $V_{c,x}$ は(10)式で表される。

$$V_{c,x} = -I_0^* \times K_c \dots\dots\dots(10)$$

($x = u, v, w$)

ここで $V_{c,x}$ は K_c に比例するため電流指令値の誤差に対しての出力電圧の変化量が変化する。したがって、実際のシステムに適用する場合は、許容できる電流指令値の誤差範囲を明確にする必要がある。

例として CHAdeMO 規格の仕様を用いて許容できる電流指令値の誤差範囲を検討する。本規格で許容される出力電圧の許容値は 5% であるため出力電圧指令値が 500 V の時、475 V~525 V となる⁽²⁰⁾。シミュレーションでは、出力電圧の検出誤差を定格電圧 500V に対して 0.03p.u. 低下させ、ドループゲインを(6)式よりシステムのインピーダンス 40Ω に対して 0.05p.u. とした。また電流バランス制御を行う P 制御の比例ゲインは、電流指令値の誤差がない状態の値から U 相の電流指令値が 10%アンバランスしたときの電流指令値の平均値を(9)式から計算し、(10)式より出力電圧の変動が 5% 以内になるよう 2.0 とした。通信遅延による電流指令値の変動を模擬するため、電流指令値の平均値を演算する際に 1 相の電流指令値に誤差を加える。

図 4 に U 相の電流指令値を 50% の範囲で変化させた際の出力電圧を示す。図 4 より本条件で許容される電流指令値の最大誤差は 20% である。また、負側に比べて正側の許容誤差範囲が大きいのは、ドループ制御により出力電圧が垂下しているためである。

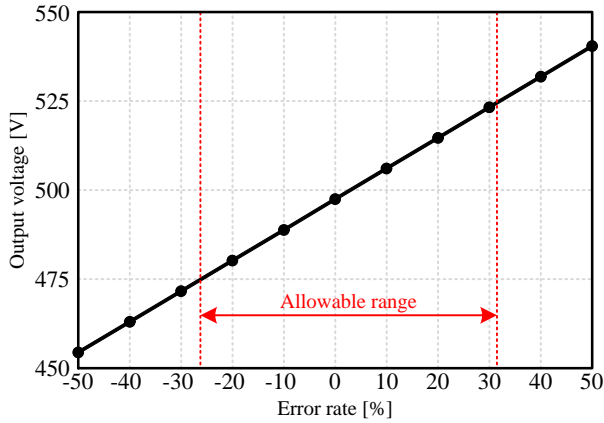


Fig. 4. Relationship between Output voltage and U phase current reference error.

4. 実機検証

本章では、通信遅延を模擬するためコントローラ内の電流バランス制御の演算に約 100 ms の固定遅延を挿入し、実験にて回路動作の検証を行った。

表 1 に本試験の仕様および実験条件を示す。なお、本論文では簡単化のため各相は 1 セルとして実験を行った。ここで、電圧制御の応答角周波数は直流電圧指令に対して応答すればよいため、50 rad/s とした。また提案制御の効果を確認するため U 相の出力電圧検出値を定格電圧 350V に対して 0.03p.u. 低下させ、ドループゲインをシステムのインピーダンス 40Ω に対して 0.05p.u. とした。

図 5 にドループ制御および電流バランス制御適用前の入力電流波形を示す。図 5 より提案制御法を適用しない場合入力電流が不平衡となり、入力電流が歪むことを確認した。

図 6 に提案制御適用後の入力電流波形を示す。図 6 より入力電流アンバランス率は、1.0%以下で制御できることを確認した。また各相の入力電流 THD は 3%以下となり、良好な正弦波波形が得られることを確認した。

図 7 に U 相の入力電圧、入力電流および出力電圧波形を示す。図 7 より、U 相の入力電流は、ほぼ力率 1 で動作している。また、出力電圧の平均値は 344.0 V となり、計算値 347.7 V に対して誤差 1% で一致した。ここで出力電圧が電圧指令値 350.0 V より低くなるのはドループゲインによる影響である。

図 8 に出力電圧と各相の直中間電圧を示す。各相の直中間電圧は系統周波数の 2 倍周波数で単相電力脈動が発生している。しかし提案回路では各相の出力電圧を並列に接続しているため、各相が平衡している際は三相交流の位相差によって出力直流側の瞬時電力はほぼ一定となる。図 8 より、このとき出力電圧リップルは 0.4% となった。

図 9 に通信遅延による電流指令値のアンバランスを模擬するため U 相電流指令値を 50% の範囲で変化させた際の実験結果を示す。図 9 よりシミュレーションと同様に誤差に応じて出力電圧が変化することを確認した。正側と負側で

Table 1. Experimental condition.

Input voltage	v_{in}	200 V
Rated power	P	3 kW
Converter capacitance	C_{conv}	48 μ F
Output capacitance	C_{out}	680 μ F
Input inductance	L	3 mH
Load resistance	R_{out}	40 Ω
Voltage reference	V_{dc}^*	350 V
Switching frequency (PFC)	f_{sw}	20 kHz
Resonant frequency (Resonant DC-DC converter)	f_o	50 kHz
Angular frequency of ACR	ω_{ACR}	6000 rad/s
Angular frequency of AVR	ω_{AVR}	50 rad/s
Proposal gain of current balance control	K_{-c}	2.0

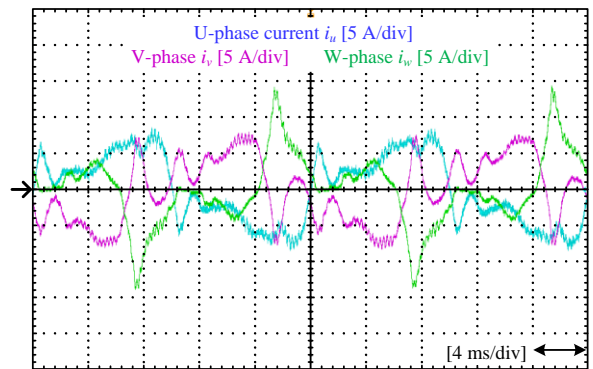


Fig. 5. Input current waveform without proposed control.

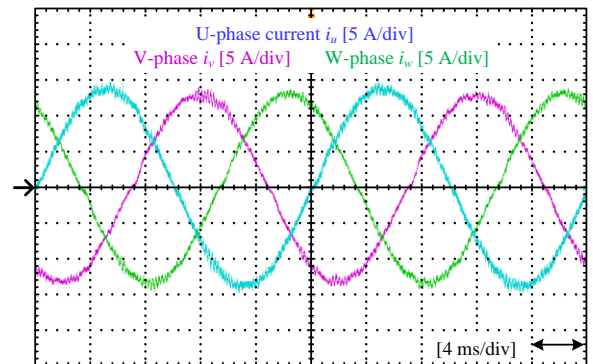


Fig. 6. Input current waveform with proposed control.

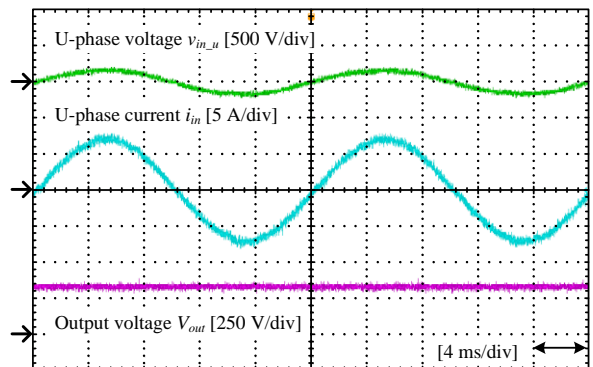


Fig. 7. Waveforms of input voltage, input current and output voltage.

許容される誤差率が異なる原因は、出力電圧がドループ制御によって垂下しているためである。また、理論値と実験値で許容される誤差率が変化することによる原因は、配線抵抗などによる電圧降下が考えられる。したがって本条件では誤差率が20%以内に収まるように通信することで無線での通信を可能とする。

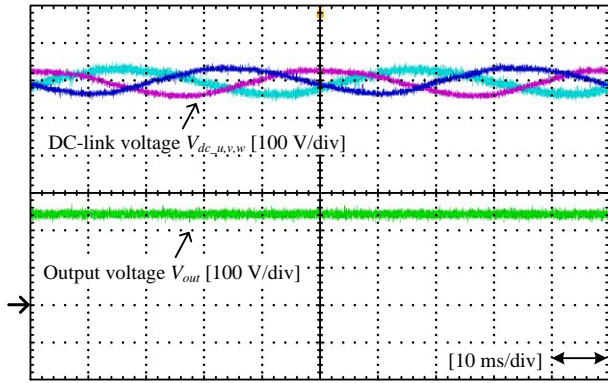


Fig. 8. Waveforms of output voltage and DC-link voltage.

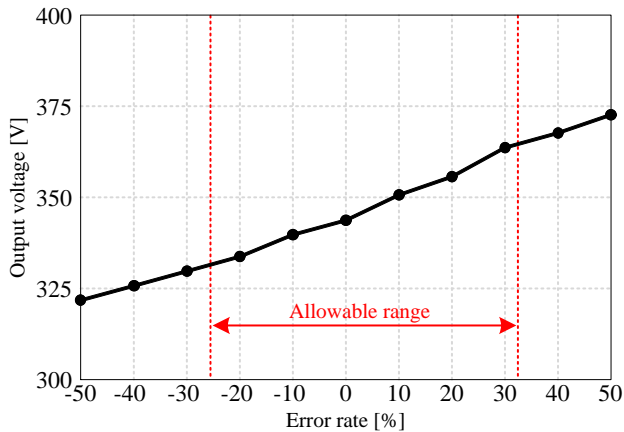


Fig. 9. Relation between Output voltage and U-phase current reference error.

5. まとめ

本論文では、セル間の通信遅延を許容した絶縁形三相 AC-DC コンバータの不均衡補償法を提案した。無線通信による通信遅延の影響について検討し、通信遅延に起因する電流指令値の誤差と出力電圧の関係を明らかにした。また、実機検証により、通信遅延がある場合も入力電流の不均衡率は1.0%以下となることを確認した。そして実験によって確認し無線通信で許容できる電流指令値の最大誤差範囲を明らかにした。今後の検討として、実際にコントローラ間の通信に無線通信を適用した際の検討を行う。

文 献

(1) CHAdeMO 協議会第六回総会資料, p.21 (2016)

- (2) J. Lu, A. Mallik, A. Khaligh: "Dynamic Strategy for Efficiency Estimation in a CCM-Operated Front-End PFC Converter for Electric Vehicle Onboard Charger", IEEE Transactions on Transportation Electrification, Volume: 3, Issue: 3, pp.545-553 (2017)
- (3) D. Kim, M. Kim, B. Lee: "An Integrated Battery Charger With High Power Density and Efficiency for Electric Vehicles", IEEE Transactions on Power Electronics, Volume: 32, Issue: 6, pp.4553-4565 (2017)
- (4) A. Mallik, W. Ding, A. Khaligh: "A Comprehensive Design Approach to an EMI Filter for a 6-kW Three-Phase Boost Power Factor Correction Rectifier in Avionics Vehicular Systems", IEEE Transactions on Vehicular Technology, Volume: 66, Issue: 4, pp.2942-2951 (2017)
- (5) J. Teng, S. Liao, C. Wen: "Design of a Fully Decentralized Controlled Electric Vehicle Charger for Mitigating Charging Impact on Power Grids", IEEE Transactions on Industry Applications, Volume: 53, Issue: 2, pp.1497-1505 (2017)
- (6) Mizuki Nakahara, and Keiji Wada, "Loss Analysis of Magnetic Components for a Solid-State-Transformer", IEEJ Journal of Industry Applications, Vol.4, No.7, pp.387-394, (2015)
- (7) X. Yu, X. She, X. Zhou, X. Ni and A. Q. Huang: "System Integration and Hierarchical Power Management Strategy for a Solid-State Transformer Interfaced Microgrid System", IEEE Trans., Vol.29, No.8, pp.4414-4425 (2014)
- (8) H. Chen, A. Prasai, R. Moghe, K. Chintakrinda, D. Divan: "A 50-kVA Three-Phase Solid-State Transformer Based on the Minimal Topology: Dyna-C", IEEE Transactions on Power Electronics., Vol.31, Issue.12, pp.8126-8137 (2016)
- (9) J. Itoh, K. Aoyagi, K. Kusaka, M. Adachi: "Single-phase Solid-State Transformer Using Multi-cell with Automatic Capacitor Voltage Balance Capability" The 2018 International Power Electronics Conference, Niigata, pp.2237-2244 (2018)
- (10) M. Nakahara, and K. Wada: "Loss Analysis of Magnetic Components for a Solid-State-Transformer", IEEJ Journal of Industry Applications, Vol.4, No.7, pp.387-394, (2015)
- (11) 高井 大貴, 林 祐輔, 伊瀬 敏史: 「ISOP 接続を適用したマルチセル AC-DC コンバータの提案」平成 27 年電気学会産業応用部門大会, No.1-69, pp.311-314(2016)
- (12) X. Yu, X. She, X. Zhou and A. Q. Huang: "Power Management for DC Microgrid Enabled by Solid-State Transformer", IEEE Trans., Vol.5, No.2, pp.954-965 (2014)
- (13) 安達匡一, 青柳和樹, 永井悟司, 日下佳祐, 伊東淳一: 「自律分散制御による絶縁形三相 AC-DC コンバータの実現法」, 電力技術/電力系統技術/半導体電力変換合同研究会, PE-18-059,PSE-18-035,SPC-18-080, pp.87-92 (2018)
- (14) 安達匡一, 渡辺大貴, 日下佳祐, 伊東淳一: 「自律分散型三相 AC-DC コンバータにおけるドループ制御のゲイン設計法」, 半導体電力変換研究会, SPC-18-142, MD-18-102, pp. 31-36 (2018)
- (15) 大城, 千住, 興那, 浦崎, 舟橋: 「無効電力分担を考慮した配電系統の電圧制御法」 電学論 D, Vol.130, No.11, pp. 972-980 (2010)
- (16) X. Wang, J. Liu, S. Ouyang, T. Xu, F. Meng, S. Song: "Control and Experiment of an H-Bridge-Based Three-Phase Three-Stage Modular Power Electronic Transformer", IEEE Transactions on Power Electronics, Volume: 31, Issue: 3, pp.2202-2011 (2016)
- (17) N. F. Avila, C. Chu: "Distributed Pinning Droop Control in Isolated AC Microgrids", IEEE Transactions on Industry Applications, Volume: 53, Issue: 4, pp.3237-3249 (2017)
- (18) X. Chen, L. Wang, H. Sun, Y. Chen: "Fuzzy Logic Based Adaptive Droop Control in Multiterminal HVDC for Wind Power Integration", IEEE Transactions on Energy Conversion, Volume: 32, Issue: 3, pp.1200-1208 (2017)
- (19) M. J. Moron, R. Luque, E. Casilari, A. Diaz-Estrella: "An Analytical Study of the Delay in Bluetooth Networks Using the Personal Area Network Profile", IEEE Communications Letters, Volume: 11, Issue: 11, pp. 845-847 (2007)
- (20) 常磐昌宏: 「充電インフラを形成する大容量紀要即充電器「TQVC500M3」と CHAdeMO プロトコル」, NEC 技報, Vol.65, No.1, pp.33-37 (2012)