

指令値シフト三相変調による三相インバータの 直流リンク部コンデンサ温度低減

西澤 是呂久*, 伊東 淳一 (長岡技術科学大学)

藤田 悟, 小高 章弘, 鳥羽 章夫, 海田 英俊 (富士電機株式会社)

Thermal stress reduction for DC-link capacitors of Three-phase VSI
using shifted sinusoidal modulating signals

Koroku Nishizawa*, Jun-ichi Itoh (Nagaoka University of Technology)

Satoru Fujita, Akihiro Odaka, Akio Toba, and Hidetoshi Umida (Fuji Electric Co., Ltd.)

1. はじめに

三相インバータの直流リンク部には、高周波スイッチングに起因する電流リップルを吸収するためにフィルムコンデンサを設ける場合がある。誘電体であるポリプロピレンの最高使用温度は 105°C と低いため⁽¹⁾、温度上昇の抑制が重要であり、そのためにはインバータ入力電流リップルの低減が有効である。著者らはこれまで直流リンク部コンデンサに流入する高調波を低減できる、汎用マイコンのみで演算可能なキャリア比較三相変調 (CPWM : Continuous PWM) を提案し、実験により電流リップルを低減できることを確認した⁽²⁾。本稿では、インバータを連続運転させたときのフィルムコンデンサ温度を測定し、提案変調によりその温度上昇を従来変調と比較して抑制できることを確認する。また、コンデンサ温度上昇とコンデンサの損失および重量の関係を考察し、温度低減効果が最大限得られる条件を求める。

2. 入力電流リップル低減キャリア比較三相変調方式

図 1 に従来・提案 CPWM 適用時の制御周期中の変調波、ゲートパルス、インバータ入力電流を示す。入力電流瞬時値は、上アームがオンである相電流 i_x の重ね合わせとなる。

$$i_{DC.in} = \sum_{x=u,v,w} (s_x \times i_x) \dots\dots\dots (1)$$

コンデンサ電流は、 $i_{DC.in}$ と平均値 $i_{DC.in_ave}$ の差分であり、 $i_{DC.in}$ の灰色領域に相当する⁽³⁾。本変調方式は、汎用マイコンにおいてキャリア山・谷で変調波を更新可能であるという前提に基づく。制御周期 T_s 中の変調波平均値を維持したまま前半・後半で正負にシフトすることで、パルスの幅を変えずに位置のみを調整できる。この特性を利用し、 $i_{DC.in}$ の灰色領域が最小となるように変調波のシフト順およびシフト量を決定することで、電圧指令値通りのインバータ出力電圧を達成しながらコンデンサ電流実効値を低減できる⁽²⁾。

3. 直流リンク部コンデンサ温度測定

図 2 に実験回路構成を示す。直流リンクコンデンサおよ

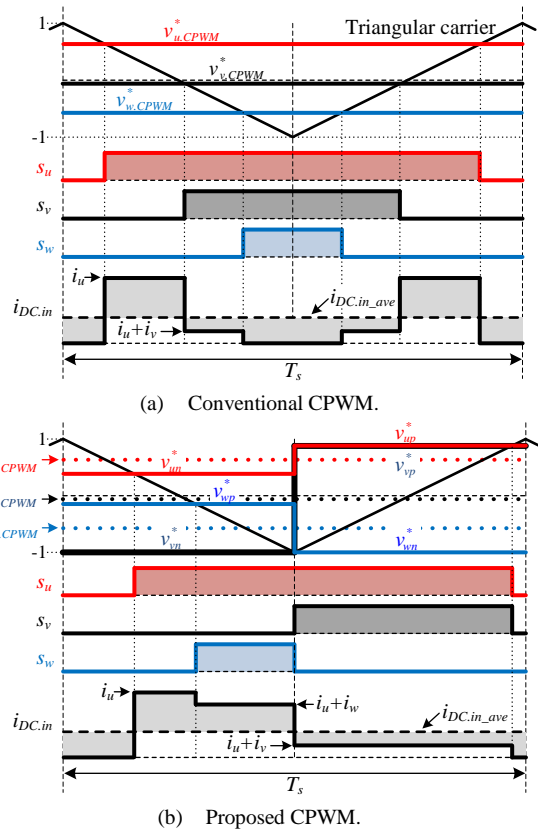


Fig. 1. Zoomed-in waveforms of modulating signals, gate pulses, and VSI input current at $m = 0.7$, $\cos \phi = 0.707$, and $2\pi ft = 25$ deg.

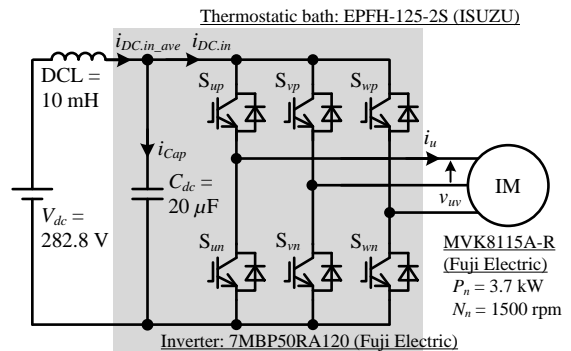


Fig. 2. Experimental setup.

びインバータは恒温槽に収納し、25°Cより温度試験を開始する。また、電流リプルが直流リンクコンデンサに全て流入するようにDCLを直流電源の後段に挿入している。

図3に試験体である直流リンク部フィルムコンデンサを示す。熱電対はコンデンサの中心部を感温するよう埋め込まれている。コンデンサESRはLCRメータ(3532-50, HIOKI)を用いて設定周波数を変えながら測定した。

図4に各変調方式を適用した場合のインバータ駆動試験結果を示す。スイッチング周波数は10 kHzである。提案CPWMを適用することで i_{Cap} の裁断幅を減少させ、その結果、20 kHz成分を最大57.3%低減した。また、スイッチング周波数の20次までを考慮し、測定したコンデンサESRと i_{Cap} の高調波スペクトルを用いて下式で計算したコンデンサ損失は31.7%低減した。

$$P_{Cap} = \sum_{n=1} (R_{ESR,n} \cdot i_{Cap,n}^2) \dots\dots\dots (2)$$

図5にコンデンサ内部温度の測定結果およびデータ近似式を示す。温度試験は、恒温槽内部温度が試験回路に使用しているKIVビニル絶縁電線の定格温度60°Cに達するまで、図4の実験条件で行った。恒温槽が十分に大きな熱抵抗を持つため、恒温槽壁からの放熱を無視すると、フィルムコンデンサの熱量 Q と温度 T に関しては下の関係が成り立つ。

$$Q = c_{pp} \cdot w \cdot (T - T_0) \dots\dots\dots (3)$$

ここで、 c_{pp} はポリプロピレンの比熱容量(1.93)⁽⁴⁾[J/(g°C)]、 w は質量[g]、 T_0 は初期温度[°C]を意味する。図1より従来と提案CPWMで導通期間およびスイッチング回数が変わらないため、インバータ損失が等しい。そのため、(3)式より、従来および提案CPWMを適用した場合の t 秒後の温度差は下式で計算できる。

$$T_{conv}(t) - T_{prop}(t) = \frac{(P_{Cap,conv} - P_{Cap,prop}) \cdot t}{c_{pp} \cdot w} \dots\dots\dots (4)$$

(4)式を用いて算出した7200 sec.後のコンデンサ温度差は4.59°Cであり、実際の温度試験においても提案CPWMを適用することで従来CPWMと比較して、7200 sec.後のコンデンサ温度が4.4°C低くなった。また、最小二乗法を用いて得られた近似式より、提案CPWMによりコンデンサの平衡温度を6.0°C低くできることがわかった。

一般的にコンデンサの静電容量が小さくなるほどESRは大きくなる。(2)式より、コンデンサ損失はそのESRに比例するため、従来および提案CPWMによるコンデンサ損失の差は静電容量が小さいコンデンサほど顕著に現れる。また、(3)式より小型・軽量のコンデンサほどコンデンサ損失量に対する温度上昇量が大きくなる。そのため、提案CPWMによるコンデンサ温度の低減効果は、直流リンク部に小型・小静電容量のコンデンサを選択した時に最大限得られる。

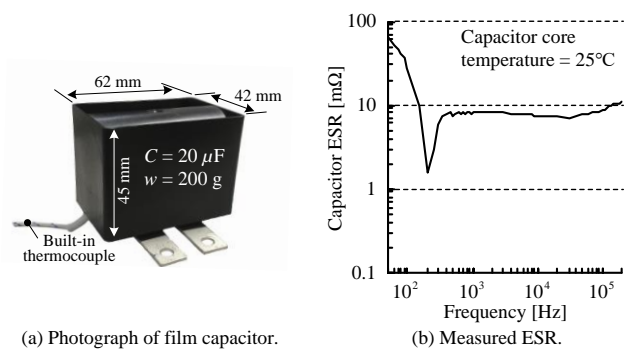


Fig. 3. Film capacitor under test.

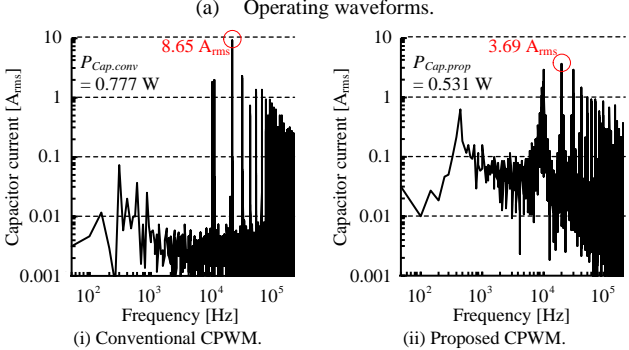
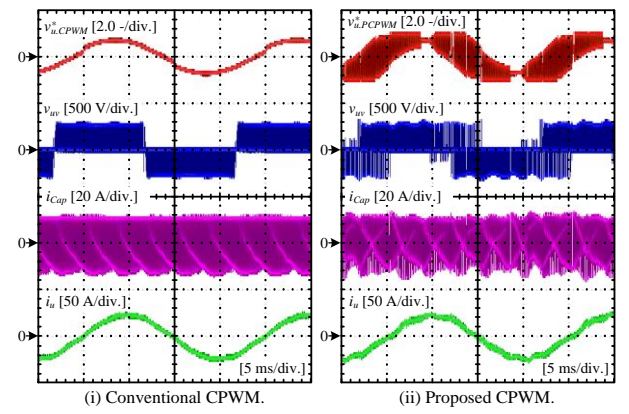


Fig. 4. Experimental results at $m = 0.643$, $\cos \phi = 0.891$, and $P_{inv} = 2.7$ kW.

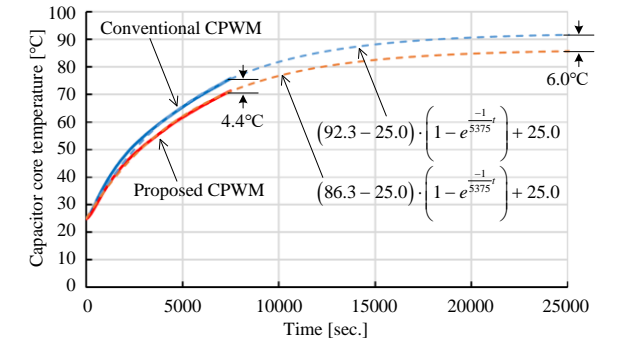


Fig. 5. Measured capacitor core temperature and its approximated curves.

文 献

(1) [Online] <http://www.rubycon.co.jp/products/film/technote.html>
(2) K. Nishizawa, et al, *JIASC2018*, No. 1-66 (2018).
(3) T. Hasegawa, et al, *IEEEJ Trans. IA*, Vol. 130, No. 12 (2010).
(4) Osswald/Menges : エンジニアのためのプラスチック材料工学, シグマ出版 (1997).