

高周波 PCB パターンの寄生成分解析とスナバ設計に関する一検討

山口 正通*, 日下 佳祐, 伊東 淳一

(長岡技術科学大学)

Parasitic Parameters Analysis and Design of Snubber Circuit on High-frequency Printed Circuit Board

Masamichi Yamaguchi*, Keisuke Kusaka, Jun-ichi Itoh

(Nagaoka University of Technology)

This paper shows parasitic parameters analysis of a printed circuit board (PCB) including design of snubber circuits for a high-frequency inverter. The purpose of the analysis is that identification of the parasitic components on PCB and investigation of an effective design method for the snubber circuit considering the parasitic components. Therefore, the PCB design data are analyzed by electromagnetic field analysis to calculate the parasitic parameters of DC-bus pattern in PCB. Whereas, the S-parameter of the prototype circuit is measured with a network analyzer to evaluate the parasitic parameters. The waveform at the transient analysis of the high-frequency inverter considering analyzed PCB data is compared to the experimental waveform. Though the comparison of the transient analysis and the experimental result, surge voltage of GaN-FETs is matched with 16.7% relative error. In addition, the relationship between the snubber circuit and the surge voltage is investigated from analyzed PCB data.

キーワード：高周波スイッチング，寄生成分，サージ電圧，スナバ回路
(high frequency switching, parasitic parameter, surge voltage, snubber circuit)

1. はじめに

近年，電力変換回路の高パワー密度化が求められている。特に，電力変換回路内で特に大きな体積を占めるインダクタやキャパシタといった受動部品の小型化が急務である。電力変換回路の高パワー密度化手法の 1 つとして，スイッチングの高周波化が挙げられる。スイッチングの高周波化によってインダクタ及びキャパシタの電流リプルが低減されるため小型化が可能となる。

特に電気自動車向けワイヤレス給電(WPT: Wireless Power Transfer)システム⁽¹⁾⁽²⁾に着目すると，現在標準化⁽³⁾がすすめられている 85 kHz 帯電力伝送では伝送コイルにフェライト等の磁性材料を使用するため伝送コイルが重く，自動車の運動性能に与える影響が大きい。そのため近年，ISM (Industrial scientific and medical band)帯である MHz 帯を用いた WPT システムへの期待が再度高まっている⁽⁴⁾。MHz 帯 WPT システムでは空芯コイルを用いることが可能となるため，地上側及び自動車側伝送コイルの軽量化を図ることができる。

一方で半導体デバイスの観点からみると，デバイスのスイッチング速度やスイッチング損失の増大といった制約から，スイッチング周波数を MHz 帯まで上げることは，大容

量機器では現実的ではなかった。しかし，近年 SiC や GaN を用いたパワーデバイスが実用化されたことで，kW 級の電力変換回路に MHz 帯のスイッチング周波数を適用することが可能となりつつある⁽⁵⁾⁽⁶⁾。

電力変換回路の大容量，高周波化の課題として，回路基板(PCB) そのものの持つ寄生成分がサージや伝導ノイズ増大の原因となることが挙げられる⁽⁷⁾⁽⁸⁾。サージを抑制するためには，基板パターンの最適化や，スナバ回路の追加等の対策が必要となるが，基板パターンの影響を考慮したスナバ回路のキャパシタやダンピング抵抗等の設計方法については定量的な設計指針がなく，設計者の経験則に頼る部分が多い。そのため，MHz 帯のスイッチング周波数を kW 級の電力変換回路に適用する際には PCB の試作と動作波形の測定を繰り返しながら対策を重ねる場合が多く，スイッチング周波数の高周波化による利点を生かした技術開発を行う上での障壁となっている。本課題に対し，基板パターンの寄生成分を回路設計段階で正確に把握できれば，寄生成分を考慮したフロントローディングによる回路設計が可能となり，実機試験の工程を経ずにスナバ回路等の設計が可能となる。

本論文では，高周波インバータの DC バスパターンに着目し，バスが有する寄生成分とデバイス特性が回路動作に与

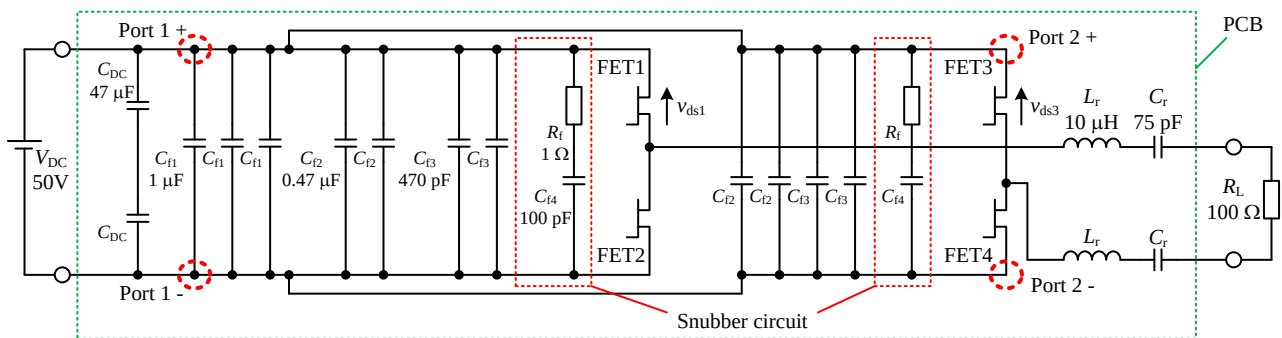


Fig. 1. High-frequency resonant inverter.

える影響を明らかにする。そのために、DC バスの入力端から出力端までの S パラメータを、PCB 設計データの電磁界解析及びネットワークアナライザでの基板の実測より求め、バスの持つ寄生成分を算出する。次に、解析結果の妥当性を検証するため、解析結果を用いて DC バスの寄生容量を考慮したシミュレーションを行い、実機での動作波形との整合性を確認する。そして、効果的なスナバ回路定数の決定法について知見を得るため、DC バスを伸ばすことで寄生成分を増加させた解析を行う。最後に、上記の解析結果を用いたシミュレーションより、DC バスを伸ばした際のスナバ回路容量とサージ電圧との関係を明らかにする。

2. 検討回路

図 1 に、解析対象となる MHz 帯で動作可能な共振形インバータの回路図を示す。図 1 の回路は、電気自動車のバッテリー充電器向け WPT システムに使用する共振形インバータである。ただし、ここでは共振特性を有する WPT システムの代わりに RLC 直列回路を負荷として接続する。

図 2 に、図 1 の回路の PCB パターンを示す。PCB は 4 層から構成されており、主回路の DC バスの電流経路は、主に 1 層目(赤色)と 4 層目(青色)に配置されている。図 3 に、部品実装後の PCB を示す。スイッチング素子には GaN トランジスタ(PGA26E07BA: 600 V, 26 A, Panasonic)を使用し動作周波数 6.78–13.56 MHz を実現する。なお、本検討においては、RLC 負荷の共振周波数が 5.8 MHz であることから、インバータの動作周波数は 5.8 MHz として検討を行う。

動作周波数が MHz 帯であるため、PCB の寄生成分の影響が無視できない。特に、DC バスの寄生インダクタンスとスイッチング素子の寄生キャパシタンスとの間で生じる共振により、スイッチング素子のターンオン、ターンオフ時にドレイン・ソース電圧に過大なサージ電圧が発生し、スイッチング素子の破壊を招く恐れがある。そのため、インバータの各レグにはスナバ回路(R_f , C_f)を設けることでサージ電圧を抑制する。電圧の共振を減衰させるため RC 直列回路を適用し、キャパシタと直列に減衰用の抵抗を接続する⁽³⁾。

3. PCB の寄生成分解析と測定

〈3・1〉 電磁界解析

図 2 の PCB パターンにおいて、DC バスの両端にあたる箇所を測定ポート(Port 1, Port 2)として電磁界解析と実機で

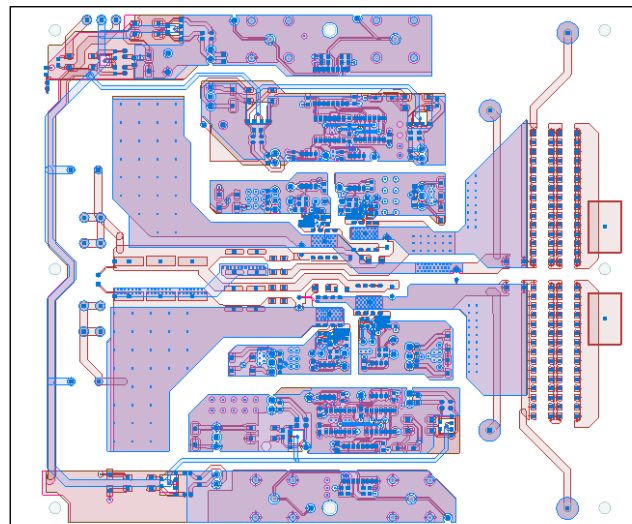


Fig. 2. PCB layout for high frequency inverter.



Fig. 3. Board view of PCB with components.

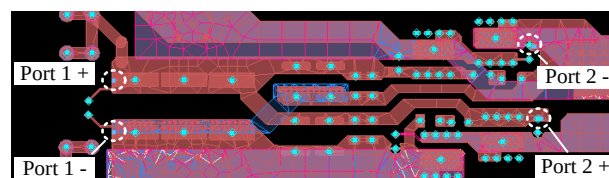


Fig. 4. Layout of DC-bus.

の測定を行う。図 4 に、DC バスと測定ポートのパターンを示す。電磁界解析では、信号回路やゲート駆動回路のパターンは除き、主回路のパターンにおける DC バス入力端からインバータの出力端までの解析を行う。表 1 に、解析に使用し

Table 1. PCB layer parameter.

Layer	Material	Thickness
Dielectric	Air	—
Top layer	Copper	0.04 mm
Dielectric	FR4	0.1 mm
2nd layer	Copper	0.035 mm
Dielectric	FR4	0.2 mm
3rd layer	Copper	0.035 mm
Dielectric	FR4	0.1 mm
Bottom layer	Copper	0.04 mm
Dielectric	Air	—

た PCB のパラメータを示す。また、銅の導電率は 58.7 MS/m, FR4 の比誘電率は 4.5, 誘電正接 $\tan \delta$ は 0.02 と設定した。

電磁界解析には、ADS(Advanced Design System : Keysight) を使用し、モーメント法を用いた 2 ポート S パラメータ解析を行う。解析した S パラメータは Y パラメータに変換する。Y パラメータは集中定数の π 型等価回路に一意に換算できるため、DC バスの持つ寄生成分を集中定数回路の定数として表現できる。図 5 に、今回適用する π 型等価回路を示す。Y パラメータのうちの Y_{12} 及び Y_{21} から寄生インダクタンス L_{12} 及び寄生抵抗 R_{12} の換算式は次式で表される。

$$L_{12} = \text{Im} \left[\frac{1}{-Y_{12}} \right] = \text{Im} \left[\frac{1}{-Y_{21}} \right] \dots\dots\dots (1)$$

$$R_{12} = \text{Re} \left[\frac{1}{-Y_{12}} \right] \dots\dots\dots (2)$$

〈3・2〉 ネットワークアナライザによる測定

解析の妥当性を検証するために、実機基板の S パラメータを直接測定する。S パラメータの測定には、ネットワークアナライザ(E5061B : Keysight)を用いる。解析と同様に、測定した S パラメータは Y パラメータに変換し、寄生成分への換算を行う。測定においては、同軸ケーブルの先端の金属部分を露出させたプローブをネットワークアナライザのポートに接続し、同軸ケーブルの先端を PCB パターンの Port1 と Port2 それぞれに押し当てる形で測定を行う。ネットワークアナライザの Port-extension により、ケーブル先端を測定面とする補正を行うことで、プローブの影響を除いた。

〈3・3〉 解析結果と測定結果との比較

図 6 (a)に、S パラメータ S_{11} の周波数特性を、図 6 (b)に、 S_{21} の周波数特性を示す。 S_{11} の解析結果は 100 kHz – 100 MHz まで一定の傾きで変化し、100 kHz ではおよそ -70 dB 付近となる。しかし、測定結果は 3 MHz 以下の領域で -35 dB 付近で一定となる。 S_{21} の周波数特性は、解析結果と測定結果とで傾向が一致している。

図 7 (a)に、S パラメータから換算した寄生インダクタンス L_{12} の周波数特性を、(b)に寄生抵抗 R_{12} の周波数特性を示す。 L_{12} は S_{11} と同様に、周波数によって解析値と測定値とが大きく異なり、特に 3 MHz 以下の領域で誤差が増大する。動

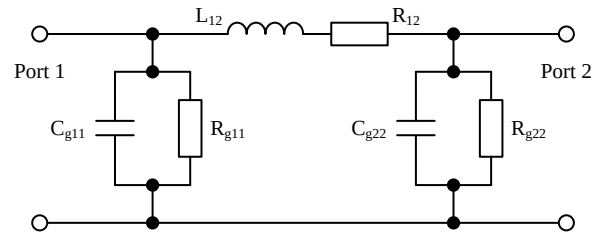


Fig.5. Parasitic-parameter model.

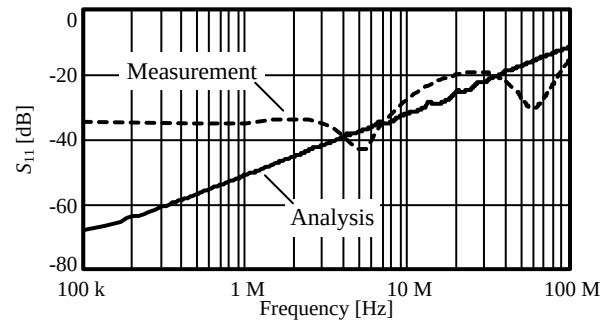
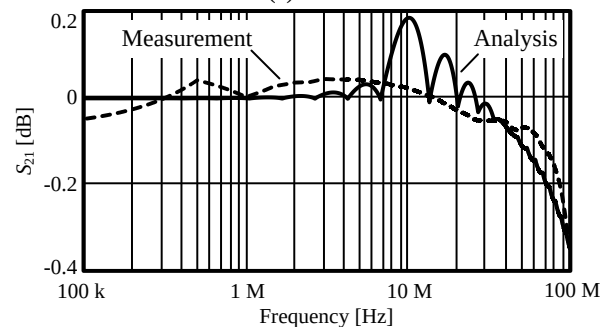
(a) S_{11} .(b) S_{21} .

Fig. 6. Analyzed and measured components of S-parameter.

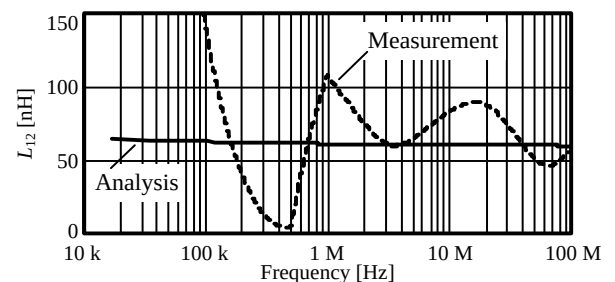
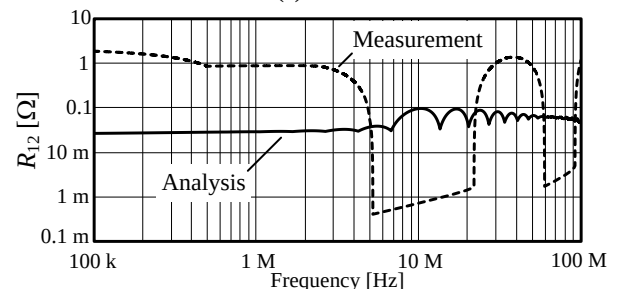
(a) L_{12} (b) R_{12}

Fig. 7. Analyzed and measured components of parasitic parameter. 作周波数 5.8 MHz における解析結果は 61.3 nH であるのに

対し測定結果は 68.6 nH であり、動作周波数における誤差は 10% 程度である。 R_{12} は、全域に亘って一致せず、測定結果が負の値を示す領域もある。このことから、測定値に含まれる誤差は大きく、正確な測定が行えていないといえる。

〈3・4〉 誤差要因

測定誤差が大きい原因として、ネットワークアナライザにおける測定が 50Ω 系の伝送線を前提としていることが挙げられる。電源基板の PCB は、設計の上で特性インピーダンスを考慮していない。そのため、非 50Ω 系である測定対象と、 50Ω 系である測定系との間で反射が発生し、S パラメータの測定誤差が大きくなる。

〈3・5〉 LCR メータによるループインピーダンス測定

ネットワークアナライザで測定した S パラメータから算出した寄生成分は測定誤差が大きく、解析結果の妥当性を評価できない結果となった。そのため、解析結果と比較する測定として、LCR メータを用いた DC バスのインピーダンスを測定する。LCR メータでは、図 2 における Port1 を短絡させ、Port2 から DC バスのループインピーダンスを測定する。図 8 に、Port1 を短絡させた PCB を示す。測定には、ネットワークアナライザでの測定と同一のプロブを使用し、プロブ先端でショート補正とオープン補正を実施した。

図 9 (a) に、電磁界解析結果から算出した寄生成分と LCR メータにより測定した寄生インダクタンス L_{12} を、図 9(b) に寄生抵抗 R_{12} の周波数特性をそれぞれ示す。 L_{12} は、解析結果と LCR メータでの測定結果との差が大きく、傾向も一致していない。 R_{12} は、 2 MHz までの領域では誤差が小さいが、 2 MHz 以上の領域では解析値と LCR メータでの測定値との間の誤差が大きくなる。

4. 寄生容量を考慮したシミュレーション

解析及び測定した S パラメータから算出される寄生成分の比較では解析結果と測定結果との誤差が大きく、どちらに誤差が大きく含まれているのかの判別が難しい。また、LCR メータによるループインピーダンス測定結果との比較からも、解析結果の評価は難しい結果となった。

そこで、解析結果の妥当性を検証するため、PCB の電磁界解析結果を適用し PCB 寄生容量を考慮した回路動作の時間領域でのシミュレーションを行い、スイッチング時の動作波形についてシミュレーション結果と実験結果との比較を行う。また、理想状態の配線を使用し PCB 寄生容量を考慮しない場合のシミュレーションを比較対象として行う。シミュレーションにおける GaN トランジスタは同型番の Spice モデルを使用する。その他の回路素子については、理想状態のモデルを使用した。

図 10(a) に FET1 の v_{ds1} 波形を、図 10(b) に v_{ds3} 波形をそれぞれ示す。PCB の寄生容量を考慮していないシミュレーション結果と比較して、考慮した場合の結果からは実験機で測定したドレイン・ソース電圧と類似した波形が得られることが確認できる。 v_{ds1} のサージ電圧振幅は、実験結果が 38.4

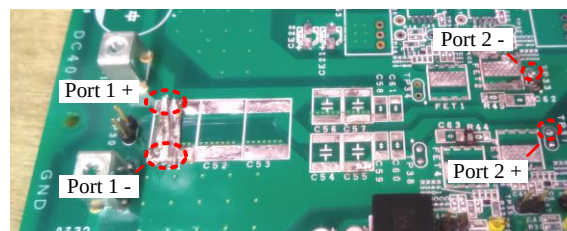


Fig. 8. Measurement condition of PCB with LCR-meter.

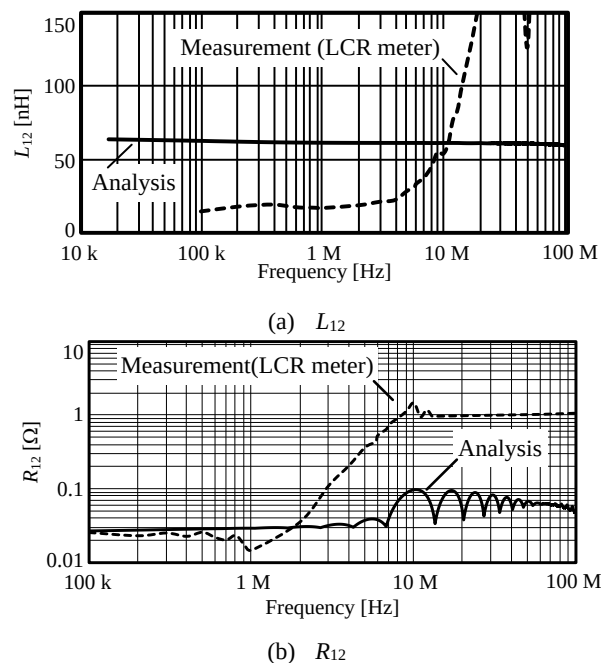


Fig. 9. Analyzed and measured components using LCR-meter.

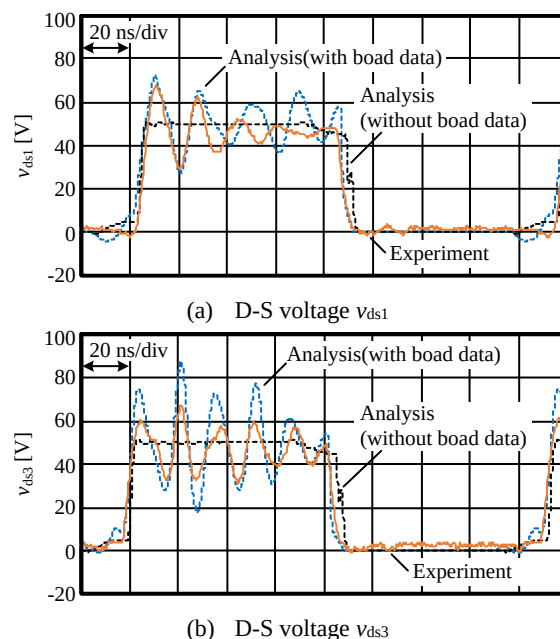


Fig. 10. Analyzed and measured v_{ds3} waveform.

V, シミュレーション結果は 44.8 V であり、誤差 16.7% である。サージ電圧の周期は、リングングの 1 周期目は一致しているものの、2 周期目以降にはずれが生じておりサージ電

圧の減衰も完全な再現には至っていない。 v_{ds3} のサージ電圧は、振幅の誤差が大きいもののリンギング周期は一致していることが確認できる。

サージ電圧振幅の誤差要因としては、使用する回路素子として理想状態のモデルを使用していることが挙げられる。特に、キャパシタの等価直列抵抗や等価直列インダクタンスを正確にモデル化することで、サージ電圧の減衰をより正確に再現することが可能となる期待がある。

ここで、電磁界解析結果を考慮した時間領域における測定では実機での測定結果との整合性が取れたことから、解析結果は妥当であるということが出来る。しかし、解析結果を π 型等価回路として換算した寄生成分のモデルでは、測定結果と一致しないことは前述の通りである。したがって、寄生成分のモデル化の方法が適切でないことが考えられ、検討の余地が残される。

5. DC バス長とサージ電圧との関係

一般的にスナバ回路は、素子配置を最短にして PCB の寄生成分からなるループインピーダンスを小さくする考え方に基づき設計される。しかし、素子の実装上最短配置には限度があり、ループインピーダンスを零にすることはできない。そのため、PCB の寄生容量に合わせた効果的なスナバ回路を定量的に設計し、ループインピーダンスの影響を抑制する必要がある。

そこで、スナバ回路定数の調整によりサージ電圧を抑制可能な DC バス長の限度を把握し DC バスの寄生成分とサージ電圧との関係を明らかにするため、DC バスを伸ばした PCB 基板の解析を行う。DC バスは、ADS 上で+10 mm、+20 mm となるようパターンを変更し、それぞれ電磁界解析を行う。解析結果を用いたシミュレーションからサージ電圧とスナバ回路の容量との関係を確認する。

図 11 に、DC バス長を 10 mm 伸ばした PCB パターンを示す。DC バスを伸ばした際の、動作周波数 5.8 MHz における寄生インダクタンス値は、 $<3 \cdot 1>$ と同様に算出した結果、+10 mm 時は 69.2 nH、+20 mm 時は 77.0 nH である。スナバ回路のコンデンサ容量 C_{f4} は、使用する GaN トランジスタ (PGA26E07BA) の C_{oss} を基準に設定する。データシートより $v_{ds} = 50$ V 時の C_{oss} がおよそ 200 pF であるため、 C_{oss} の半分と 2 倍の値を採用し、 $C_{f4} = 100$ pF, 200 pF, 400 pF の 3 パターン設定する。また比較のため、スナバ回路を外した場合($C_{f4} = 0$ pF)のサージ電圧も確認する。抵抗値 R_f は、 $R_f = 0.5 \Omega$, 1Ω , 2Ω の 3 パターンに設定する。

〈5・1〉 シミュレーション結果

図 12(a)に、 $R_f = 1 \Omega$, $C_{f4} = 100$ pF の際の v_{gs1} 波形を、図 12(b)に $R_f = 1 \Omega$, $C_{f4} = 200$ pF の際の v_{gs1} 波形をそれぞれ示す。 $C_{f4} = 100$ pF の場合、DC バス長+10 mm の時サージ電圧が最も大きく、DC リンク電圧を基準としたサージ電圧最大値の比率は 81.1 %である。+20 mm の場合は 49.0 %、DC バスを伸ばさない場合は 43.9 %であり、DC バスが長いほどサージ電圧が大きくなるわけではないことが確認できる。

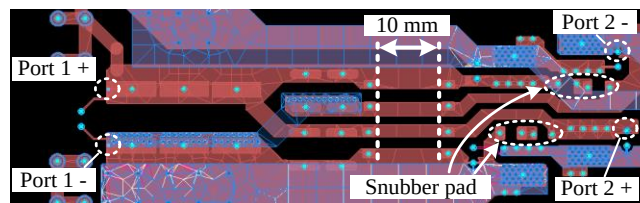
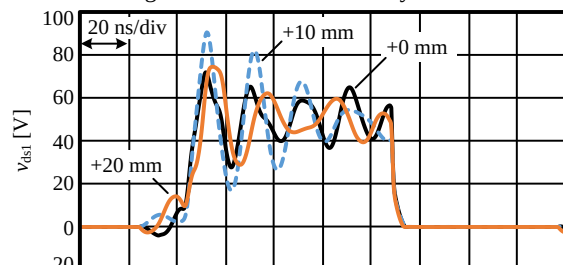
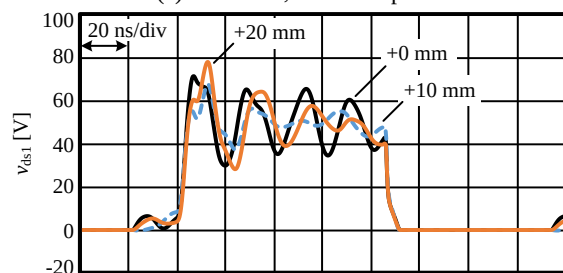


Fig. 11. Extended DC-bus layout.



(a) $R_f = 1 \Omega$, $C_{f4} = 100$ pF



(b) $R_f = 1 \Omega$, $C_{f4} = 200$ pF

Fig. 12. v_{ds} waveform with extended DC-bus.

また、 $C_{f4} = 200$ pF の場合においては、DC バス長+10 mm の時のサージ電圧が最も小さく 35.1 %である。DC バスを伸ばさない場合は 42.6 %であり、DC バスが元の設計より長い場合にサージ電圧が小さくなる結果となった。

図 13(a)に、DC バスを伸ばしていない場合(+0 mm)の、図 13(b)に DC バス長+10 mm の場合の、図 13(c)に DC バス長+20 mm の場合の、 v_{ds1} のサージ電圧の比率と C_{f4} との関係を示す。DC バス長+10 mm の場合、 $C_{f4} = 200$ pF が最もサージが低く、対照的に DC バス長+20 mm の場合では $C_{f4} = 200$ pF においてサージ電圧が増加傾向にある。また、 R_f の値が大きいほどサージ抑制効果が大いことも確認できる。

以上より、DC バスが最短配線でない場合においても、適切なスナバ容量を選択することによりサージ電圧の抑制が可能であるといえる。

6. おわりに

本論文では、高周波インバータの PCB において、DC バスパターンの持つ寄生成分が回路動作に及ぼす影響を明らかにするため、電磁界解析結果と実測結果を基に、寄生成分の大きさとスイッチング波形に関して比較検討を実施した。

まず、電磁界解析及びネットワークアナライザによる測定から得られる S パラメータより寄生成分を算出した。しかし、解析結果から算出される寄生成分と測定結果から算出される寄生成分の間には誤差が大きく、特に測定結果には測定対象が非 50 Ω 系であることに起因する誤差が含ま

れていると考えられる。

次に、解析結果の妥当性を検証するため、PCB 寄生成分を考慮したシミュレーションと、実験結果の時間領域における動作の比較を行った。その結果、サージ電圧の振幅やリングング周期において実機での動作波形との整合性が確認され、解析結果が妥当であることが確認された。

その後、時間領域において解析結果と実機での動作波形との整合性が確認されたことから、DC バスを伸ばした PCB パターンの電磁界解析を行い、スナバ回路定数とサージ電圧との関係について評価をおこなった。その結果、DC バスが最短配線でない場合でも、スナバ容量の選択によってサージ電圧抑制が可能であることが明らかとなった。

以上より、PCB の寄生成分測定に精度に課題があること、パターンの寄生容量に応じたスナバ回路設計を適切に行うことで、サージ電圧を効果的に抑制できる可能性が示された。

今後は、PCB の寄生成分の正確な測定方法について、S パラメータの測定を用いない手法を含めた検討を行い、測定の面から解析結果の妥当性について検証を行う予定である。また、実機においてスナバ回路の定数を変更した動作試験を行い、シミュレーションと同等の結果となるか検証する。さらに、PCB や半導体デバイスの持つ寄生成分に対する、スナバ容量の設計手法についてさらに検証予定である。

本研究の一部は、内閣府総合科学技術・イノベーション会議の戦略的イノベーション創造プログラム (SIP)「IoT 社会のエネルギーシステム」(管理法人: JST) によって実施されました。

文 献

- (1) D. Patil, M. K. McDonough, J. M. Miller, B. Fahimi and P. T. Balsara, "Wireless Power Transfer for Vehicular Applications: Overview and Challenges", in IEEE Transactions on Transportation Electrification, vol. 4, no. 1, pp. 3-37, March 2018.
- (2) K. Kusaka and J. Itoh: "Development Trends of Inductive Power Transfer Systems Utilizing Electromagnetic Induction with Focus on Transmission Frequency and Transmission Power", IEEE Journal of I. A., Vol. 137, No.5, pp. 328-339, 2017.
- (3) “電波法施行規則の一部を改正する省令 (平成 28 年総務省令第 15 号)”, 総務省, 2016.
- (4) J. Li and D. Costinett, "Comprehensive Design for 6.78 MHz Wireless Power Transfer Systems", 2018 IEEE Energy Conversion Congress and Exposition (ECCE), Portland, OR, 2018, pp. 906-913.
- (5) N. K. Trung and K. Akatsu, "Design 13.56MHz 10 kW resonant inverter using GaN HEMT for wireless power transfer systems," 2017 IEEE Energy Conversion Congress and Exposition (ECCE), Cincinnati, OH, 2017, pp. 955-960.
- (6) J. Choi, D. Tsukiyama, Y. Tsuruda and J. M. R. Davila, "High-Frequency, High-Power Resonant Inverter With eGaN FET for Wireless Power Transfer," in IEEE Transactions on Power Electronics, vol. 33, no. 3, pp. 1890-1896, March 2018.
- (7) N. K. Trung, T. Ogata, S. Tanaka and K. Akatsu, "Attenuate Influence of Parasitic Elements in 13.56-MHz Inverter for Wireless Power Transfer Systems," in IEEE Transactions on Power Electronics, vol. 33, no. 4, pp. 3218-3231, April 2018.
- (8) N. K. Trung and K. Akatsu, "Design challenges for 13.56MHz 10 kW resonant inverter for wireless power transfer systems", 2019

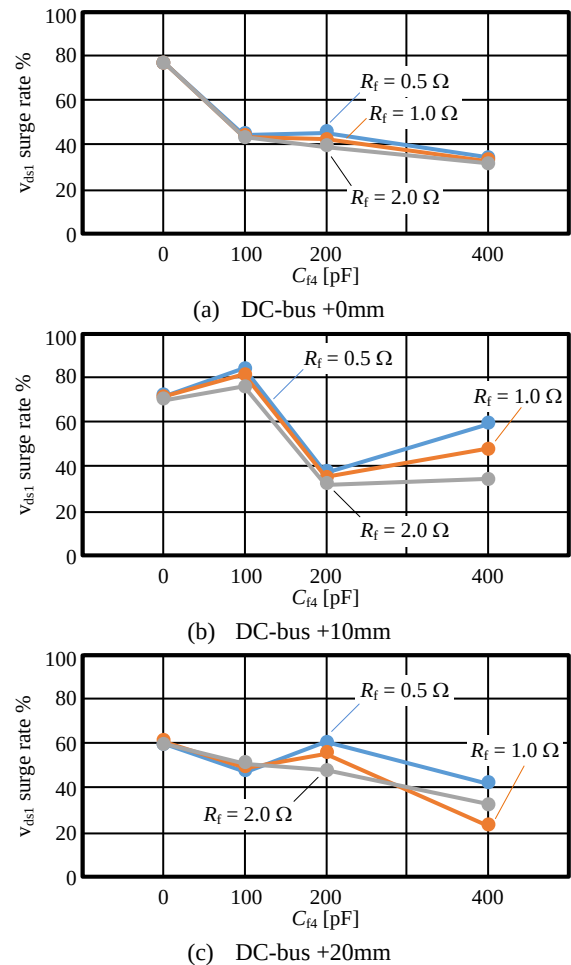


Fig.13 Relationship between surge voltage and C_{14} .

10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia), Busan, Korea (South), 2019, pp. 1-7.