電気学会論文誌●（●●●●●●●部門誌）
IEEJ Transactions on ●●●●●●●●●●●●●●●●
Vol.●● No.● pp.●-●● DOI: ●.●●/ieejeiss.●●.●

論文誌テンプレート 消さないでください
Ver. 2013. 06. 18

論　文

インダイレクトマトリックスコンバータを用いた絶縁形 DC-AC コンバータのスイッチング損失低減手法

学生員　宅間　春介*　　正員　大島　涼*　　正員　日下　佳祐*　　上級会員　伊東　淳一*a)

Switching Loss Reduction Method for Isolated DC to Three-Phase-AC Converter with an Indirect Matrix Converter

Shunsuke Takuma*, Student Member, Ryo Oshima*, Member,
Keisuke Kusaka*, Member, Jun-ichi Itoh*, Senior member

（20XX 年●月●日受付，20XX 年●月●日再受付）

This paper proposes a zero voltage switching (ZVS) method for a bidirectional isolated DC to three-phase AC converter with an indirect matrix converter. The phase shift control method is applied to a primary side converter and a secondary side converter to achieve ZVS and to generate a zero voltage period at the DC-link. A grid current is controlled by the three-phase converter with pulse density modulation based on delta-sigma modulation. From the experimental results, the proposed method reduces switching losses of the whole converter with the bidirectional operation. It is confirmed that the prototype circuit achieves a maximum efficiency of 95.0 % with the discharge and charge mode. In addition, the grid current total harmonic distortion is lower than 5.0%.

キーワード：ゼロ電圧スイッチング，パルス密度変調，三相単相マトリックスコンバータ
Keywords：Zero voltage switching，pulse density modulation, three-phase to single-phase matrix converter

1.　はじめに

近年，電気自動車のバッテリを建物や工場の電力系統に連系させる Vehicle to Building(V2B)システムの導入が進んでいる(1)。このシステムは，電気料金の安価な夜間に自宅や駐車場などの充電器にて電気自動車のバッテリを充電する。一方，日中の工場や建物の電力需要のピーク時に合わせて，電気自動車のバッテリに残存している電力を供給することで，電力需要のピークカットを行う。ここで，系統とバッテリ間には直流-三相交流電力変換器が用いられる。この電力変換器には，故障やノイズ等に対する保護の観点から，トランスによる絶縁が必要となる。しかし，三相インバータと商用周波数トランスで構成される電力変換器を用いた場合，システムが大型化する問題がある。

この問題を解決するため，高周波トランスを用いた DC-AC コンバータが研究されている(2)-(11)。文献(2)，(3)は，トランス一次側に接続されるコンバータを高周波スイッチングさせることで，トランスの小型軽量化が可能となる。しかし，トランスの二次側に整流器とコンバータを用いるため，直流中間部に大容量の電解コンデンサが必要となり，システムの大型化，短寿命化を招く。また，電力変換回数が多いため効率が低下するといった課題がある。

一方，トランス二次側にマトリックスコンバータやインダイレクトマトリックスコンバータを用いた DC-AC コンバータが提案されている(4)-(11)。これらの回路方式は，絶縁形

a) Correspondence to: Jun-ichi Itoh. E-mail: itoh@vos.nagaokaut.ac.jp
* 長岡技術科学大学
〒940-2188　新潟県長岡市上富岡町 1603-1
Nagaoka University of Technology,
1603-1, Kamitomioka, Nagaoka Niigata 940-2188

© 200●　The Institute of Electrical Engineers of Japan.

DC-DC コンバータとコンバータを組み合わせた回路構成と比較して直流中間部に大容量電解コンデンサが不要になるため装置の小型化，長寿命化が期待できる。しかし，高周波化に伴い，一次側コンバータのスイッチング損失が増加するため，トランスの小型化には限界がある。

これまでに DC-AC コンバータのスイッチング損失を低減する手法が提案されている(7)-(9)。文献(7)では，双方向動作時においてマトリックスコンバータの 1 レグを短絡させることで，補助回路なしに共振を発生させ，ソフトスイッチングを達成している。しかし，軽負荷領域において，共振電流が負荷電流に対して過大であり，導通損失の増加を招く。一方，文献(8)の手法では，スイッチング損失を低減する制御にトランスの電流極性を用いるため電流センサが必要となる。この電流センサはスイッチング周波数に応じて広帯域な周波数特性が必要となり，高コスト化の一因となる。また，Dual Active Bridge 回路をベースとした絶縁型 AC-DC 変換回路 (8)は，スイッチング損失を低減できる一方で，入出力電圧比とトランスの巻き数比が異なる場合，循環電流が発生し導通損失が増大する(12)。

本論文では，インダイレクトマトリックスコンバータを用いた絶縁型 DC-三相 AC コンバータにおいて，スイッチング損失低減手法を提案する。本提案法の特徴はパルス密度変調(PDM)を適用することによって三相コンバータで負荷によらず ZVS が達成できることにある。インダイレクトマトリックスコンバータでは，直流中間部にコンデンサを接続しないことでゼロ電圧期間を有するパルス電圧を直流中間部に生成できる。このゼロ電圧に同期したスイッチングを行うことで三相コンバータのゼロ電圧スイッチング(ZVS)を達成する。さらに，三相コンバータに PDM を適用することで一次側コンバータおよび二次側コンバータはオープンループで駆動することができ，高周波リンク部に広帯域な周波数特性を持つ電流センサを必要としない。一次側コンバータおよび二次側コンバータはトランスの漏れインダクタンスと半導体素子の寄生容量を用いてスイッチング損失を低減する。ここでは，3 kW の提案回路を試作し，双方向動作でのスイッチング損失低減手法の有用性を実験により確認したので報告する。

2. 従来回路および提案回路構成

図 1 に従来の絶縁形 DC-DC コンバータと三相コンバータを組み合わせた回路構成を示す。ここで，トランスの直流電源側を一次側，三相系統側を二次側と定義する。従来回路では，三相コンバータを PWM 駆動することで正弦波を出力する。また，DC-DC コンバータを高周波駆動することで，トランスの小型化が可能である。しかし，高周波化に伴いスイッチング損失が増加する問題がある。この対策として，Dual Active Bridge(DAB)を用いた方式が提案されている(13)-(15)。本手法では，一次側のコンバータに対して，二次側のコンバータのスイッチングの位相差を遅らせる（または進ませる）ことでトランスの漏れインダクタンスに印加される電圧を制御し，伝送電力を決定する。さらに，重負荷範囲ではターンオン時の ZVS を達成するため，高周波化に伴うスイッチング損失の増加は抑制できる。しかし，従来回路では直流中間部の電圧を一定とするために大容量の電解コンデンサが必要となり，装置の小型化，長寿命化の妨げとなる。また，三相コンバータは ZVS を達成することができないため，高周波化により連系インダクタを小型化するには，スイッチング素子の性能に依存する。

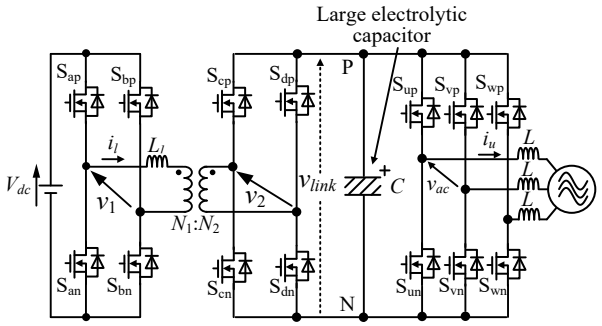


Fig. 1. Conventional DC to three-phase AC converter.

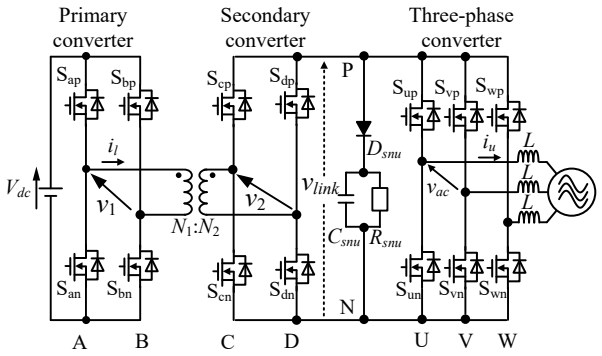


Fig. 2. Proposed isolated DC to three-phase AC converter with indirect matrix converter.

図 2 に提案回路を示す。提案回路は一次側コンバータ，絶縁用高周波トランス，二次側コンバータ，三相コンバータと小容量のキャパシタを用いた RCD スナバで構成される。本回路は電解コンデンサを必要としないため，初期充電回路が不要となり，部品点数の削減と長寿命化が期待できる。提案回路を構成する一次側コンバータ，二次側コンバータの制御に電圧や電流の検出値などの回路パラメータを使用しないため，制御を簡単化できる。三相コンバータには，パルス密度変調(PDM)を適用する(11)。PDM は系統電圧と電流の検出値および一次側，二次側コンバータのスイッチングパターンを利用する。そのため，回路中に追加の広帯域な電流センサを必要としない。PDM によって直流部のゼロ電圧に同期したスイッチングを行うことで三相コンバータの ZVS 動作を達成する。なお，一次側コンバータと二次側コンバータの ZVS を達成するために挿入したインダクタンスと連系インダクタ L の間にエネルギー吸収要素が必要となるため，クランプ形の RCD スナバ回路を用いる。スナバ回路の定常損失は出力電力の 0.1%以下になるように設計する。また，低損失の設計が困難の場合には，ダイオ

ードをスイッチングデバイスに換えたアクティブスナバを用いることで，低損失化が図れる[16]。

3. スイッチング損失低減手法

直流部から三相交流への電力伝送を放電動作，三相交流から直流部への電力伝送を充電動作と定義する。

文献(8)では，マトリックスコンバータおよびインバータにより高周波部に接続されたインダクタの印加電圧を制御して電力伝送を行う。スイッチング損失を低減にするために高周波部の電流方向に応じて，スイッチングする素子を決定する。しかし，高周波部のインダクタの値は小さく，電圧印加中の瞬時電流は大きく変化する。つまり，同一のスイッチングパターンでも，初期電流に応じて電流方向の切り替わりのタイミングは異なるため，電流センサを使用した正確な電流方向の検出が求められる。また，入出力電圧の比がトランスの巻き数比と異なるほど，無効電流が増加するため導通損失による効率の低下が問題となる。

本論文で検討する回路構成では，系統インダクタが大きいため系統周期より十分に短いスイッチング周期であれば，系統電流を一定とみなすことができる。また，一次側コンバータおよび二次側コンバータをオープンループで駆動し，三相コンバータの制御で充放電を制御することで高周波部の電流方向は一意に決定することができ，電流センサを必要としない。さらに，入出力電圧の比がトランスの巻き数比と異なった場合でも，パルス密度を調整する変調方式により無効電流が増加しない特徴を有する。提案するスイッチング損失低減手法では，一次側コンバータと二次側コンバータの制御を充放電動作ごとに切り替える。ただし，一次側コンバータと二次側コンバータは同一キャリアを用いることとする。放電動作時には二次側コンバータ，充電動作時の一次側コンバータをそれぞれデューティ 50%のオープンループで駆動する。また、一次側コンバータにはデッドタイム，二次側コンバータにはオーバーラップをそれぞれ設ける。

〈3･1〉 一次側コンバータのスイッチング損失低減法

図 3 に放電動作時の一次側コンバータの制御ブロック図を示す。三相コンバータで ZVS を達成に必要なゼロ電圧期間を直流中間部に設けるために，一次側コンバータには位相シフト制御を適用する。位相シフト制御によって A 相と B 相のスイッチングを位相シフト量θ_I だけシフトすることによって A，B 相の上側のスイッチが ON，下側のスイッチが OFF となるモードが生成され，一次側コンバータの出力電圧はゼロとなる。各キャリアの位相シフト量θ_I によってゼロ電圧期間を調整可能である。

図 4(a)に一次側コンバータの動作モード，図 4(b)に一次側コンバータと三相コンバータのスイッチング信号の関係，一次側コンバータ上アームのスイッチングデバイスの電圧，電流波形を示す。一次側コンバータでは，ゼロ電圧期間生成と各スイッチングデバイスの寄生容量 C_{ds} とトランスの漏れインダクタンス L_l を用いた一次側コンバータの

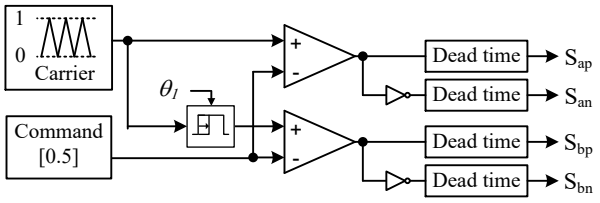
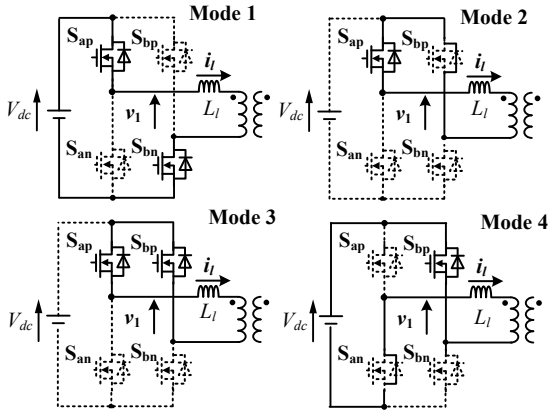
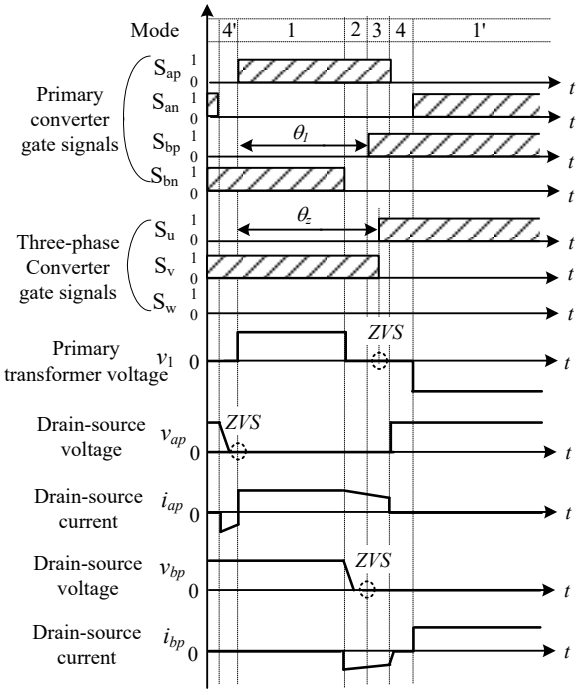


Fig. 3. Logic Circuit of primary converter with discharge mode.



(a) Operation modes



(b) Operation waveforms during half period of one switching cycle

Fig. 4. Discharging operation at primary side converter.

ZVS を同時に実現する。スイッチング一周期における動作モードは半周期毎に同様の動作を繰り返すため，半周期のみを対象にしてモード解析を行う。

Mode 1：電力伝送モード。 S_{ap} がターンオンし，一次側コンバータの出力電圧は V_{dc} となる。

Mode 2：デッドタイムモード。S_{bn} がターンオフし，漏れインダクタンスに流れていた電流 i_l は S_{bp} の寄生容量 C_{ds} の電荷を放電する方向に流れる。ここで，電荷を完全に放電

するために必要な電流 i_{l_lim} は，(1)式で表される。

$$i_{l_\lim} \geq V_{ds}\sqrt{\frac{2C_{ds}}{L_l}} \quad \cdots\cdots (1)$$

Mode3：ゼロ電圧モード。S_{bp} がターンオンしたときに(1)式が満たされており，寄生容量の電荷がゼロとなっていればターンオン ZVS が達成される。本モード中は直流中間電圧がゼロ電圧となるため，三相コンバータのスイッチングを同期させることで ZVS を達成する。

Mode4：デッドタイムモード。S_{ap} がターンオフする。Mode2 と同様に i_l は S_{an} の寄生容量の電荷を放電する方向に流れる。次の半周期でも Mode 1-4 と同様の動作となり，S_{an} のターンオン時に(2)式を満たしていれば一次側コンバータの ZVS を達成する。

一次側コンバータの全スイッチにおいて，(1)式が満たされる負荷条件ではターンオン ZVS を達成する。また，ZVS と同時に三相コンバータで ZVS をするためのゼロ電圧期間を生成できる。

〈3･2〉　二次側コンバータのスイッチング損失低減法

図 5 に二次側コンバータの制御ブロック図を示す。三相コンバータには連系インダクタが接続されており，電流を連続に保たなくてはいけないため，二次側コンバータ側で上下アームが開放するスイッチングパターンは使用できない。そこで，二次側コンバータにはオーバーラップ期間 θ_2 を設ける。三角波比較後のデューティパルスと，遅延回路を用いて θ_2 だけ遅延したデューティパルスの論理和を取ることでオーバーラップ期間 θ_2 を生成する。

図 6(a)に二次側コンバータの動作モード，図 6(b)に各動作モードにおける電圧，電流波形を示す。二次側コンバータの動作は次の 4 つのモードで表される。ここで三相コンバータの直流部の瞬時電流値を i とした等価電流源を用いて各 Mode を説明する。

Mode 1：電力伝送モード。電流は電流源から S_{cp}，トランス，S_{dn} を介して流れる。トランスの漏れインダクタンスに流れる電流 i_l は電流源の電流の大きさ i と等しくなる。

Mode 2：オーバーラップモード。S_{cn}，S_{dp} がターンオンし，二次側コンバータの全スイッチがオンとなる。ここで，電流源から流れる電流はスイッチ S_{cp}, S_{dn} を介してトランスを通る経路から各相の上下アームを通る経路に切り替わる。一方，漏れインダクタ L_l に流れている電流 i_l は，二次側コンバータ内で還流する。スイッチングした S_{cn} と S_{dp} に流れる初期電流は，電流源からの電流 i と漏れインダクタに流れる電流 i_l の和となるためゼロとなる。つまり，ターンオンゼロ時に電流スイッチング(ZCS)となり，スイッチング損失は低減される。ただし，S_{cn}，S_{dp} の寄生容量の電荷を引き抜く方向に電流を流すことはできないため，無負荷損失が発生する。漏れインダクタの電流 i_l がゼロになるまでの時間 Δt は，(2)式で表される。

$$\Delta t = \frac{L_l}{(N_2/N_1)V_{dc}} i \quad \cdots\cdots (2)$$

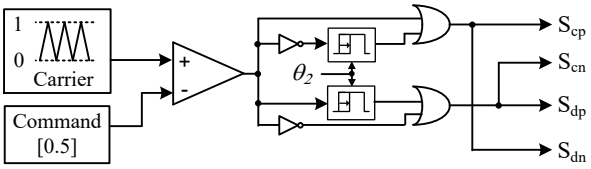
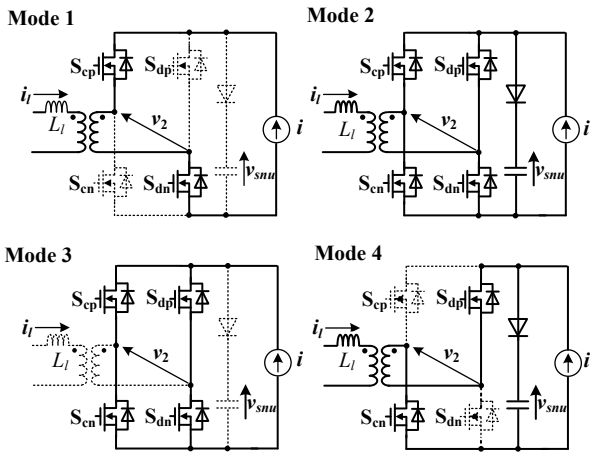
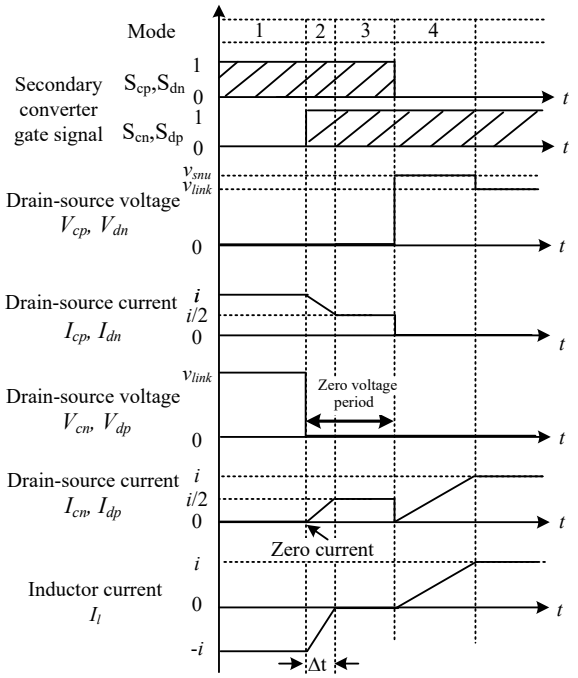


Fig. 5. Logic Circuit of secondary converter with charge mode.



(a) Operation modes



(b) Operation waveforms during half period of one switching cycle

Fig. 6. Charging operation at primary side converter.

ここで，V_{dc} は一次側直流電圧である。なお，トランスの励磁インダクタンスは漏れインダクタンスよりも十分大きいため，無視する。

Mode 3：ゼロ電圧モード。本モードにおいて，二次側コンバータのオーバーラップ中に漏れインダクタの電流がゼロとなる同時に直流中間電圧はゼロとなる。よって，三相コンバータで ZVS を行うためには，Mode2 と Mode 3 の期間中に三相コンバータ側のスイッチングを完了させる必要

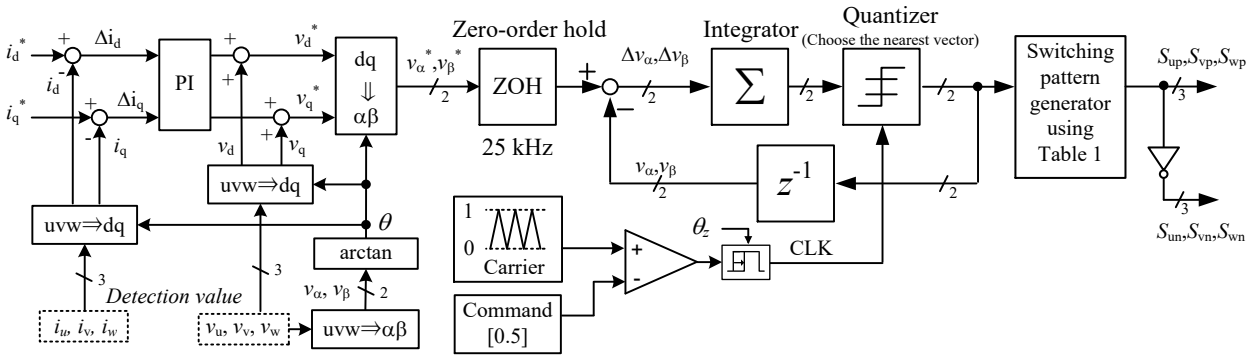


Fig. 7. Control block diagram for proposed circuit.

がある。したがって，オーバーラップ期間は三相コンバータのターンオン，もしくはターンオフ時間より長く設定する。Mode 1，Mode 2 より，オーバーラップ期間は漏れインダクタンスの電流がゼロになるまでの時間 Δt，および三相コンバータのスイッチング時間を考慮して設定する必要がある。オーバーラップ時間 t_{o2} は(2)式と三相コンバータ側 MOSFET のスイッチング特性を用いて(3)式で表される。

$$\Delta t + t_{r(f)} + t_{on(off)} + t_{d3} < t_{o2} < 2(t_{r(f)} + t_{on(off)} + t_{d3}) \quad \cdots\cdots(3)$$

ここで，$t_{r(f)}$は MOSFET の立ち上がり，もしくは立ち下がり時間，$t_{on(off)}$はターンオン遅延時間，もしくはターンオフ遅延時間，t_{d3} は三相コンバータのデッドタイムである。スイッチング時間については，MOSFET のターンオン特性，もしくはターンオフ特性のうち，より遅い方を基準に設定する。また，オーバーラップ期間を過大に設定した場合，還流時間が増加し，循環電流が増加する。本論文ではスイッチング時間に対して 2 倍のマージンを設けてオーバーラップ期間を設定する。

Mode 4：オーバーラップモード。二次側コンバータ S_{cp}，S_{dn} のターンオフ時，ハードスイッチングとなる。さらなるスイッチング損失の低減のためには，スイッチング素子に並列にキャパシタを挿入する必要がある。しかし，前述した Mode2 での無負荷損失とのトレードオフになるため，最小となる損失には設計が必要であるが本稿では議論しない。なお，電流源の電流 i と漏れインダクタの電流 i_l が等しくなるまでスナバ回路に転流し続けるためスナバ電圧は増加する。i と i_l が等しくなるとスナバ回路への転流が終了し，S_{cp}，S_{dn} のドレイン-ソース間電圧はスナバ電圧からトランス二次側電圧に変化し，Mode 4 は終了する。

〈3･3〉　三相コンバータのスイッチング損失低減法　図 7 に三相コンバータの制御ブロック図を示す。U 相電圧の最大値となる位相で dq 軸の回転角がゼロとなるように回転座標変換を行う。つまり，電流指令値の i_d^*と i_q^*はそれぞれ有効電流指令と無効電流指令を表す。三相コンバータにおいて，ZVS を達成しつつ系統電流を正弦波状に制御するために，デルタ-シグマ変換に基づく PDM （Δ–Σ_PDM）を適用する[11]。PDM 制御では，スイッチング一周期におけるスイッチングタイミングが常に一定であり，直流中間部のゼロ電圧期間と同期することが容易である。PDM 制御は一定幅のパルスの密度およびその正負で波形を形成する。ここで，一定幅のパルスを三相コンバータの制御対象とする電圧として扱い，本論文では一定幅のパルスを出力電圧波形の最小単位とする。ここで，三相コンバータのスイッチングタイミングとゼロ電圧期間を同期させるための信号 CLK は一次側，二次側コンバータのキャリアと遅延量θ_z の遅延回路を用いて生成できる。この遅延量は(4)式で表される。

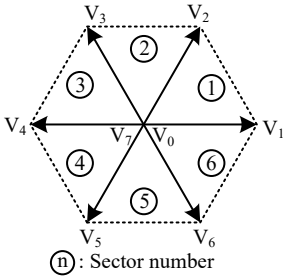


Fig. 8. Switching table for three-phase converter.

Table 1. Switching table for SVM.

Selected vector	Switching pattern		
	u	v	w
V_0	0	0	0
V_1	1	0	0
V_2	1	1	0
V_3	0	1	0
V_4	0	1	1
V_5	0	0	1
V_6	1	0	1
V_7	1	1	1

Ex)

$$V_0(0\,0\,0) = \begin{bmatrix} S_{up} & S_{vp} & S_{wp} \\ S_{un} & S_{vn} & S_{wn} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 1 & 1 \end{bmatrix}$$

“1”: ON, “0”: OFF

$$\theta_z = \frac{\theta_1}{2} + \frac{\pi}{2} \quad \cdots\cdots(4)$$

つまりΔ–Σ_PDM では，量子化器をゼロ電圧期間に同期させるために CLK に応じて更新することでスイッチングパルスを生成する。

Δ–Σ_PDM によって，まず静止座標上の各電圧指令 v_α，v_β と出力されている電圧ベクトルの誤差を積算する。積算された誤差と図 8 に示す選択ベクトルを比較し，最も近い電圧ベクトルが量子化器より出力される。表 1 のスイッチングテーブルより、出力された電圧ベクトルに対応するスイッチングパターンを三相コンバータの駆動信号として扱う。ベクトルの選択は，スイッチング損失低減の観点から

三相のうち一相のみがスイッチングするよう決定される。しかし，本手法では，ゼロ電圧期間にスイッチングを行うことによって ZVS を達成するためにスイッチング損失に制約を受けずベクトル選択ができる。

このように、Δ–Σ_PDM を三相コンバータに適用することでゼロ電圧に同期したスイッチングを行いつつ，系統電流を正弦波に制御することができる。

４．実験結果

本章では，実機実験での双方向動作およびスイッチング損失の低減効果について述べる。素子に流れる電流はドレインからソース方向を正方向として定義する。また，系統電流の向きは図 2 に示す直流側から系統側に流れる向きを正と定義する。

表 2 に実験条件を示す。なお，各コンバータのスイッチングデバイスは，定格電圧 1200 V，定格電流 40 A のローム社製 SiC-MOSFET（SCH2080KE）を使用した。ここで，二次側コンバータの全スイッチオン期間は，(3)式および，素子のスイッチング時間の和に対して余裕を考慮し，400 ns に設定する。実機でのサンプリング周期は 25μs であり，力率 1 で系統連系をするために定格時の電流指令値はそれぞれ i_d^*=12.4A(1p.u.)，i_q^*=0A(0p.u.)とした。

〈4･1〉　系統連系動作

図 9 に定格 3 kW 動作時のトランス出力電圧 v_2，直流リンク電圧 v_{link}，U-W 間電圧および U 相電流を示す。図 9(a)より，系統電流を 50Hz の正弦波に制御できていることがわかる。図 9(b)に図 9(a)を拡大した動作波形を示す。出力線間電圧は一定幅のパルスが出力されてことを確認した。これは PDM 制御により平均誤差が最小になるように選択されたベクトルに基づいたスイッチングパルスによるものである。図 9(c)に図 9(b)をさらに拡大した動作波形を示す。トランスの出力電圧は 3 レベルの電圧波形が出力されている。これは，一次側コンバータの位相シフト制御によるもので，位相シフト量を用いてゼロ電圧期間を決定している。トランス電圧は二次側コンバータで整流されるため直流リンク部にはパルス状の電圧が生成される。このパルス電圧を PDM 制御の最小パルスとし，任意の線間に出力することで系統電流を制御する。

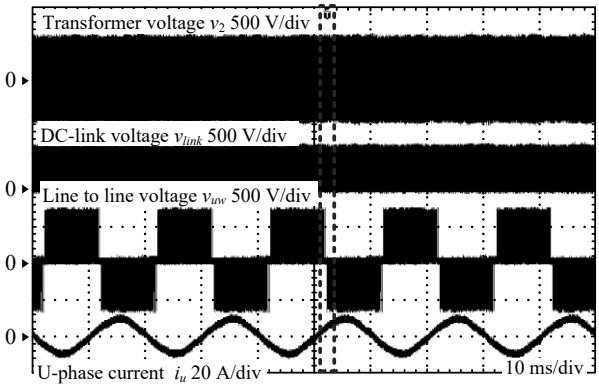
図 10 に定格 3 kW 動作時の系統電圧と電流の波形を示す。図 10(a)に放電動作時の動作波形を示す。放電動作時に三相コンバータによって系統電流は，50Hz の正弦波に制御されることを確認した。また，各相の電流にアンバランスが発生しない。このときの系統電流 THD は 3.1%である。図 10(b)に充電動作時の動作波形を示す。放電動作時の U,W 相電流に対して位相が反転している。したがって，提案回路においての双方向動作が確認できた。

〈4･2〉　スイッチング損失低減効果

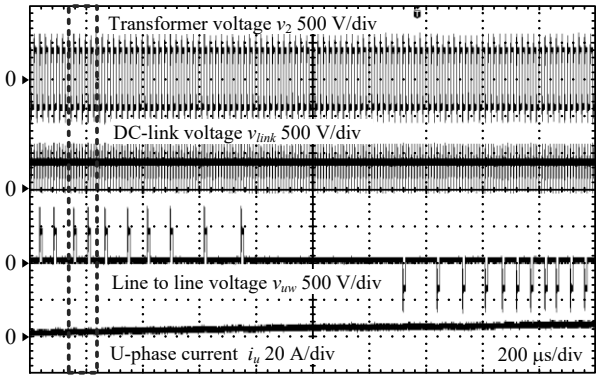
図 11 に放電動作時の一次側コンバータの S_{ap} および S_{bn} のゲート-ソース間電圧波形，ドレイン-ソース間電圧波形および電流波形を示す。本論文では，ゲート信号の立下り，

Table 2.　Experimental condition.

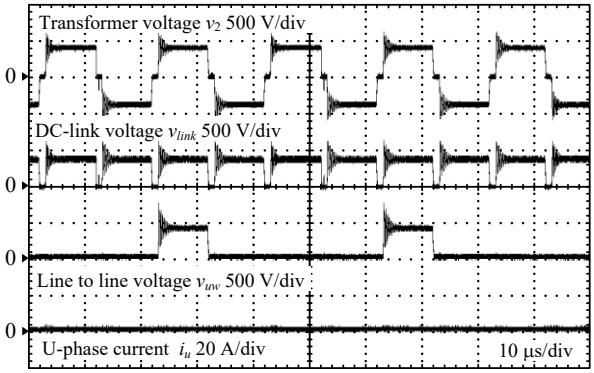
Element	Symbol	Value
Rated power		3 kW
DC voltage	V_{dc}	400 V
Three-phase AC voltage	v_{ac}	200 V
Carrier frequency of inverter	$f_{c\ inv}$	40 kHz
Turn ratio of transformer	N_1:N_2	1:1
Phase-shift of primary inverter	θ_1	0.90π rad
Overlap of secondary inverter	θ_2	0.05π rad
Interconnected inductance	L(%Z)	3 mH(5.0%)
Snubber capacitance	C_{snu}	20 μF
Snubber capacitance	R_{snu}	60 kΩ
Drain to source capacitance of MOSFET	C_{ds}	400 pF
Leakage inductance	L_l	0.4 μH
Magnetizing inductance	L_m	4.58 mH
Dead time of primary inverter	t_{d1}	300 ns
Overlap time of secondary inverter	t_{o2}	200 ns
Dead time of three-phase inverter	t_{d3}	100 ns



(a) over view

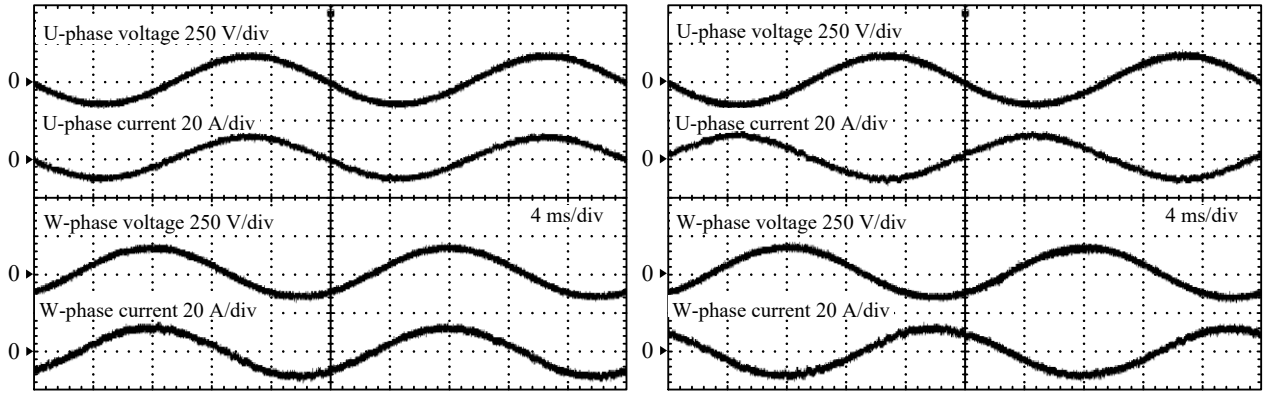


(b) Extended Fig. 9. (a)



(c) Extended Fig. 9. (b)

Fig. 9　Operation waveforms for soft switching.



(a) With discharge mode (b) With charge mode.

Fig. 10. Input and output waveforms of proposed converter at rated power.

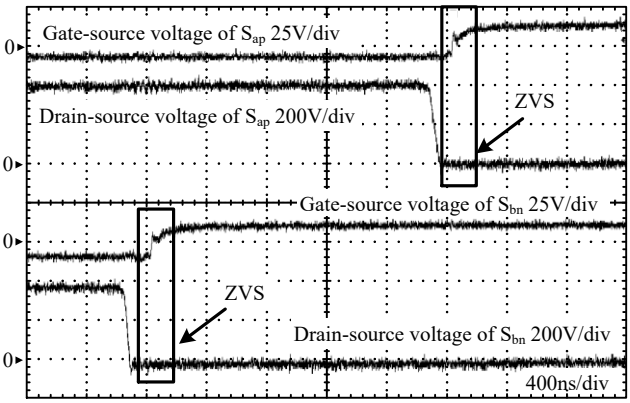


Fig. 11. Waveforms at primary converter with discharge mode.

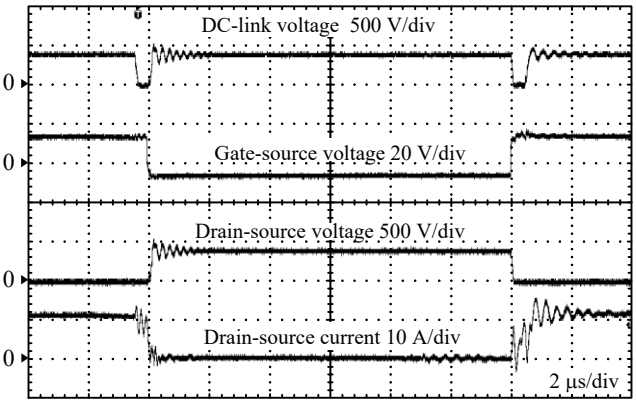
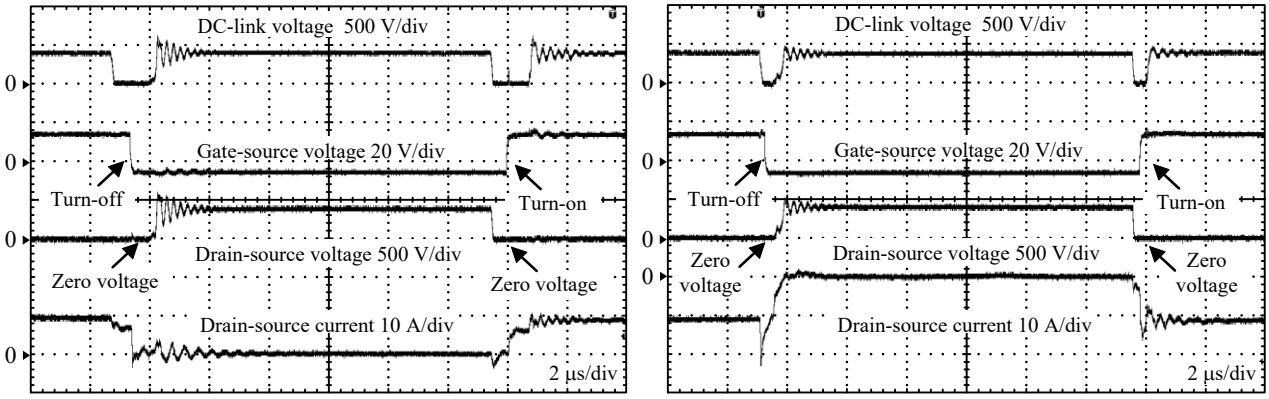


Fig. 12. Waveforms at secondary converter with charge mode.



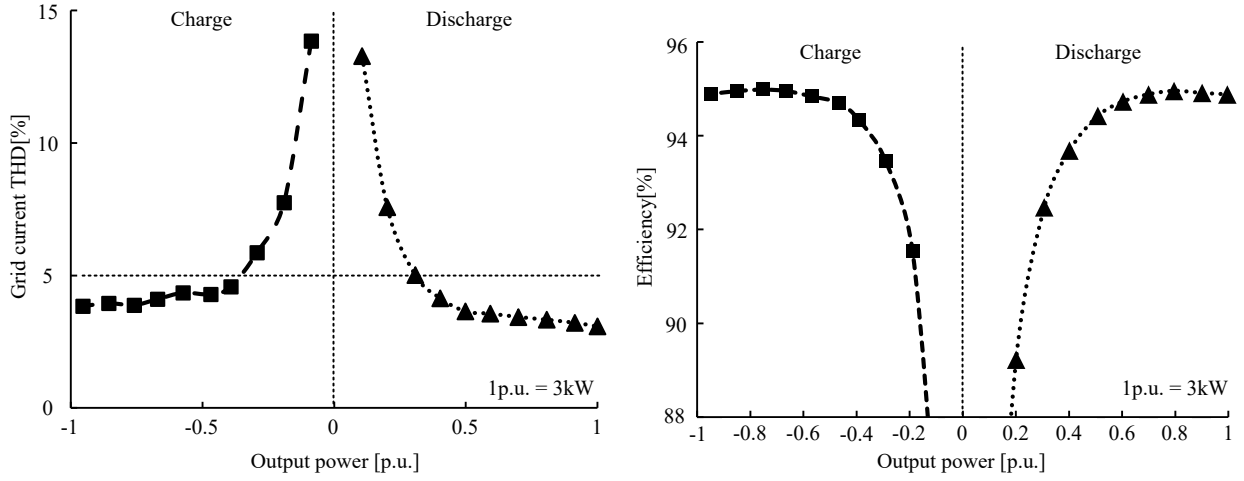
(a) With discharge mode (b) With charge mode.

Fig. 13. Waveforms of U-phase upper side.

立ち上がり時にドレイン-ソース間電圧がゼロであれば ZVS を達成していると定義する。定格負荷の場合，各 MOSFET のドレイン-ソース間容量とトランスの漏れインダクタンスによってドレイン-ソース間電圧が 0 V に降下した後，ゲート-ソース間電圧がターンオンしていることを確認できる。したがって，一次側コンバータの両レグで ZVS を達成していることが確認できる。この結果より，提案回路では，放電動作時において一次側コンバータが両レグとも ZVS できることを確認した。

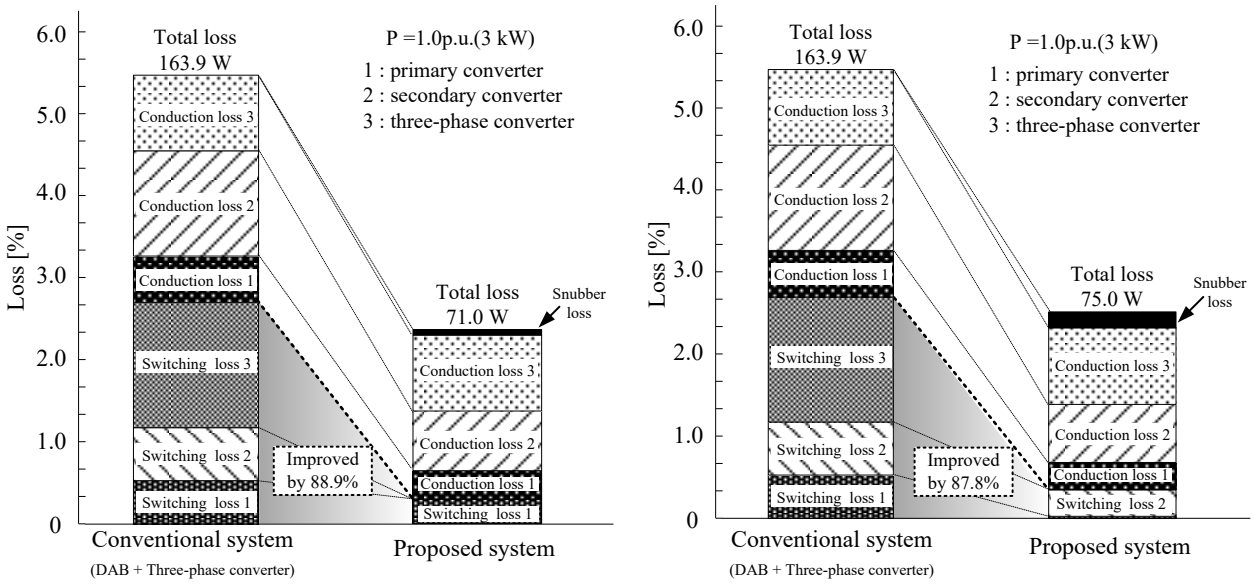
図 12 に充電動作時の二次側コンバータの S_{cp} のゲート-ソース間電圧波形，ドレイン-ソース間電圧波形および電流波形を示す。充電動作時は二次側コンバータのオーバーラップによって直流中間電圧にゼロ電圧期間を生成できることを確認した。二次側コンバータでは，ターンオン・オフともにハードスイッチングとなるが，ターンオフ時の電流のピーク値を定常電流の半分に抑制することでスイッチング損失を低減できる。

図 13(a)に放電動作，図 13(b)に充電動作時の直流中間電圧および三相コンバータ S_{up} のゲート-ソース間電圧，ドレイン-ソース間電圧，ドレイン-ソース間電流を示す。図 13(a)より，一次側コンバータへ位相シフト制御を適用することでドレイン-ソース間電圧がゼロ電圧を持つパルス状の波形



(a) Grid current THD against load　　(b) Efficiency against load

Fig. 14.　Comparison of grid current THD and efficiency with each power flow.



(a) With discharge mode　　(b) With charge mode.

Fig. 15.　Loss analysis of semiconductors

となることが確認できる。このゼロ電圧期間に三相コンバータがスイッチングすることでターンオフ，ターンオンともに ZVS を達成していることが確認できる。負荷電力によらずゼロ電圧期間の生成を生成できるため，三相コンバータでの ZVS は全負荷範囲で達成される。図 13(b)より，ターンオフ時にゼロ電圧でスイッチングしていることが確認できる。その後，ドレイン-ソース電圧と電流に重なり期間が生じているが，これは MOSFET のボディダイオードを通流する電流である。また，C_{ds} に蓄えられた電荷は，次のターンオンの前に C_{ds} から放電されるため損失は発生しない。これらの結果より，充電動作時にも同様にターンオン・オフのタイミングでゼロ電圧に同期したスイッチングによる ZVS 動作を確認した。以上のことから，三相コンバータをゼロ電圧期間に同期してスイッチングさせることで，全負荷領域で ZVS を達成できることを確認した。

図 14(a)に充放電動作時の系統電流 THD を示す。定格動作での系統電流の THD は，放電動作時 3.1%，充電動作時 3.8%である。提案回路にΔ–Σ_PDM を用いて制御することによって，スイッチング損失を低減しつつ系統連系規定を満足する THD 5.0%以下で連系できることを確認した。図 14(b)に本システムの回路全体と系統インダクタを含めた充放電動作の効率特性を示す。放電動作および充電動作で最大効率 95.0%を達成した。軽負荷領域での効率の低下要因として，一次側コンバータおよび二次側コンバータの ZVS 範囲外となり，スイッチング損失が増加するためである。また，固定損失であるスナバ損失が軽負荷で影響を及ぼすため，スナバダイオードをスイッチング素子に変更し回生スナバとすることで効率改善が期待できる。

図 15 に定格出力動作時の損失解析結果を示す。比較対象は，図 1 に示した DAB と三相コンバータを組み合わせた絶

縁形 DC-AC コンバータとした。各コンバータのスイッチングデバイスおよびトランスの巻き数比は提案システムと同様とする。また，比較対象とする三相コンバータのスイッチング周波数は系統連系用インダクタの小型化を考慮して提案法の三相コンバータのスイッチング周波数と同じ 80kHz とした。DAB の高周波交流部の追加インダクタンスの設計は，定格の 3kW で位相角がπ/3 となるように設計した。損失解析の結果，提案手法は従来構成に比べてスイッチング損失を最大 90.6%低減できることを確認した。DAB の場合，一次側コンバータ，二次側コンバータともに ZVS 領域においてもターンオフロスが発生する。また，従来構成では，三相コンバータでのスイッチング損失を低減できない。本手法を用いることで，一次側コンバータおよび二次側コンバータでのスイッチング損失を低減しつつ，三相コンバータのスイッチング損失をゼロとできる。導通損失に着目すると，DAB コンバータを構成する一次側コンバータ，二次側コンバータでの導通損失が提案構成に対して増加している。これは，一次側・二次側コンバータ内を還流する無効電流によって生じる導通損失であり，提案方式では生じない。しかし，提案システムではスナバ損失が発生する。従来回路ではスナバ損失は発生しないが，漏れインダクタンスに蓄積されたエネルギー分のみのロスとなるため設計により 0.1%以下に抑制することが可能である。ここで，従来回路の直中間部のコンデンサは DAB によるリプル電流を許容できる電解コンデンサ(日本ケミコン EKMS501VSN470MP25S)を選定すると 171cm^3 に対して，提案回路のスナバキャパシタ(TDK CAA573C0G3A993J640LH)は 66cm^3 となり約 1/3 に低減できる。

５．結論

本論文では, 双方向大容量絶縁形 DC-三相 AC コンバータの充放電動作におけるスイッチング損失低減法を提案し，実機検証を行った。提案手法は，一次側コンバータで位相シフト制御，二次側コンバータでスイッチングパターンに全オン期間を組み込むことにより，直流中間部にゼロ電圧期間の生成と ZVS 動作を同時に達成できる特徴を持つ。一次側コンバータおよび二次側コンバータでは，スイッチングデバイスの寄生容量とトランスの漏れインダクタンスを用いてスイッチング損失を低減する。三相コンバータでは，Δ–Σ変換を元にした PDM 制御を適用することで，軽負荷領域でも ZVS を達成できる。さらに提案するスイッチング損失低減手法には，高周波部の電流方向を検出する広帯域な周波数特性を持つ電流センサを必要としない。実機実験により, 提案する絶縁型 DC-三相 AC コンバータの充放電どちらでも系統電流を THD 5.0%以下に制御できることを確認した。また，各コンバータの ZVS 動作の達成を確認した。スイッチング損失を従来構成に対して 88.9%低減しつつ, 放電動作時に最大効率 95.0%，充電動作時に最大効率 95.0%を取得し，提案法の有用性を確認した。

文　　献

(1) H. Kumura: “Advances in Mobility -Transportation Systems of the Future- : 4. Electric Vehicle Technology toward Smart Grid”, ISPJ, Vol54, No.4, pp.310-315, (2013) (in Japanese)
久村 春芳: “スマートグリッドと連携した電気自動車（EV）の技術動向”，情報処理, vol54, no.4, pp.310-315, (2013)

(2) Hisaichi Irie, Shoshi Takashita, Humiya Kimura, Masaki Eguchi, Kozo Hiyoshi: ”Utility Interactive Inverter Using Immittance Converter” T.IEE Japan, Vol. 120-D, No.3, 2000, pp.410-416 (2000)

(3) Satoru Inakagata, Susumu Kobayashi, Akira Baba, Hirofumi Matsuo, Masayuki Suetomi:“Efficiency Improvement of AC/DC Power Station”,pasasonic Electric Works technical report, Vol.59，No.3，pp.4-11 (2011)

(4) Katsuhisa Inagaki, Shigeru Okum: “A High Frequency Link DC/AC Converter using a Three-Phase Output PWM Controlled Cycloconverter”, T. IEE Japan, Val. 112-D, No. 6, pp.545-552 (1992)

(5) Norikazu Tokunaga, Ikuo Yamato, Yasuo Matsuda, Hisao Amano: ”High Frequency Link Type DC/AC Converter for UPS with a New Voltage Clamper.”, T. IEE Japan, Vol. 112-D, No. 5, pp.437-444 (1992)

(6) D. De and V. Ramanarayanan “A DC-to-Three-Phase-AC High-Frequency Link Converter With Compensation for Nonlinear Distortion” IEEE Transaction on indstrial electronics, Vol. 57, No. 11, pp.3669–3677(2010)

(7) Staffan Norrga, Stephan Meier, and Stefan Östlund : ”A Three-Phase Soft-Switched Isolated ACDC” IEEE Transactions on industry applications, Vol. 44, No. 3, pp.836-844, (2008)

(8) M. A. Sayed, K. Suzuki, T. Takeshita and W. Kitagawa, "PWM Switching Technique for Three-Phase Bidirectional Grid-Tie DC–AC–AC Converter With High-Frequency Isolation," in IEEE Transactions on Power Electronics, vol. 33, no. 1, pp. 845-858, Jan. 2018.

(9) Rongjun Huang, Sudip K. Mazumder: ”A Soft Switching Scheme for Multiphase DC/Pulsating-DC Converter for Three-Phase High-Frequency-Link Pulse width Modulation (PWM) Inverter”, IEEE Transactions on industry applications, Vol. 25, NO. 7,pp. 1761-1774 (2010)

(10) J. Itoh, R. Oshima and H. Takahashi, "Experimental verification of high frequency link DC-AC converter using pulse density modulation at secondary matrix converter," 2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA), Hiroshima, 2014, pp. 1021-1027.

(11) Y. Nakata, K. Orikawa, J. Itoh: "Several-Hundred-kHz Single-phase to Commercial Frequency Three-phase Matrix Converter using Delta-Sigma Modulation with Space Vector", 2014 IEEE Energy Conversion Congress and Exposition, Vol. , No. EC-2062, pp. 571-578 (2014)

(12) S. Takuma, H. Higa, and J. Itoh: “Comparison of Bidirectional Isolated DC to DC Converter Topology Focus on Voltage and Load Condition”, SPC-17-148, pp. 99-104 (2017) (in Japanese)
宅間春介, 比嘉隼, 伊東淳一: 「電圧および負荷運転範囲に着目した双方向絶縁形 DC-DC コンバータトポロジーの比較検討」, SPC-17-148, pp. 99-104 (2017)

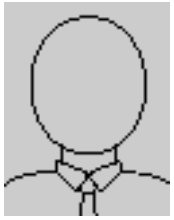
(13) H. Higa and J. Itoh: “Development of Flying Capacitor Dual Active Bridge Converter using Multi-mode Operation depending on Output Power”, IEEE Trans. D, Vol. 137, No. 10, pp. 760-768 (2017) (in Japanese).
比嘉隼, 伊東淳一:「負荷に応じた動作モード切り替えによるフライングキャパシタ形 DAB コンバータの開発」, 電気学会論文誌 D, Vol. 137, No. 10, pp. 760-768 (2017)

(14) J. Everts, F. Krismer, J. Van den Keybus, J. Driesen and J. W. Kolar, "Optimal ZVS Modulation of Single-Phase Single-Stage Bidirectional DAB AC–DC Converters," in IEEE Transactions on Power Electronics, vol. 29, no. 8, pp. 3954-3970, Aug. 2014.

(15) Y. W. Cho, W. J. Cha, J. M. Kwon and B. H. Kwon, "High-Efficiency Bidirectional DAB Inverter Using a Novel Hybrid Modulation for Stand-Alone Power Generating System With Low Input Voltage," in IEEE Transactions on Power Electronics, vol. 31, no. 6, pp. 4138-4147, June 2016.

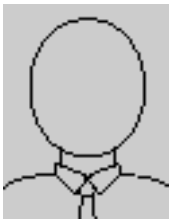
(16) D. De and V. Ramanarayanan, "Analysis, Design, Modeling, and Implementation of an Active Clamp HF Link Converter," in IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 58, no. 6, pp. 1446-1455, June 2011.

宅　間　春　介



（学生員）1995 年 2 月 26 日生まれ。2015 年 3 月，長岡技術科学大学卒業。同年 4 月，同大学 5 年一貫性博士課程技術科学イノベーション専攻入学。現在に至る。主に急速充電向けの絶縁形 DC-AC 変換回路の研究に従事。

大　島　涼

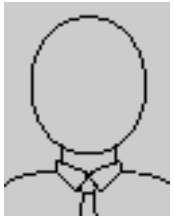


（正員） 1990 年 7 月 5 日生まれ。2013 年 3 月，長岡技術科学大学卒業。2015 年 3 月，長岡技術科学大学大学院工学研究科修士課程修了。同年 4 月，本田技研工業（株）入社。現在に至る。

日　下　佳　祐

（正員） 1989 年 2 月 3 日生まれ。2013 年 3 月，長岡技術科学大学大学院工学研究科修士課程修了。同年 4 月，同大学大学院博士後期課程エネルギー・環境工学専攻入学。2015 年 12 月から 2016 年 6 月まで Swiss Federal Institute of Technology in Lausanne (EPFL)に Trainee として所属。同年 3 月，長岡技術科学大学大学院博士後期課程修了。博士（工学）。2016 年 4 月より長岡技術科学大学 産学官連携研究員。2018 年 4 月より同大学助教。現在に至る。主に非接触給電システム，太陽光発電向け電力変換回路の研究に従事。IEEE member，自動車技術会会員。

伊　東　淳　一



（上級会員）1972 年 1 月 6 日生。1996 年 3 月，長岡技術科学大学大学院工学研究科修士課程修了。同年 4 月，富士電機（株）入社。2004 年 4 月，長岡技術科学大学電気系准教授。2017 年 4 月，同大学電気系教授。現在に至る。主に電力変換回路，電動機制御の研究に従事。博士（工学）（長岡技術科学大学）。2007 年第 63 回電気学術振興賞進歩賞受賞。2010 年 Takahashi Isao Award (IPEC Sapporo)，第 58 回電気科学技術奨励賞，2012 年インテリジェントコスモス奨励賞，2014 年，2016 年電気学会産業応用部門論文賞，2017 年文部科学大臣表彰・科学技術賞(開発部門)，2018 年第 4 回永守賞，受賞。 IEEE Senior member，自動車技術会会員。