

チョップセルを用いた単相 Solid-state Transformer の 高パワー密度化に向けた単相電力脈動補償法

菊地 尚斗* 古川 啓太 宮下 充
日下 佳祐 伊東 淳一 (長岡技術科学大学)

Power Decoupling to achieve High Power Density for Solid-state Transformer
with Multiple Chopper Cells Connected in ISOP

Naoto Kikuchi*, Mitsuru Miyashita, Keita Furukawa,
Keisuke Kusaka, Jun-ichi Itoh (Nagaoka University of Technology)

This paper proposes a control method compensating power ripple components on the primary side for a single-phase solid-state transformer (SST) with input-series output-parallel connected cells. The power ripple at twice the grid frequency caused by single-phase input deteriorates power density and efficiency of an SST. In the conventional control method, the power ripple components are absorbed by a DC capacitor on the secondary side. It prevents the SST from the downsizing and improving efficiency because the power ripple components are transmitted to the secondary side through isolation transformers on the cells. In order to solve the above-mentioned problem, the proposed method controls the DC-DC converter on the cells to absorb the power ripple component at the DC capacitor on the primary side with the pulse frequency modulation. The simulation results show that the power rippled components transmitted through the isolation transformer is 93.7% reduced.

キーワード : Solid-state Transformer, 高パワー密度化, 単相電力脈動, パルス周波数変調
(Solid-state Transformer, High power density design, Single phase power ripple, Pulse frequency modulation)

1. はじめに

近年、人件費の高騰を背景とし、柱上変圧器の省メンテナンス化に向けた試みが報告されている⁽¹⁾。柱上変圧器は高圧 6.6kV から低圧 200V への降圧及び絶縁を担う商用周波数トランスと、絶縁油により構成されている。絶縁油は絶縁トランスの冷却及び絶縁を目的として容器内を満たしているが、経年に伴い絶縁油の劣化及び乾燥が発生するため定期的な置き換え作業が必要となる。また、商用トランスは体積及び重量が非常に大きく、原理的に小型化が困難である⁽²⁾。

上記の問題を解決するため、パワーエレクトロニクス技術を用いた Solid-state Transformer (以下「SST」)の研究が盛んに行われている⁽³⁻¹¹⁾。SST は一般的に、整流平滑を担う、AC-DC コンバータと、高周波絶縁を担う絶縁形 DC-DC コンバータ、直流から交流への変換を担う DC-AC コンバータから構成される。これらの電力変換器によりトランスの駆動周波数を高周波化することで、トランスの体積を削減す

ることができる。また、力率改善や高調波抑制、無効電力制御等の付加機能を持たせることも可能である⁽⁹⁾⁻⁽¹⁰⁾。

著者らはこれまで、複数のチョップセルを 1 次側直列、2 次側を並列接続する SST を提案し、実験機による検証を行ってきた⁽¹¹⁾。本回路は整流器を全てのセルで共通化する点に特徴があり、半導体スイッチ数の削減に有効である。しかしながら、単相交流を電源とするため、電源周波数の 2 倍の電力脈動が発生する。特に従来制御法では、共振形 DC-DC コンバータを一定周波数で駆動していたため、電力脈動が全て 2 次側直流コンデンサで補償される。これにより、1 次側直流コンデンサとして小容量のフィルムコンデンサが使えるという利点がある反面、2 次側電解コンデンサの電流リップルが増加し、回路が大型化する問題がある。加えて、単相電力脈動が絶縁トランスを介して 2 次側に伝送されるため、高周波トランス電流の包絡線が系統周波数の 2 倍の周波数で変動し、磁性コアの大型化と損失増加の要因となる。

そこで本稿では、1 次側コンデンサに使用されるフィルム

コンデンサの許容電流リプル増加に対する体積増加率が小さく、反対に 2 次側直流コンデンサに使用される電解コンデンサの許容電流リプル減少による体積低減効果が大きいに着目し、単相電力脈動を 1 次側コンデンサで吸収することで SST の高パワー密度化を目指す。本制御では、セル内部の共振形 DC-DC コンバータにパルス周波数変調(以下「PFM」)を用いた電圧制御系を実装する。PFM を適用することで、1 次側コンデンサにおいて電力脈動を吸収することが可能になる。加えて、高周波トランスに流れる電力脈動成分が低減し電流リプルも抑制されるため、共振形 DC-DC コンバータの体積削減も期待できる。

本論文の構成は以下のようになっている。まず 2 章において SST の回路構成を述べた後、従来法の課題を述べる。また、市販のフィルムコンデンサと電解コンデンサの体積及び許容電流リプルの関係に着目し、新たな制御法を提案する。次に 3 章では、提案制御法を実装するために、基本波解析モデルを用いて電力脈動を考慮した SST の等価回路モデルを導出する。その後、4 章では提案制御を用いたシミュレーションによる動作波形の比較を行う。シミュレーションにおいて、1 次側 DC リンク部で 93.7% の電力脈動吸収が可能であることを確認した。

2. 対象とするシステム構成

<2・1> SST の回路構成

図 1 に SST の回路構成を示す。SST の入力が高圧の単相交流、出力は低圧の直流を想定している。複数のセルを 1 次側に直列接続、2 次側並列接続 (ISOP) した構成である。

各セルは PFC 回路と共振形 DC-DC コンバータで構成されており、絶縁型 AC-DC 変換器として動作する。なお、構成素子数を削減するために、入力ダイオードブリッジ整流器はすべてのセルで共有する。ダイオード $D_1 \sim D_4$ には入力電圧最大値が印加されるが、本構成により PFC 回路にチョップセルを用いることが可能となるため、スイッチングデバイスの総数が削減できる。

次に各セル内部の絶縁トランスに着目する。共振形 DC-DC コンバータのスイッチング周波数は系統周波数に比べて非常に高く設計できるため、共振形 DC-DC コンバータ内部の絶縁トランスは、従来の柱上変圧器よりも小型化できる。加えて、共振形 DC-DC コンバータのスイッチング周波数 f_{sw_llc} を共振周波数よりも高くなるように設計することで、スイッチングデバイス S_{llc1} , S_{llc2} はターンオン時のゼロ電圧スイッチング(以下 ZVS)を達成できる。

<2・2> 従来制御法

図 2 に各相における従来制御法のブロック線図を示す。従来法では、共振形 DC-DC コンバータを f_{sw_llc} 一定で駆動した場合に、1 次側と 2 次側の電圧比が常に一定に保たれることを利用し、1 次側直流電圧 V_{dc} の平均値を PFC 側で一定に制御することで、間接的に 2 次側電圧を制御する。ただし、1 次側電圧を完全に平滑化すると、単相電力脈動の影響で入力電流ひずみの原因となるため、電圧検出値 V_{out} から電源周波数の 2 倍成分を除去する目的で、電圧検出部に帯域除去フィルタ(以下 BEF)を設ける。マイナーループでは、ダイオードブリッジ整流器の後段インダクタを全波整流波形状に制御することで、入力力率を改善する。

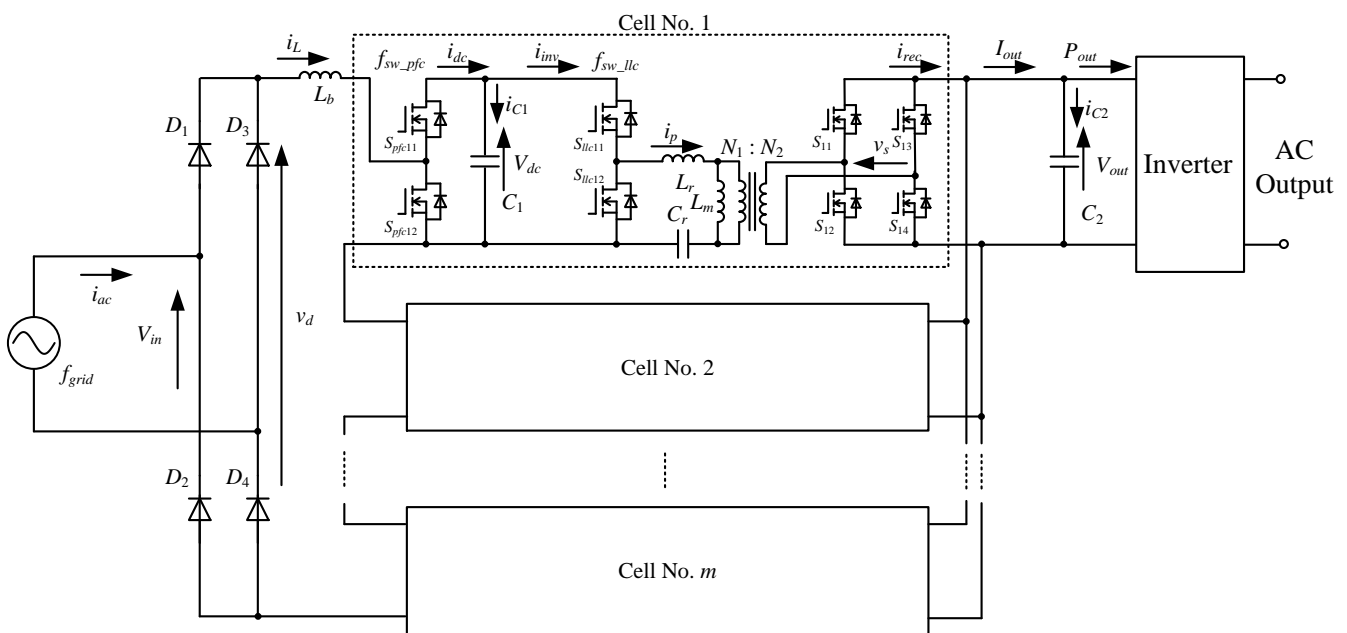


Fig. 1. Circuit configuration of SST.

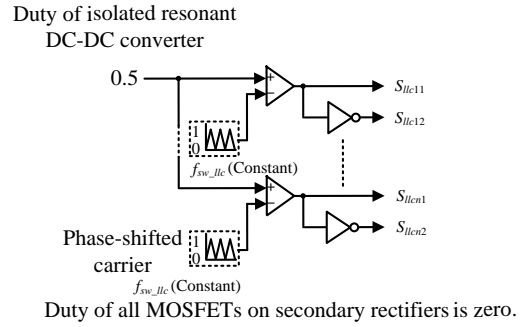
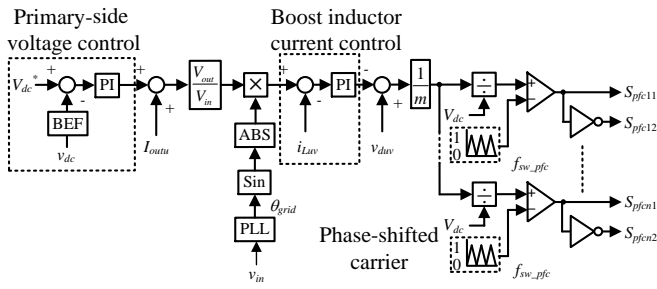


Fig. 2. Block diagram for conventional control method.

PFC のゲート信号は、電流リップル抑制のため位相シフト三角波キャリアを各セルの三角波比較器に入力する。各セルのスイッチングタイミングが異なるため、入力側から見た等価スイッチング周波数 f_{eq} は(1)式となる。

$$f_{eq} = mf_{sw_pfc} \dots\dots\dots (1)$$

ここで、 m はセル数であり、 f_{sw_pfc} は PFC のスイッチング周波数である。 f_{eq} はセル数に比例して増加するため、セル段数を増加することで、入力電流リップルの低減及び昇圧インダクタ体積の小型化が可能である。

<2・3> 提案する単相電力脈動補償法

従来の制御法では、共振形 DC-DC コンバータを常にデューティ比 0.5 かつ一定周波数で駆動するため、単相電力脈動は 2 次側に伝送される。そのため、2 次側のコンデンサには高い電流リップルを許容できるコンデンサが必要となる。さらに、後段に接続される負荷の変動を補償するため、大容量のコンデンサとして大型の電解コンデンサが必要となる。一方で、1 次側コンデンサは電力脈動を吸収しないため、許容電流リップルが小さく、かつ小容量のコンデンサを使用できる。したがって、フィルムコンデンサが使用される。

提案制御では、電解コンデンサとフィルムコンデンサの許容電流リップルの増減が体積に与える影響を踏まえ、1 次側コンデンサにおいて単相電力脈動を吸収することで、2 次側コンデンサと絶縁トランスの小型化を図る。具体的には、共振形 DC-DC コンバータに PFM を適用し、電圧制御を行うことで、2 次側の単相電力脈動による電圧変動を抑制し、電流リップルを低減する。このため、単相電力脈動は、1 次側のコンデンサ電圧の変動を許容することで吸収する。

図 3 に電解コンデンサとフィルムコンデンサの定格電流リップルと体積の関係を示す。本グラフは市販されている耐圧 630V の電解コンデンサ 270 個、耐圧 800V のフィルムコンデンサ 43 個の許容電流リップルと体積を抽出したものである。コンデンサの選定には容量と電流リップルの両者を満足するものを選択する必要があるが、一般的には電流リップルを満足するよう電解コンデンサを選定すると、コンデンサ容量は要求を満足する場合が多い。したがって、本検討では電流リップルから体積について検討を行う。

まず電解コンデンサに着目すると、許容電流リップルがコンデンサ体積に大きな影響を与えることがわかる。一方、

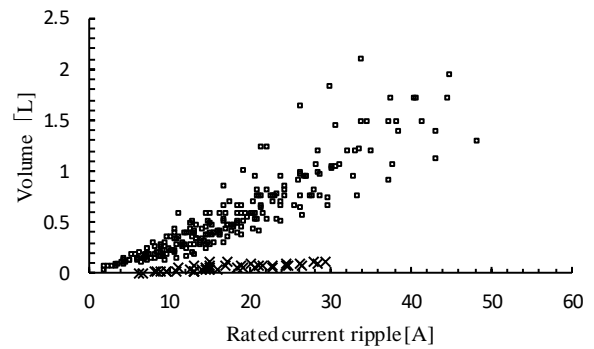


Fig. 3. Relationship of rated current ripple and volume on capacitors.

フィルムコンデンサは、エネルギー密度は電解コンデンサに及ばないものの、定格電流リップルを増減しても、コンデンサ体積の変化は小さいといえる。SST に適用するコンデンサを考えると、従来 2 次側において単相電力脈動を吸収するため大電流リップルを許容可能な電解コンデンサが必要とされ、これらの電解コンデンサは大型であった。しかし、制御によって単相電力脈動を 1 次側で吸収することができれば、2 次側コンデンサには許容電流リップルが小さいコンデンサを使用できるため、回路体積の大幅な削減が望める。単相電力脈動は 1 次側コンデンサが吸収することとなるが、図 3 に示すようにフィルムコンデンサは許容電流リップルが増加しても回路体積の増加は少ない。

以上を踏まえ、提案制御法では単相電力脈動を 1 次側のフィルムコンデンサにより吸収する。これにより、2 次側コンデンサを小型化できることに加え、トランス電流に脈動成分が重畳しなくなるため、トランスの許容電流値小型化も可能となる。

3. 提案単相電力脈動補償法

<3・1> 1 次側出力電圧指令値の導出

電力脈動を適切に補償するためには、入力瞬時電力の変動を打ち消すように 1 次側コンデンサを充放電する必要がある。そこで本節では、電力脈動を考慮した等価回路モデルを用いて、1 次側電圧指令値の定式化をおこなう。加えて、電力脈動に起因するコンデンサ電圧、電流リップルの定式化

を行う。

図 4 に電力脈動を考慮した各セルの等価回路を示す。共振形 DC-DC コンバータのダイナミクスが無視できる時、共振形 DC-DC コンバータは電圧比 $v_{dc_eq}(t) / v_{out_eq}(t) = \alpha$ の理想変圧器として扱うことができる。提案法では、 f_{sw_llc} を制御することで、 α を操作する。

入力力率 1 になるよう i_{ac} を制御しているとき、1 セルあたりの入力瞬時電力 $p_{in}(t)$ は(2)式で表される。

$$p_{in}(t) = \frac{2V_{in}I_{ac} \sin^2(2\pi f_{grid}t)}{m} = \frac{P_{out}}{m} \{1 - \cos(4\pi f_{grid}t)\} \quad (2)$$

$p_{in}(t)$ は常に P_{out} 一定でなく、系統周波数の 2 倍で脈動することが分かる。この脈動成分を C_1 と C_2 で補償しなければならぬ。

ここで、 C_1 で補償する $p_{in}(t)$ の脈動成分の割合を k_{c1} とする。 C_1 と C_2 それぞれで補償すべき瞬時電力 $p_{c1}(t)$ 、 $p_{c2}(t)$ は(3)式と(4)式で表される。

$$p_{c1}(t) = v_{dc_eq}(t) i_{c1_eq}(t) = -\frac{k_{c1}P_{out}}{m} \cos(4\pi f_{grid}t) \quad (3)$$

$$p_{c2}(t) = v_{out_eq}(t) i_{c2_eq}(t) = -\frac{(1-k_{c1})P_{out}}{m} \cos(4\pi f_{grid}t) \quad (4)$$

(3)式より、 $v_{dc_eq}(t)$ は、中央値 V_{dc} を用いて(5)式で表される⁽¹⁴⁾。

$$v_{dc_eq}(t) = \sqrt{V_{dc}^2 - \left(\frac{k_{c1}P_{out}}{4\pi f_{grid}C_1V_{dc}m} \right)^2 - \frac{k_{c1}P_{out} \sin(4\pi f_{grid}t)}{2\pi f_{grid}C_1m}} \quad (5)$$

1 次側の電圧リップルが V_{dc} に対して十分小さい時、(5)式はテイラー展開を用いて(6)式で近似できる。

$$v_{dc_eq}(t) \approx V_{dc} \left\{ 1 - \frac{k_{c1}P_{out}}{4\pi f_{grid}C_1V_{dc}^2m} \sin(4\pi f_{grid}t) \right\} \quad (6)$$

従って、 C_1 に流れる電流の脈動成分 $i_{c1_eq}(t)$ は、(7)式で表される。

$$i_{c1_eq}(t) = C_1 \frac{dv_{dc_eq}(t)}{dt} \approx -\frac{k_{c1}P_{out}}{V_{dc}m} \cos(4\pi f_{grid}t) \quad (7)$$

同様に、(4)式より $v_{out_eq}(t)$ は、中央値 V_{out} を用いて(8)式で表される⁽¹⁴⁾。

$$v_{out_eq}(t) = \sqrt{V_{out}^2 - \left(\frac{(1-k_{c1})P_{out}}{4\pi f_{grid}C_2V_{out}} \right)^2 - \frac{(1-k_{c1})P_{out} \sin(4\pi f_{grid}t)}{2\pi f_{grid}C_2}} \quad (8)$$

電圧リップルが V_{out} に対して十分小さい時、(8)式はテイラー展開を用いて(9)式で近似できる。

$$v_{out_eq}(t) \approx V_{out} \left\{ 1 - \frac{(1-k_{c1})P_{out}}{4\pi f_{grid}C_2V_{out}^2} \sin(4\pi f_{grid}t) \right\} = V_{out}^* \quad (9)$$

ここで、 V_{out}^* を後述する電圧制御系の指令値とする(9)式右辺を PFM の制御系の指令値 V_{out}^* とする。

C_2 に流れる電流の脈動成分 $i_{c2_eq}(t)$ は、(10)式で表される。

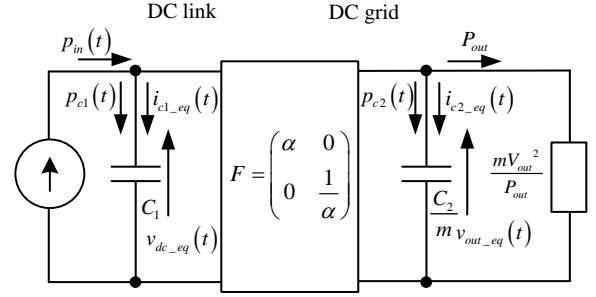


Fig. 4. Equivalent circuit focusing on power ripple per one cell.

Table 1. Simulation conditions.

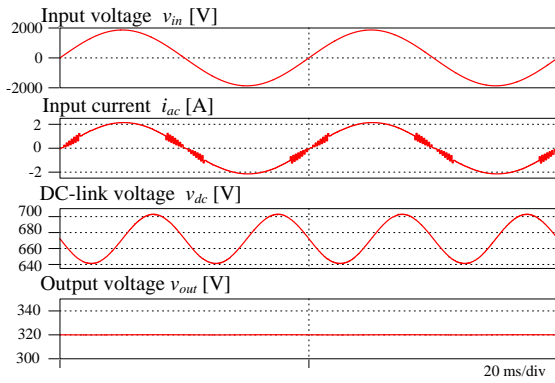
Parameter	Value
Input voltage	V_{in} 1320 V _{rms}
Rated output power	P_{out} 2 kVA
DC-link voltage	V_{dc} 670 V
Rated output voltage	V_{out} 320 V
Switching frequency of PFC	f_{sw_pfc} 10 kHz
Switching frequency of DC-DC	f_{sw_llc} 50 -100kHz
Resonant frequency	f_r 50 kHz
Number of cells	m 3
Boost inductor	L_b 24 mH (%Z = 0.87%)
DC-link capacitor	C_1 48 μ F
Resonant capacitor	C_r 204 nF
Leakage inductor	L_r 50 μ H
Output capacitor	C_2 8200 μ F
Turn ratio	$N_1:N_2$ 1.0

$$i_{c2_eq}(t) = \frac{C_2}{m} \frac{dv_{out_eq}(t)}{dt} \approx -\frac{(1-k_{c1})P_{out}}{V_{out}m} \cos(4\pi f_{grid}t) \quad (10)$$

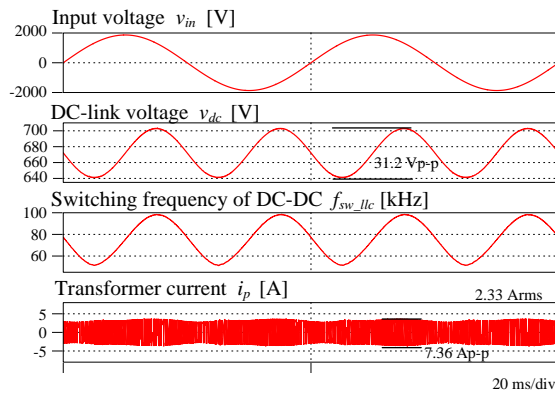
ただし、 $i_{c2_eq}(t)$ は 1 セルから流入する電流のため、 C_2 を設計する場合は $i_{c2_eq}(t)$ を m 倍した値を用いる。(7)式と(10)式より、 C_1 と C_2 の電力脈動に起因するリップル電流は、コンデンサ容量に関係なく補償する電力脈動に比例する。さらに、 C_1 で補償する電力脈動の割合が大きいほど、 C_2 の電流リップルを抑制できる。以上より、コンデンサを選定する際はキャパシタンスだけでなく、電流リップル値も考慮する必要がある。

<3.2> パルス周波数変調を用いた LLC 出力電圧制御

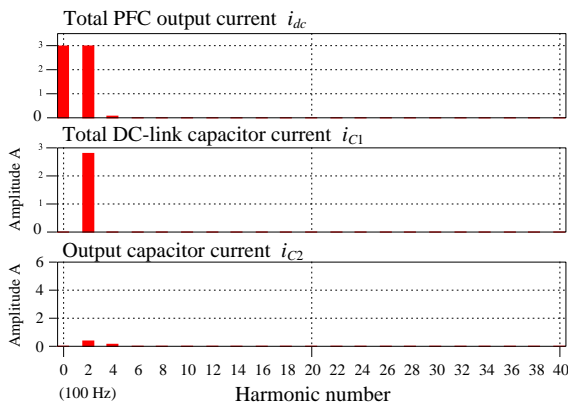
3.1 節で導出した電圧指令値に基づき、共振形 DC-DC コンバータを制御する。図 4 に提案制御のブロック線図を示す。1 次側電圧制御は従来法と同様に PFC で行う。同じである。一方、共振形 DC-DC コンバータでは PFM を適用し 1 次側電圧を制御する。今回、負荷状態によらず常に ZVS を達成させるため、漏れインダクタンスと共振コンデンサの共振周波数より高い周波数で LLC コンバータを駆動するように、 f_{s_llc} の範囲を決定した⁽¹²⁾⁻⁽¹³⁾。PFM は、PI 制御器を持つ出力電圧のフィードバック制御、電圧制御発振器(以下 VCO)、キャリア生成器で構成される。PI 制御器では、2 次側電圧が直流になるよう制御する ((9)式中 $k_{c1} = 1$) ことで、



(a) Input and output waveforms.



(b) Operation waveform of SST.



(c) Harmonics components of current.

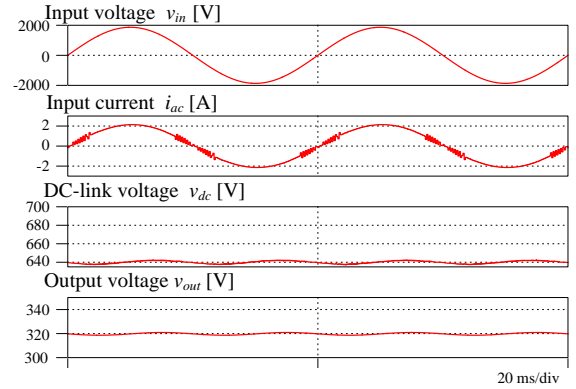
Fig. 5. Simulation waveforms with proposed control method.

逆算的に1次側で電力脈動を補償する。VCOはPI制御器の出力値を周波数変換し、周波数に応じたキャリアを生成する。生成されたキャリアに対してデューティ比0.5でスイッチングを行う

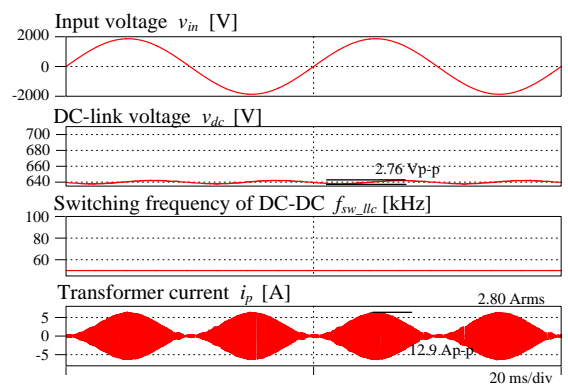
4. シミュレーション結果

表1にシミュレーションパラメータを示す。単相SSTにおける、入力電圧6.6kV、出力電圧320V、電力容量10kW、15段のフルモデルに対して、入力電圧、容量、段数を1/5としたモデルのシミュレーションを行う。

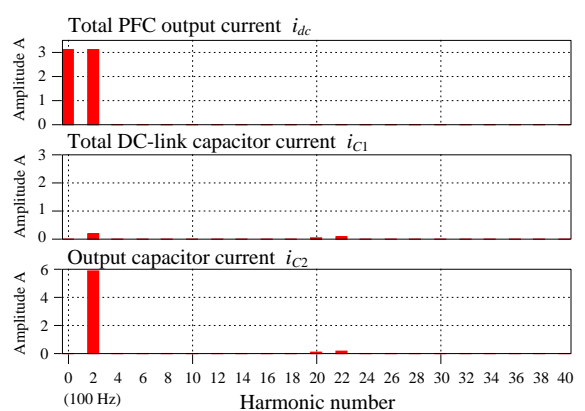
図5に提案制御法であるPFMを適用した回路の動作波形



(a) Input and output waveforms.



(b) Operation waveforms of SST.



(c) Harmonics components of current.

Fig. 6. Simulation waveforms with conventional control method.

と高調波解析結果を、図6に従来手法である2次側へ電力脈動を伝送する場合の動作波形および高調波解析結果を示す。図5(a)と図6(a)より、いずれの制御法でも入力力率1.0を達成し、2次側の出力電圧が直流電圧として出力されていることがわかる。次に、図5(b)と図6(b)に示した1次側電圧より、提案制御法によって電圧リップルが91.4%増加していることが確認できる。これより、提案制御法によって、単相電力脈動を1次側で補償していることがわかる。図5(b)と図6(b)のトランス電流に着目すると、提案手法では高周波トランス電流のピーク値を42.9%低減できていることが確認できる。これによって、高周波トランスの小型化を実現でき

る可能性がある。最後に、図 5(c)より、提案手法を適用すると 1 次側の系統の 2 倍周波数成分の電流リップルが増加し、2 次側の 2 倍周波数成分の電流リップルが減少していることが確認できる。一方、図 6(c)の従来手法で制御した場合の高調波解析結果では、1 次側の系統の 2 倍周波数成分の電流リップルは減少し、2 次側の電流リップル成分が増加している事がわかる。以上より、共振型 DC-DC コンバータに PFM を適用した提案法において、2 次側で補償されていた単相電力脈動成分を、93.7%削減できることを確認した。

5. おわりに

本稿では、チョップセルを有する SST の高パワー密度化に向けた制御法を提案した。単相電力脈動を考慮し基本波解析モデルによる SST の内部モデルの定式化を行い、PFM を用いて LLC の駆動周波数を可変にする制御法を提案した。提案駆動法と従来駆動法を比較し、電源周波数の 2 倍成分 93.7%削減できることを確認し、PFM が単相電力脈動に有効であることを確認した。

今後は 1 次側と 2 次側のコンデンサの両方で電力脈動の吸収を分担可能であるか検証し、コンデンサ容量及び体積、トランスの観点から最適化を行う。また、実機実験にて、LLC に PFM を実装し単相電力脈動に対して有効であるか検証を行う予定である。

文 献

- (1) 有永 心, 岩月 秀樹, 國井 康幸, 野中 寛: "柱上変圧器絶縁紙の高温負荷時における劣化特性", 電学論 A, Vol.138 No.1, pp.36-41(2018 年)
- (2) Toshiki Nakanishi, and Jun-ichi Itoh, "Control Strategy for Modular Multilevel Converter based on Single-phase Power Factor Correction Converter", IEEJ J. Industry Applications, vol.6, no.1, pp.46-57, (2017).
- (3) J. E. Huber and J. W. Kolar, "Applicability of Solid-State Transformers in Today's and Future Distribution Grids," in IEEE Transactions on Smart Grid, vol. 10, no. 1, pp. 317-326, Jan. 2019.
- (4) J. W. Kolar and G. Ortiz: "Solid-State-Transformers: Key Components of Future Traction and Smart Grid Systems", IPEC 2014, pp.22-35 (2014)
- (5) A. Q. Huang, "Medium-Voltage Solid-State Transformer: Technology for a Smarter and Resilient Grid," in IEEE Industrial Electronics Magazine, vol. 10, no. 3, pp. 29-42, Sept. 2016.
- (6) Q. Zhu, L. Wang, A. Q. Huang, K. Booth and L. Zhang, "7.2-kV Single-Stage Solid-State Transformer Based on the Current-Fed Series Resonant Converter and 15-kV SiC mosfets," in IEEE Transactions on Power Electronics, vol. 34, no. 2, pp. 1099-1112, Feb. 2019.
- (7) H. Chen, A. Prasai and D. Divan, "Dyna-C: A Minimal Topology for Bidirectional Solid-State Transformers," in IEEE Transactions on Power Electronics, vol. 32, no. 2, pp. 995-1005, Feb. 2017.
- (8) D. Wang et al., "A 10-kV/400-V 500-kVA Electronic Power Transformer," in IEEE Transactions on Industrial Electronics, vol. 63, no. 11, pp. 6653-6663, Nov. 2016.
- (9) B. Zhao, Q. Song, J. Li, Y. Wang and W. Liu, "Modular Multilevel High-Frequency-Link DC Transformer Based on Dual Active Phase-Shift Principle for Medium-Voltage DC Power Distribution Application," in IEEE Transactions on Power Electronics, vol. 32, no. 3, pp. 1779-1791, March 2017.
- (10) A. Q. Huang, "Medium-Voltage Solid-State Transformer: Technology for a Smarter and Resilient Grid," in IEEE Industrial

Electronics Magazine, vol. 10, no. 3, pp. 29-42, Sept. 2016.

- (11) Jun-ichi Itoh, Kazuki Aoyagi, Keisuke Kusaka, Masakazu Adachi, Development of Solid-state Transformer for 6.6-kV Single-phase Grid with Automatically Balanced Capacitor Voltage, IEEJ Journal of Industry Applications, 2019, 8 巻, 5 号, p. 795-802
- (12) AN-1160 アプリケーションノート, international rectifier Co.,
- (13) B. Lee, M. Kim, C. Kim, K. Park and G. Moon, "Analysis of LLC Resonant Converter considering effects of parasitic components," INTELEC 2009 - 31st International Telecommunications Energy Conference, Incheon, 2009, pp. 1-6..
- (14) 大沼喜也, 伊東淳一: 「アクティブバッファを用いた単相降圧形 PFC 整流器の開発」, 電学論 D, Vol. 133, No. 2, p. 188-195 (2013)