

マルチセル型単相中圧 SST におけるフライング キャパシタ形 PFC を用いた電力脈動補償

渡辺 大貴*, 伊東 淳一(長岡技術科学大学)

Power Decoupling Method for Single-phase Medium Voltage Solid-State-Transformer
Utilizing Power Factor Connection based on Flying Capacitor Topology.
Hiroki Watanabe, Jun-ichi Itoh (Nagaoka University of Technology)

1 はじめに

近年, 大型な商用トランスの小型化を目的に Solid-State-Transformer (以下 SST)が研究されている。また素子数削減の観点から単相 PFC と絶縁共振形コンバータを採用した方式が検討されている⁽¹⁾。本方式は大容量のエネルギーバッファを回路内に有さないため, 交流側で発生する電力脈動は負荷側に接続される電解コンデンサによって補償される。しかし許容リップル電流の観点からコンデンサが大型化する懸念がある。

本論文ではパワーデカップリング機能を有するフライングキャパシタ形 PFC を提案する。結果より, 二次高調波成分を 78%補償可能であることを確認したので報告する。

2 回路構成および単相電力脈動補償原理

図 1 に検討回路構成を示す。本回路は中圧(6.6kV)の電力系統から数百 V への降圧動作, および電気的絶縁を行う。

図 2 にフライングキャパシタ形 PFC の動作モードを示す。本回路はフライングキャパシタ C_{fc} の充放電期間を, 単相電力脈動を補償するようにアンバランスさせることでパワーデカップリングを行う⁽²⁾。電源側の電圧, 電流を正弦波, 力率 1 としたとき, 瞬時入力電力 p_{in} は(1)式で表される。

$$p_{in} = \frac{1}{2}V_{acp}I_{acp} - \frac{1}{2}V_{acp}I_{acp} \cos(2\omega t) \dots\dots\dots (1)$$

ここで, V_{acp} は単相電圧最大値, I_{acp} は単相電流最大値, ω は系統の角周波数である。(1)式より, 直流バス側の電力を一定にするには, 第 2 項の脈動分を C_{fc} で補償する必要がある。

3 制御方式

図 3 に制御ブロック図を示す。フライングキャパシタ形 DC/DC コンバータを用いたパワーデカップリング制御法は既に検討されている⁽²⁾が, 今回は PFC 動作を行う点に特徴がある。具体的には PFC 動作の場合は入力電流を全波整流状に制御する必要があるが, 入力電流ゼロクロス付近では過変調に近い状態で動作するため, この期間はパワーデカップリングのためのスイッチングの自由度を担保できない。その結果パワーデカップリング制御と入力電流制御が干渉

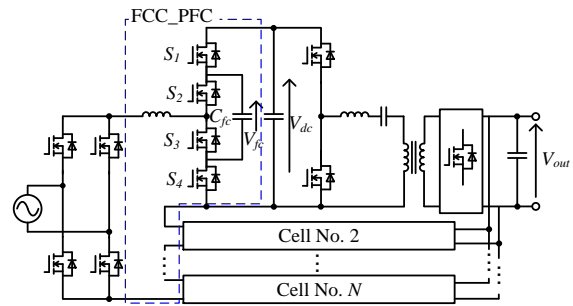


Fig.1. Circuit configuration with proposed PFC.

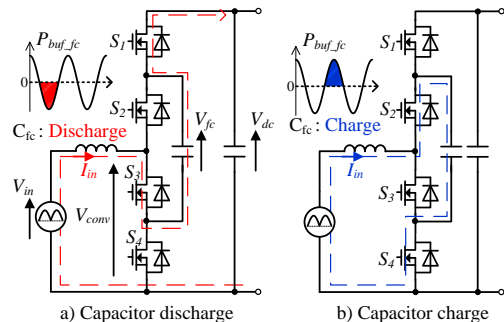


Fig.2. Operation principle of power decoupling.

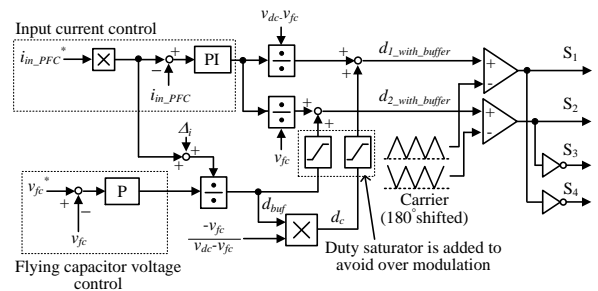


Fig.3. Control block diagram of PFC.

し入力電流ひずみが増大する。そのため, デカップリング制御には過変調防止用のデューティ制限を設けているが, フライングキャパシタの電圧制御範囲が制限されるため, パワーデカップリング制御の機能が限定的になる。

そこで本論文ではフライングキャパシタ電圧平均値にオ

フセット電圧を重畳することで補償量を改善する。このときフライングキャパシタが充放電するエネルギー E_c は(2)式で表される。

$$E_c = \frac{1}{2} C_{fc} \left\{ \left(V_{ave} + \frac{\Delta V_{fc}}{2} \right)^2 - \left(V_{ave} - \frac{\Delta V_{fc}}{2} \right)^2 \right\} \dots\dots (2)$$

ここで V_{ave} はキャパシタ電圧平均値, ΔV_{fc} はキャパシタ電圧変動幅である。従来手法では ΔV_{fc} を増加させることで電力脈動を補償するためのエネルギー量を確保するが、本回路では上述した理由により ΔV_{fc} を十分に制御できない。したがって提案手法では V_{ave} を増加させることで補償するエネルギー量を担保する。

またフライングキャパシタ電圧は DC リンク電圧より高く制御することはできない。したがってフライングキャパシタ電圧最大値が DC リンク電圧と等しくなる条件を用いて、重畳可能なオフセット電圧最大値 V_{ofst} は(3)式のように導出できる。

$$V_{ofst_peak} = \frac{V_{dc}}{2} - \frac{P_{buf}}{\omega C_{fc} V_{dc}} \dots\dots\dots (3)$$

ここで V_{dc} は直流中間電圧, ω は電源の固有各周波数である。

4 シミュレーション結果

図 4 にシミュレーション結果を示す。なお今回は簡単化のため PFC 一段のみで検討し、DC リンク電圧、電流を評価した。また出力電力は 1kW, スwitching 周波数は 20kHz, フライングキャパシタ容量は 200 μ F とした。

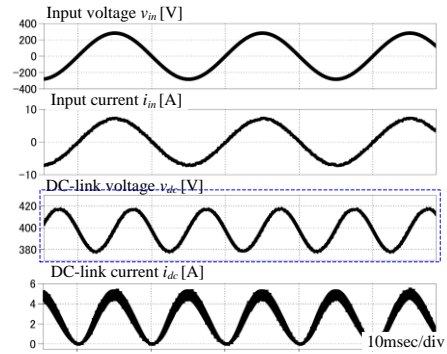
図 4(a)より、電力脈動補償を行わない場合、DC リンク電圧は電源周波数の2倍周波数で脈動していることがわかる。また図 4(b)より、従来のパワーデカップリング制御を適用した場合はゼロクロス付近でフライングキャパシタ電圧を制御できず、電力脈動が残存している。

一方、図 4(c)より、オフセット電圧をフライングキャパシタ電圧に対して重畳することで DC リンク電圧の脈動が大きく低減できている。本手法ではフライングキャパシタ電圧平均値を大きく増加させるため、セル単体構成では従来のマルチレベル変換器の特徴である半導体素子の低耐圧化のメリットが損なわれる。これについては本回路構成が ISOP であることに着目し、セルの直列数を増加させることで各セルの耐圧を低減することで回避できる。

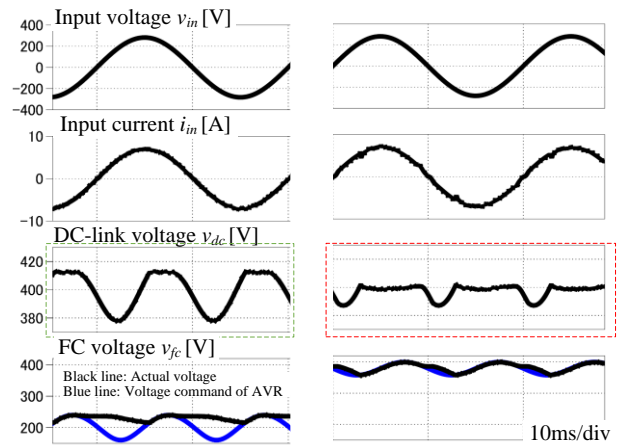
図 5 に DC リンク電流の高調波解析結果を示す。図 5 より、従来手法では電源周波数の 2 次高調波の低減効果は 7% 程度にとどまる。一方で、提案手法を適用することで二次高調波を 78% 低減可能であることを確認した。

5 まとめ

本論文では単相電力脈動補償機能を有するフライングキャパシタ形 PFC 回路を提案した。本方式はチョップセルや



(a) Without power decoupling control.



(b) Conv. method. (c) Prop. method.

Fig.4. Simulation results.

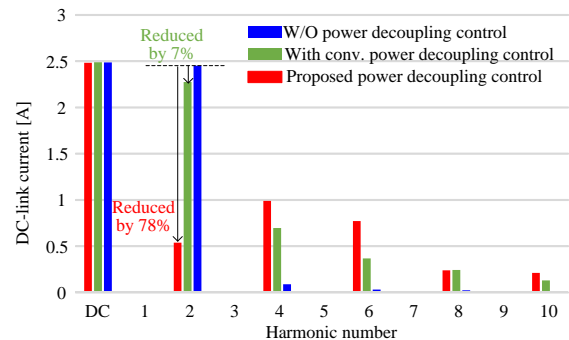


Fig.5. Harmonic analysis result of DC-link current.

フルブリッジセル型の MMC にも応用が可能である。今後は実機検証を行う。

文 献

(1) J. Itoh, et al.: "Development of Solid-State Transformer for 6.6-kV Single-Phase Grid with Automatically Balanced Capacitor Voltage", *IEEE Trans. on I. A.*, Vol. 8, No. 5, pp. 795-801 (2019)
 (2) H. Watanabe, et al." Development of DC to Single-phase AC Voltage Source Inverter with Active Power Decoupling Based on Flying Capacitor DC/DC converter" *IEEE Trans. Power Electron.* Vol. 33, No. 6, pp. 4992-5004. (2018)